



(12) 发明专利

(10) 授权公告号 CN 101133457 B

(45) 授权公告日 2010.04.14

(21) 申请号 200680006453.9

G01K 7/01 (2006.01)

(22) 申请日 2006.03.30

G01K 3/00 (2006.01)

(85) PCT申请进入国家阶段日
2007.08.29

G01K 7/42 (2006.01)

G11C 7/10 (2006.01)

(86) PCT申请的申请数据
PCT/US2006/012984 2006.03.30

(56) 对比文件

CN 1567211 A, 2005.01.19, 全文.

US 2004/0260957 A1, 2004.12.23, 说明书第
0002段-0008段, 第0028段, 第0029段、附图
2, 3.

(87) PCT申请的公布数据
W02006/105543 EN 2006.10.05

US 6008685 A, 1999.12.28, 说明书第1栏第
6行-第4栏第63行, 第8栏第12-42行、权利
要求1, 2、附图6.

(73) 专利权人 英特尔公司
地址 美国加利福尼亚

审查员 毛习文

(72) 发明人 S·贾殷 D·怀亚特 J·施
A·米什拉 J·哈尔伯特
M·伊斯巴拉

(74) 专利代理机构 永新专利商标代理有限公司
72002

代理人 王英

(51) Int. Cl.
G11C 5/00 (2006.01)
G01K 1/02 (2006.01)

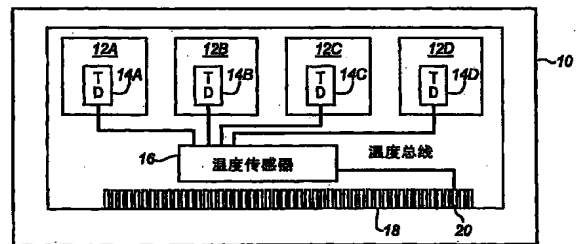
权利要求书 2 页 说明书 9 页 附图 5 页

(54) 发明名称

存储模块的多个设备的温度确定和传送

(57) 摘要

以包含几个存储设备的存储模块为背景, 描述了热管理和传送。在一个实例中, 本发明包括: 确定第一存储设备的温度, 该第一存储设备包含多个存储单元; 在确定第一存储设备的温度之后, 确定第二存储设备的温度, 该第二存储设备包含多个存储单元; 以及基于第一和第二温度的评价产生警报。在另一个实例中, 本发明包括: 检测包含多个存储设备的存储模块的存储设备上的热事件; 检测存储模块的事件总线状态; 以及如果事件总线处于未被占用状态就在该事件总线上发送警报。



1. 一种具有集成工作温度感测的存储模块,包括:
所述模块上的多个存储设备,每个设备包含多个存储单元和热传感器;
所述模块上的多路复用器,其耦合到每个所述热传感器;
所述模块上的电流源,其耦合到所述多路复用器,以向所述热传感器提供电流;
所述模块上的电压检测器,用于在施加电流时,检测每个所述热传感器的电压;
所述模块上的温度电路,用于基于检测电压确定每个存储设备的温度;
所述模块上的多个触点,用于所述模块和计算机系统之间的供电和通信;以及
所述多个触点之间的串行总线连接器,用于将关于所述存储设备的串行温度数据从所述温度电路发送到所述计算机系统。

2. 如权利要求 1 所述的存储模块,其中,所述电流源提供多个不同的电流给每个热传感器,并且所述电压检测器检测每个热传感器的多个不同的电压,每个不同的电压对应于不同的电流。

3. 如权利要求 2 所述的存储模块,其中,所述温度电路组合每个热传感器的不同的检测电压,以确定每个存储设备的温度。

4. 如权利要求 3 所述的存储模块,其中,所述温度电路将所述不同的检测电压施加到每个热传感器的电流 / 电压曲线,以确定每个存储设备的温度。

5. 一种具有集成工作温度感测的存储模块,包括:
所述模块上的多个存储设备,每个设备包含多个存储单元和热传感器;
所述模块上的电流源,其耦合到所述热传感器,以依次向每个所述热传感器施加电流;
所述模块上的电压检测器,其耦合到每个所述热传感器,以在施加电流时,检测每个所述热传感器的电压;
所述模块上的温度电路,用于基于所检测的电压确定每个存储设备的温度;
所述模块上的多个触点,用于所述模块和计算机系统之间的供电和通信;
所述多个触点之间的串行总线连接器,用于将关于所述存储设备的串行温度数据从所述温度电路发送到所述计算机系统;以及
所述计算机系统上的存储器控制器,其耦合到所述串行总线连接器,用于接收所确定的温度并基于其采用热措施。

6. 如权利要求 5 所述的存储模块,其中,所述温度电路使用该总线将所确定的温度发送给所述存储器控制器。

7. 如权利要求 5 所述的存储模块,还包括比较器,其用于比较所确定的温度和阈值,并且用于如果所述多个存储设备中的任一个的温度超过阈值,就发送警报给所述存储器控制器。

8. 一种用于检测存储模块的部件的工作温度的方法,包括:
施加第一电流给第一热传感器,所述第一热传感器嵌入在所述存储模块的第一存储设备内,所述第一存储设备包含多个存储单元;
检测由施加的所述第一电流产生的所述第一热传感器的第一电压;
将所检测的第一电压转换为指示所述第一存储设备的温度的第一温度;
在施加所述第一电流给所述第一热传感器之后,施加第二电流给第二热传感器,所述

第二热传感器嵌入在所述存储模块的第二存储设备内；

检测由施加的所述第二电流产生的所述第二热传感器的电压；

将所检测的电压转换为指示所述第二存储设备的温度的第二温度；

通过串行总线连接器将关于第一和第二温度的串行温度数据发送到计算机系统,所述串行总线连接器位于所述模块上的多个触点之间,所述模块上的多个触点用于所述模块和计算机系统之间的供电和通信。

9. 如权利要求 8 所述的方法,还包括将所述第一和第二温度与阈值进行比较,并且如果所述第一和第二温度之一超过所述阈值,则产生警报。

10. 如权利要求 8 所述的方法,还包括将所述第一和第二温度通过串行通信总线传送给外部设备。

11. 如权利要求 8 所述的方法,其中,施加第一电流的步骤包括将耦合在所述第一热传感器和电流源之间的多路复用器切换到连接所述第一热传感器和所述电流源。

12. 如权利要求 8 所述的方法,还包括：

施加第三电流给所述第一热传感器；

检测由施加的所述第三电流产生的所述第一热传感器的第二电压；并且

其中将所述第一热传感器的所检测的第一和第二电压转换为指示所述第一存储设备的温度的温度。

存储模块的多个设备的温度确定和传送

技术领域

[0001] 本发明涉及存储器系统中的热控制,并且更具体地涉及确定和传送固态存储设备的工作温度。

背景技术

[0002] 半导体存储器,例如 RAM(随机存取存储器)的温度大致上由其活动水平(读取和写入存储单元的速率)及其环境决定。如果温度变得太高,则存储器中保存的数据就会损坏或者丢失。

[0003] 另外,随着固态存储器的温度上升,存储器以更快的速率丢失电荷。如果存储器丢失电荷,它就会丢失在其存储单元内保存的数据。RAM 芯片具有自刷新电路系统,其以周期性间隔恢复丢失的电荷。随着温度升高,自刷新速率必须提高以避免丢失数据。这将增加功耗。

[0004] 为了保持低的自刷新速率并且避免损坏存储器或者丢失数据,必须了解一些与存储器温度有关的信息。温度信息越精确,就可以允许存储器在越高的温度下运行,并且自刷新速率也可以越低,而没有丢失数据的风险。如果温度信息不可靠或者不精确,那么存储器就必须以更低的存取速率和更快的自刷新速率运行,以便提供一些误差容限。精确的温度信息还可以用于控制冷却风扇和其它的热控制。

[0005] 存储器通常封装在其中包含几个类似或者相同 IC(集成电路)芯片,例如 DRAM(动态随机存取存储器)芯片的模块中。每个芯片的温度可能不同,这取决于其使用的水平、可获得的冷却及其自身的独特特性。存储模块上的其他设备的温度也可能不同。为了精确地监测这种存储模块的所有方面,每个 DRAM 芯片都需要昂贵的温度电路系统,甚至每个 DRAM 芯片的不同部分都需要昂贵的温度电路系统。另外,需要通信系统以将所有的温度信息传送给能够解释该信息并能够在需要时采取某种行动的装置。这种附加的电路系统会大大地增加存储模块的成本。

附图说明

[0006] 通过阅读下面的说明书和所附的权利要求并参考下列附图,本发明实施例的各种优点对于本领域技术人员将变得显而易见,其中:

[0007] 图 1 是根据本发明实施例的存储模块的方框图;

[0008] 图 2 是图 1 中的远程温度传感器的方框图;

[0009] 图 3 是热敏二极管的电压与所施加电流的曲线图;

[0010] 图 4 是根据本发明实施例测量存储设备的温度的流程图;

[0011] 图 5 是根据本发明另一实施例的存储模块的方框图;

[0012] 图 6 是根据本发明实施例在 EVENT# 线上断言的信号的时序图;

[0013] 图 7 是根据本发明另一实施例在 EVENT# 线上断言的信号的时序图;

[0014] 图 8 是根据本发明实施例在存储模块串行总线上传送温度信息的流程图;以及

[0015] 图 9 是适用于实现本发明实施例的计算机系统的方框图。

具体实施方式

[0016] 图 1 示出了存储模块的实例,该存储模块可以提供关于多个所需部件的精确温度信息。存储单元 10 可以是笔记本个人电脑 (PC) 中通常使用类型的标准存储模块或者 SO-DIMM(小型双列直插式存储模块)。DIMM 10 具有电触点连接器 18,该电触点连接器 18 可以具有支持 64 位传输的 240 引脚、144 引脚或者 72 引脚的配置,或者具有任何其它的各种不同引脚配置,以用于与 DIMM(双列直插式存储模块)结构或者任何其它结构相应的不同传输速率。可选地,存储单元 10 可以是一般应用在台式 PC 中的微型 DIMM 或者全尺寸 DIMM。

[0017] 在图 1 中,存储模块 10 具有一组单个存储器芯片 12A、12B、12C、12D,例如 DRAM 芯片,其中仅仅示出四个存储器芯片。根据实施例,可以使用更多或者更少的存储器芯片。每个 DRAM 设备包含上百万个可以通过存储器总线(未示出)寻址的存储单元。存储器总线通过多触点连接器 18 耦合到外部部件,例如存储器控制器或者处理器。在系统的正常工作期间,模块上的每个 DRAM 设备可以具有不同的温度,并且该温度会随时间以不同的速率发生变化。温度差取决于几个因素,例如系统中的空气流、设备的位置、设备的热常数、模块的布局等等。

[0018] 为了跟踪每个存储设备 12 的温度,每个存储设备包含一个或多个热传感器,例如热敏二极管,该热传感器根据其温度和施加给它的电流产生特定的电压。在图 1 的实例中,在四个 DRAM 设备上分别设置一个热敏二极管 14A、14B、14C、14D。然而,可以在每个设备中设置更多的二极管来感测不同位置的温度,从而提供平均值或者提供更详细的信息。

[0019] 可选择地,可以使用更少的热传感器,以使得仅仅一些设备或者较热位置中的那些设备具有热传感器。热敏二极管还可以设置在其它的温度关键部件中,例如 RDIMM(寄存型 DIMM)和 FBD(全缓冲 DIMM)上的缓冲器,或者设置在存储器子系统中使用的转发器设备或者 PLL(锁相环)中。所述热敏二极管都具有连接到每个 DRAM 设备的引脚的端子。这些引脚能够将驱动电流提供给每个二极管,并且测量相应的电压。

[0020] 该模块还包含耦合到热敏二极管端子中的每一个的远程温度传感器。基于系统和布局约束条件或者任何其它的考虑,可以将远程温度传感器设置在模块上的任何位置。例如,远程温度传感器可以设置在存储模块的中心,或者基于对模块的了解或其工作环境而设置在公知的热点内。例如,所述远程温度传感器可以设置在 SPD(串行存在检查)设备中,并且配置为共享所述模块上的 SPD 设备的资源。远程温度传感器还耦合到存储模块的触点 18,以进行供电和通信。它可以与 SPD、与其它设备共享这些资源,或者它可以使用专用的资源,包括专用的通信链路或者总线。

[0021] 作为替代,远程温度传感器可以设置在单独的模块上。例如,在用于支持耦合到主板上一个以上模块的计算机系统中,远程温度传感器可以移动到主板。利用主板,远程温度传感器可以测量大量存储设备和存储器子系统部件的温度。集中的热管理可以降低每个存储模块的成本。为了使集中的热管理系统能够对各种不同类型的存储模块起作用,每个存储模块可以带有存储器,例如 EEPROM,该存储器包含与存储模块的热参数有关的信息,例如热阻、热时间常数、热敏二极管的电流/电压曲线以及热敏二极管的数量和布局。

[0022] 在一个实例中,远程温度传感器耦合到 I2C(内部集成电路)总线 20(例如,I2C 规范,版本 2.1,Phillips Semiconductors,2000 年 1 月),其在物理上可以包括两个有效导线和接地连接。该有效导线称为串行数据线(SDA)和串行时钟线(SCL),他们都是双向的。

[0023] 或者,所述远程温度传感器可以 SMBus 框架 20 下工作(例如,SMBus 规范,版本 2.0,SBS Implementers Forum,2000 年 8 月)。SMBus 接口使用 I2C 作为它的主链路,并且使部件可以来回传送消息,而不是在各个控制线上传送。这种方法对于个人计算机体系结构中的系统存储器特别有用。

[0024] 参考图 2,远程温度传感器包括存在于 SPD 设备内部或者一些其它位置内的热传感器和控制逻辑。热传感器逻辑可以位于独立的温度传感器内,或者在一些其它的设备内,例如缓冲器或 PLL 器件。热敏二极管上的连接引脚都耦合到多路复用器 24,该多路复用器 24 根据命令在不同的热传感器之间切换。周期性的轮询电路 22 产生选择信号给连接的多路复用器 24,以便从热敏二极管读取温度电压。

[0025] 当选择某个热敏二极管时,理想电流源 26 通过多路转换器将电流发送给该热敏二极管。根据相关设备的温度,电压传感器 28 可以感测到二极管能带隙上的电压。将感测的电压提供给 ADC(模数转换器)30,从而将数据转换为可以发送给系统其余部分的数字格式。可选择地,可以使用查找表来确定数字温度。该数字温度值可以在温度引脚 32 上提供,以供其他电路系统使用。

[0026] 数字温度还可以提供给比较器 34,以与存储在适当寄存器 36 内的一个或多个阈值进行比较。基于比较结果,可以产生警报 38。这些可以用于指示过高的温度条件,或者指示适于应用的多种其它与温度有关的条件中的任何一种。

[0027] 在比较器 34 之前,可以利用校准电路 40 处理该温度。可以采用多种不同的校准方法。在一个实施例中,远程温度传感器 16 包含 DRAM 设备 12 和温度二极管 14 的关键热特性。该信息可以包括热敏二极管的导热系数、热阻、电流/电压曲线、校准信息等等。该信息用于提高每个设备的温度读数的精确性。

[0028] 为了获得更精确的电压读数,可以向一个或多个热敏二极管施加两个或多个不同的电流值 I_1 、 I_2 。可以将不同的电流值每次注入一个到二极管中,并且隔开几个纳秒的间隔,而且在 ADC 中可以俘获和采样两个或多个相应的不同电压 V_1 、 V_2 。对于温度读数,不同的电流提供了两个或多个另外的数据点。该读数可以施加到特定二极管温度的电流/电压曲线,如图 3 所示的曲线。该曲线可用于消除校准误差。可以对该数据点求平均值,从而消除在电压读数中可能引起错误报警的假尖峰。可以增加数据点的数量以进一步提高精确性。

[0029] 参考图 3,图 3 具体示出了纵轴上的电流对横轴上的电压的曲线。存在两个标记为 T1 和 T2 的曲线,其表示诸如热敏二极管等热传感器的特性。在第一温度,热传感器产生 T1 曲线。T1 曲线示出二极管由电流 I_1 驱动将产生电压 V_1 。由电流 I_2 驱动,二极管将产生电压 V_2 ,而由电流 I_3 驱动,二极管将产生电压 V_3 。如果温度改变,那么相应的电压也将改变,如曲线 T2 所示。

[0030] 通过向热传感器施加这三个电压,可以获得三个所测量的电压。将所述电压与存储在例如查找表中的各个曲线进行比较。在该曲线上画出这三个点能够更加精确地确定温度。通过调整(scale)该曲线,可以补偿系统中的偏移。

[0031] 示出了曲线 T2, 该曲线 T2 是热传感器在温度 T2 下如何在相同的三个输入电流下产生不同电压的实例, 并且该曲线具有不同的波形。通过将电压读数与正确的形状进行匹配, 即使在读数都减少一些量时, 也可以精确地确定电流。这些曲线可以保存在校准电路 40 中, 并且应用这些曲线以提供更加精确的温度确定。

[0032] 图 4 示出可以应用于图 1 和 2 的硬件结构以确定温度并产生警报或报告的过程。在图 4 中, 可以使用例如多路复用器依次轮询大量的存储设备 (例如, SDRAM) 的温度。在方框 43, 向第一热传感器施加第一电流。如上所述, 热传感器可以嵌入在诸如 SDRAM 等第一存储设备的内部, 或者嵌入在任何其它的热敏设备内部。这种设备可以是包含几个存储设备的存储模块的一部分。例如, 可以通过以下操作来施加该电流, 即通过将多路复用器切换到第一热传感器, 然后驱动电流源通过多路复用器到第一热传感器。

[0033] 在方框 44, 检测第一热传感器的电压。在施加电流后, 可以通过耦合到该热传感器的多路复用器来检测该电压。然后在方框 45, 将该电压转换成温度值, 该温度值指示第一存储设备的温度。这可以通过阈值、通过 ADC 或者以各种其它方式中的任何一种来完成。如上所述, 还可以通过施加几个不同的电流给热传感器、然后将每个电压与曲线进行比较来确定温度。

[0034] 接着, 对下一个热传感器应用类似的过程。在方框 46, 向与相同存储设备或者另一存储设备相关的第二热传感器施加电流。可以使用相同的电流源, 通过将多路复用器切换到与第二热传感器连接来施加电流给不同的热传感器。该电流可以是与第一电流相同的电流或者可以是不同的电流。在方框 47, 检测得到的电压, 并且在方框 48, 该电压转换成温度相关的信号。在方框 49, 可以以任何需要的顺序依次地向所有剩余的热传感器施加电流并测量温度。在一个实施例中, 热传感器被分配顺序, 并且将每个热传感器一个接一个地连接到多路复用器。在从每个热传感器获得温度之后, 重复该循环, 以从其它热传感器中的每一个获得温度。当检测到过高温度的时候, 然后可以将其传送给热管理器、存储器管理器或者一些其它的设备。该设备可以是存储模块的一部分或者可以是外部设备。

[0035] 图 5 示出一种可选的存储模块结构。在图 5 的实例中, 与图 1 一样, 存储模块 50 具有多个存储设备 52A、52B、52C、52D, 例如 SDRAM 芯片。尽管示出了四个芯片, 但是可以使用更多或者更少的芯片。图 5 中的单个存储设备每个都包括耦合到同一开漏信号 56 (EVENT#) 的热感应控制块 (TCSB) 54A、54B、54C、54D。该开漏信号通过阻抗将 VCC 58 处的电井 (power well) 连接到存储模块的多触点电连接器 62 上的触点 60。如上参考图 1 所述, 该连接器可以具有多种不同的形式, 并且可以具有 240、172 个或者其它数量的触点或者引脚。

[0036] 每个存储设备的 TCSB 可以具有相同的设计。在图 5 的实例中, 每个 TCSB 的结构都相同, 并且共享对用作通信总线的同一开漏线 56 的访问。在图 5 中, 更加详细地示出了一个存储设备 52A 的 TCSB54A。该块包括耦合到逻辑块 66 的热传感器 64。该热传感器可以采取多种不同的形式, 包括二极管。逻辑块可以包括用于二极管的电流源和电压检测器, 其感测在向二极管施加电流时其上的电压。逻辑块可以包括多种校准、偏移和校准电路, 从而将电压转换为可靠的温度值。

[0037] 在一个实施例中, 将热传感器中的温度值与一个或者多个阈值进行比较, 如果合适, 就产生事件信号 71、73。将该事件信号施加给逻辑块, 并且施加给三态使能缓冲器 75。在一个实施例中, 热传感器将与温度有关的热电压施加给逻辑块, 并且施加二进制高或低

信号给缓冲器。逻辑块利用该热电压来确定温度。在另一个实施例中,施加给逻辑块的信号与施加给缓冲器的信号相同。

[0038] 根据使能缓冲器的状态,逻辑块驱动事件栅极 68,该事件栅极 68 施加开漏给事件线 56。热传感器可以使用模拟电压比较器将二极管电压与模拟阈值进行比较,并产生事件。作为另一个选择,在热传感器或逻辑块中,可以采用上面参考图 1 和 2 所述的任何逻辑方法。

[0039] 三态使能缓冲器是用于使 EVENT# 总线能够在多个存储器芯片或者多个存储设备中共用的作为实例的结构。三态使能总线在一个输入端上接收来自热传感器的事件信号。在其另一个输入端上,接收 EVENT# 线。如果 EVENT# 线为高,则使能缓冲器发送禁止给逻辑块。这意味着另一个设备正在使用该线。如果 EVENT# 线为低并且热传感器输入为低,则使能缓冲器也发送禁止给逻辑块。这意味着 EVENT# 线没被使用,但是在热传感器上没有事件。如果 EVENT# 线为低并且热传感器输入为高,则使能缓冲器发送使能给逻辑块。这允许逻辑块在没有被占用的 EVENT# 线上设置事件。

[0040] 使能缓冲器允许单条线由任意数量的热感应控制块共享。在一些应用中,允许存储设备首先访问 EVENT# 线是没有问题的,这是因为如果任何一个存储设备过热,都将应用相同的热校正方法。在一些应用中,存储设备首先获得对 EVENT# 线的访问是没有问题的,这是因为温度和警报可以足够快速地传送,使得所有存储设备都可以有时间报告。提供使能缓冲器以作为允许多个设备在单个串行总线上进行通信的一个实例。可以使用多种更简单或更复杂的共用和仲裁方案中的任意一种。这些可以包括所制定的复杂串行总线协议。

[0041] 还可以使用逻辑块的到 EVENT# 线的单引脚接口来发送热事件信息给外部存储器控制器。使用单引脚接口,可以将每个逻辑块所收集的每个存储设备或者 DRAM 的热信息传送给外部系统。这使系统能够识别存储模块上的最热 DRAM,并且确定其温度或者其热状态。

[0042] 外部存储器控制器可以用于编程所有连接的存储模块中的所有逻辑块中的阈值温度值。对于每个存储设备,阈值可以是相同的温度值;但是,对于每个设备,也可以使用不同的阈值。可选择地,每个存储模块或者每个存储设备可以含有其自身的阈值信息。在另一个实施例中,每个存储模块具有包含温度阈值的只读存储器。该信息由存储器控制器读取,然后将从只读存储器读取的阈值写入每个存储设备的逻辑块中。

[0043] 当任何存储设备确定已经发生热事件时,例如由于温度超过阈值,则相应的逻辑块可以将 EVENT# 引脚拉低,以向外部存储器控制器指示已经达到了阈值。如上所述,使用使能缓冲器或者任何其它的仲裁方案,在 EVENT# 引脚没被使用的条件下,可以将 EVENT# 引脚拉低。在一个实施例中,EVENT# 信号作为中断来通知存储器控制器,并且存储器控制器通过请求关于该事件的信息进行响应。然后,可以将 EVENT# 线用作单个串行接口,以将温度信息传送给存储器控制器。

[0044] 在具有多个存储体或者具有多个存储通道或多个存储模块的计算系统中,EVENT# 线可以用于以规则的时间间隔传送关于存储器温度和状态的周期性信息。存储器控制器或者系统软件可以使用该温度信息来确定温度变化的速率。这可以使它能够更好地监测和控制系统温度。在只关注最热 DRAM 的应用中,共用的 EVENT# 信号可以用作最热 DRAM 的可中断总线,以进行中断,并且使用 EVENT# 信号进行报告。

[0045] 可以使用 EVENT# 线或任何其它的通信线以利用多种不同的方式进行通信。在图

6 和 7 的内容中,给出了几个实例。图 6 和 7 示出随着时间在 EVENT# 线上断言的电压。在图 6 中,存储器控制器控制存储器芯片逻辑块所使用的阈值。在图 7 中,逻辑块响应来自控制器的请求而提供一系列的温度数据。

[0046] 参考图 6,在时间线最左侧的起始处 603,将 EVENT# 线设置为开漏,并且信号是有效的低。存储器控制器已经在逻辑块或者热传感器内设置第一温度阈值。这可以基于上述任何方法来实现,或者可以将初始温度阈值预编程到逻辑块内。该阈值可以使用单独的控制或存储器总线来传送,或者可以通过将 EVENT# 线用作串行总线来编程阈值。

[0047] 在时间线上稍后的时间处 605,一个逻辑块 66 断言 EVENT# 线,从而发信号通知控制器存在热事件,或者换句话说,热敏二极管的温度已经超过阈值温度。然后,控制器向该逻辑块确认已收到该事件,并且在之后的时间点 607 清除该事件。在一个实施例中,只要检测到或者清除了 EVENT#,控制器就对阈值温度值重新编程。此外,这可以在单独的控制总线上,或者可以使用 EVENT# 线(未示出)来完成。

[0048] 可以使用两个阈值,以便控制器最初编程低温度阈值 T1。一旦达到 T1,逻辑块通过断言 EVENT# 来通知控制器。作为响应,控制器清除 DRAM 逻辑块内的事件位,并且 DRAM 逻辑块取消或者去断言 EVENT#。然后,存储器控制器编程较高的温度值 T2。一旦存储器达到了 T2,逻辑块就再次向控制器报警:已经达到了 T2609。控制器再次清除寄存器 611。然后,控制器可以编程另一个温度阈值或者采取一些校正或补偿操作。

[0049] 在特定环境下,存储设备的温度可能超过第一阈值,然后开始下降。在这种情况下,将不会越过较高的温度阈值,并且存储器控制器在一段时间内不会获得关于该存储设备的热信息。为了继续接收关于存储设备的有用信息,可以使用定时器或者超时(time-out)。在接收 T1 处的第一事件并且将阈值重新设置为 T2 之后,控制器可以设置定时器。如果在定时器期满之前没有达到 T2,控制器就可以将阈值复位到 T1。这使得存储器控制器能够检查存储设备是否仍在第一阈值 T1 以上。如果接收到事件,则可以插入较高的第二个阈值。

[0050] 图 7 的实施例以与图 6 相似的状态开始 703,其具有有效的低信号,并且逻辑块或者热传感器在存储器中保持初始阈值。同样地,一旦感测的温度超过第一阈值,逻辑块就断言事件 705。在接收到该事件后,控制器可以对其确认,并且清除逻辑块内的事件位 707。然后,逻辑块可以使用 EVENT# 线连续发送其温度数据 709。

[0051] 该系列温度值的结构可以适于与任何工具相匹配。可以将位数、冗余量和是否需要确认都设置为适应任何特定应用的需要。可以使用多种不同预定义的位组合格式或者代码字来发送特殊值。在图 7 的实例中,在 EVENT# 线上,将 4 位数据字发送给控制器。串行数据传输可以基于多种不同时钟中的任何一种。在一个实施例中,存储设备或者 DRAM 时钟可以用作基准时钟。较慢的参考时钟可以用于省电或者降低误差。

[0052] 如上所述,EVENT# 线可以是开漏信号,在存储模块上所有存储设备的所有逻辑块之间共用。当使用 EVENT# 线作为热总线时,一个逻辑块可以在总线上断言排斥控制。这可以防止其它逻辑块在传输过程中驱动 EVENT# 线。在一个实施例中,逻辑块获取排斥控制,这是因为所有的逻辑块都在内部监测 EVENT#。如果一个逻辑块触发 EVENT# 信号到控制器,则另一个逻辑块将检测到该触发,并且避免在一些时间间隔内使用该线,或者直到该温度值传送完成。

[0053] 图 8 示出了在图 5 的热感应控制块内的根据本发明一个实施例的过程。如图 8 所示,在方框 81,检测热事件。这可以由热传感器、逻辑块或者通过协同动作来完成。在所示的实施例中,在使能缓冲器检测该事件。

[0054] 在方框 82,检测所连接事件总线的状态。这可以对应于图 5 的 EVENT# 线,或者对应于可用于将事件传送到另一设备的任何其它总线。该事件总线可以耦合到外部设备,例如热控制器或存储器控制器,或者它可以耦合到存储模块上的设备。在图 5 的实例中,事件总线状态由使能缓冲器检测。

[0055] 在方框 83,如果事件总线处于未占用状态,则在事件总线上发送警告。该警告可以通过将引脚拉到特定状态或者通过发送另一种信号来传送。如果事件总线被占用,则该警告可以等待,直到事件总线的状态改变。如上所述,在发送警告之后,根据特定的执行,同样可以在事件总线上发送诸如阈值数据或温度数值等温度信息。可选择地,所述事件总线可以仅用于发送警告。

[0056] 图 9 示出可以在本发明一些实施例的应用中使用的计算机系统的实例。在图 9 的示例系统中,MCH 911 具有一对 FSB(前端总线),该前端总线每个都耦合到 CPU 或者处理器内核 913、915。可以使用两个以上或以下的处理器内核和 FSB。可以使用任意数量的不同 CPU 和芯片组。北桥通过 FSB 从处理器内核接收指令并实现读出、写入和取指令。北桥还具有到系统存储器 967 的接口和到 ICH(输入/输出控制器集线器)965 的接口,系统存储器 667 例如是与图 1 和 5 所示类似的 DIMM(双列直插式存储模块),其中可以存储指令和数据。

[0057] MCH 可以具有系统存储器总线,通过该存储器总线,可以将命令和数据发送到存储模块以及从存储模块取命令和数据。该命令可以包括温度阈值和温度读取命令。MCH 还可以具有事件总线或其它热总线,例如 I2C 或 SMBus,从而在不依靠系统存储器总线的情况下与存储模块通信。MCH 可以包括存储模块的热管理系统,所述热管理系统响应来自存储模块的存储器信息来运用热措施。所述热措施可以包括调整通信量速率和刷新速率以及运行风扇或其它冷却装置。

[0058] MCH 还具有接口,例如 PCI(外围部件接口)Express,或者具有与图形控制器 941 相耦合的 AGP(图形加速端口),该图形控制器 941 再提供图形和可能的音频给显示器 937。PCI Express 接口还可以用于耦合到其它高速设备。在图 9 的例子中,示出了 6 个 X4PCIExpress 通路。两个通路连接到 TCP/IP(传输控制协议/网际协议)卸载引擎 917,其可以连接到网络或者 TCP/IP 设备,例如千兆比特以太网控制器 939。两个通路连接到输入/输出处理器节点 919,其可以支持使用 SCSI(小型计算机系统接口)、RAID(独立磁盘冗余阵列)或者其它接口的存贮设备 921。另外两个通路连接到 PCI 转译中心(translator hub)923,其可以提供接口以连接 PCI-X 925 和 PCI 927 设备。PCI Express 接口所支持的设备可以多于或少于这里所示出的设备。另外,尽管描述了 PCI Express 和 AGP,但是除上述的协议和接口之外,MCH 还可以适应于支持其它协议和接口,从而代替上述协议和接口。

[0059] ICH 965 提供与大量不同设备进行连接的可能。对于这些连接,可以采用沿用已久的协定和协议。所述连接可以包括 LAN(局域网)端口 969、USB 集线器 971 以及本地 BIOS(基本输入/输出系统)闪存 973。SIO(超级输入/输出)端口 975 可以提供前面板 977 与按钮和显示器、键盘 979、鼠标 981 和诸如 IR 发射器或者遥控传感器等红外设备 985

的连通性。I/O 端口还可以支持软盘、并行端口以及串行端口连接。可选择地,这些设备中的任意一个或多个可以由 USB、PCI 或者任何其它类型的总线或互联来支持。

[0060] ICH 还可以提供 IDE (集成驱动器电子部件) 总线或 SATA (串行高级技术附件) 总线,以用于连接到硬盘驱动器 987、989 或者其它大的存储设备。大容量存储设备可以包括硬盘驱动器和光盘驱动器。因此,例如软件程序、参数或者用户数据可以存储在硬盘驱动器或其它驱动器上。PCI (外围部件接口) 总线 991 耦合到 ICH 并使得大量设备和端口能够耦合到 ICH。图 9 中的例子包括 WAN (广域网) 端口 993、无线端口 995、数据卡连接器 997 和视频适配器卡 999。还有许多其它可连接到 PCI 端口的设备和许多其它可能的功能。PCI 设备可以允许连接到本地装置或附近的计算机。它们还可以允许连接到各种外围设备,例如打印机、扫描仪、记录器、显示器及其它。它们还可以允许有线或者无线连接到更遥远的装置或者许多不同接口中的任一个。

[0061] 任何连接设备的特定性质都与该设备的预定用途相适应。设备、总线或者互联中的任何一个或者多个都可以从这个系统中去掉并增加其它的设备、总线或者互联。例如,可以通过 PCI Express 总线或者通过主控制器的集成图形部分在 PCI 总线上、在 AGP 总线上提供视频。

[0062] 如图 9 所示,ICH 耦合到 MCH,并且还耦合到 CPU (中央处理单元) 36,该中央处理单元 36 发送数据给系统存储器 10 并从系统存储器 10 取数据。在所示的实施例中,系统存储器发送存储器数据给 MCH 且从 MCH 接收存储器数据,并且 MCH 控制存储器的刷新速率。ICH 将存储的数据从系统存储器传送给其它设备 (未示出)。这三个设备中的任一个或多个可以合并在一单个单元中。MCH 可以包括在 CPU 或 ICH 中,并且可以将所有这三个设备的功能整合在一单个芯片中。ICH 可用于进行热管理和控制功能,或者可以使用单独的热管理设备 (未示出) 来直接或间接地接收温度信息,并且根据该信息采用热措施。

[0063] 可以理解的是,对于特定实施来讲,装配少于或者多于上述实例的存储单元、存储模块、热传感器、热管理器或者计算机系统可能是优选的。因此,上面所提出实例的结构可以随不同的实施而改变,这取决于多种因素,例如价格约束、性能要求、技术改进或者其它情况。除了此处所述的实例之外,本发明的实施例还适用于其它类型的存储器系统和其它的热环境。此处所述的特定类型的待机和供电模式还可以适用于不同的应用。

[0064] 本发明的实施例可以以计算机程序产品的形式提供,该计算机程序产品可以包括其上存储指令的机器可读介质,该指令可用于对通用计算机、模式分配逻辑、存储器控制器或者其它电子设备进行编程,以执行某个过程。机器可读介质可以包括软盘、光盘、CD-ROM 和磁光盘、ROM、RAM、EPROM、EEPROM、磁卡或光卡、闪存、或者适于存储电子指令的其它类型的介质或者机器可读介质,但不限于此。而且,本发明的实施例还可以作为计算机程序产品下载,其中所述程序可以经由通信链路 (例如,调制解调器或者网络连接) 以包含在载波或者其它传播介质中的数据信号的形式从远程计算机或者控制器传输到正在请求的计算机或者控制器。

[0065] 在上面的说明书中,阐述了大量的具体细节。然而,应该理解,本发明的实施例可以在没有这些具体细节的情况下实施。例如,可以用公知的等价材料代替这里所述的材料,同样,可以用公知的等价技术代替所公开的特殊处理技术。在其它的情况下,没有具体示出公知的电路、结构和技术,以避免不容易理解本说明书。

[0066] 尽管已经以几个例子的形式说明了本发明的实施例,但是本领域技术人员应该理解,本发明并不局限于所述的实施例,而是可以在所附权利要求的精神和范围内对发明进行修改和变更。因此应该认为本说明书是说明性的,而非限制性的。

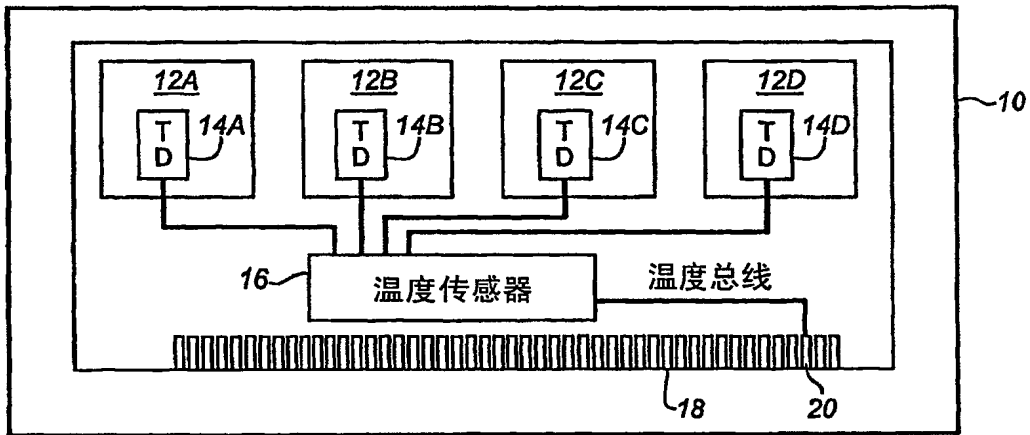


图 1

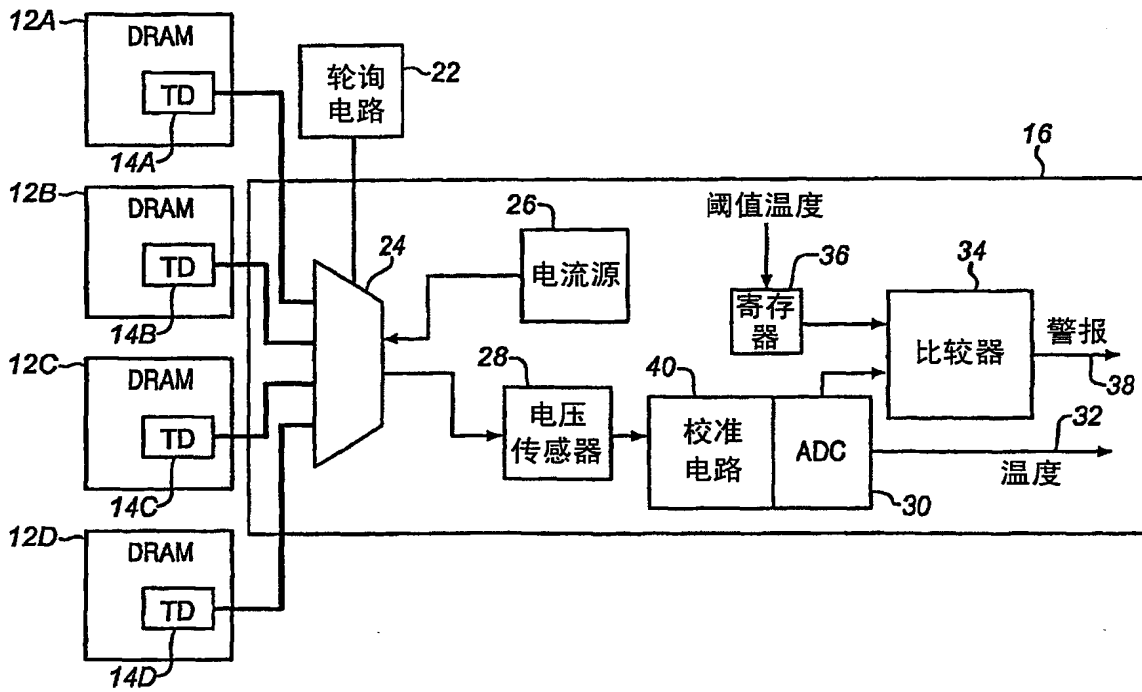


图 2

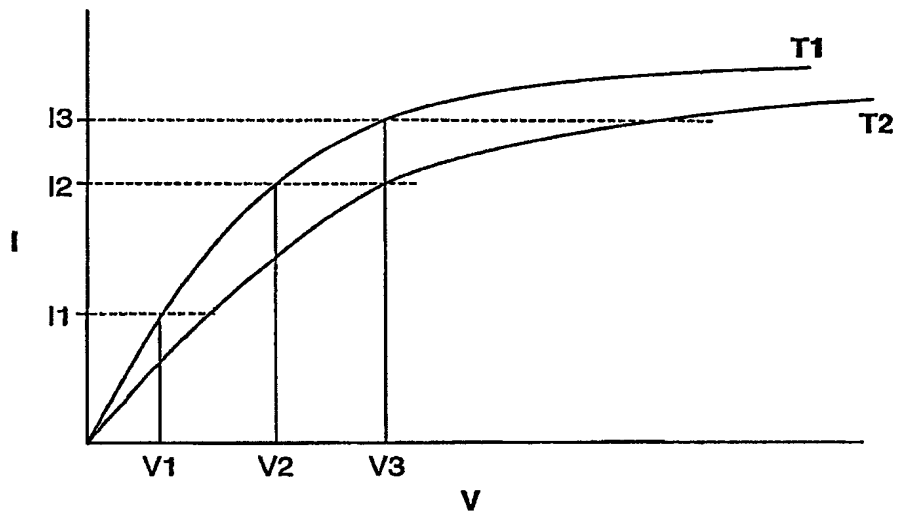


图 3

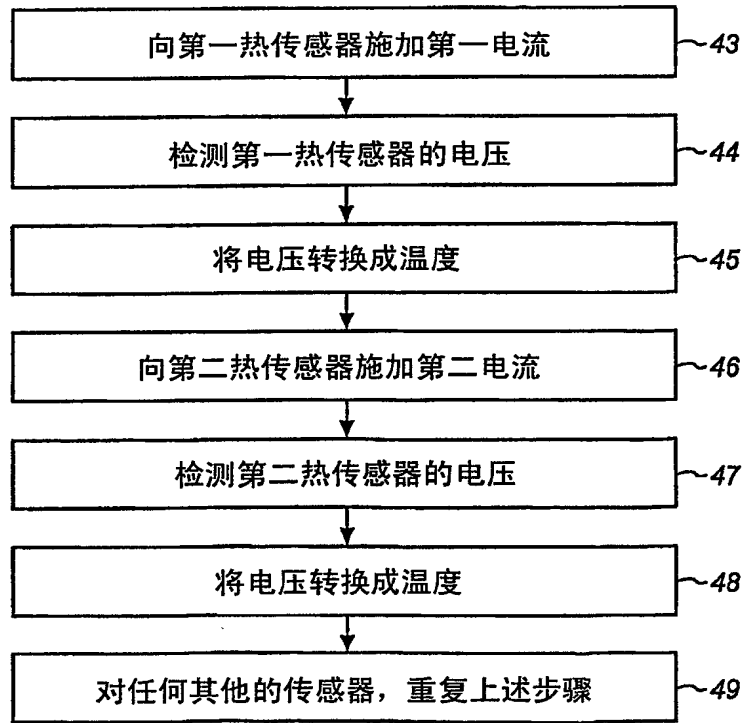


图 4

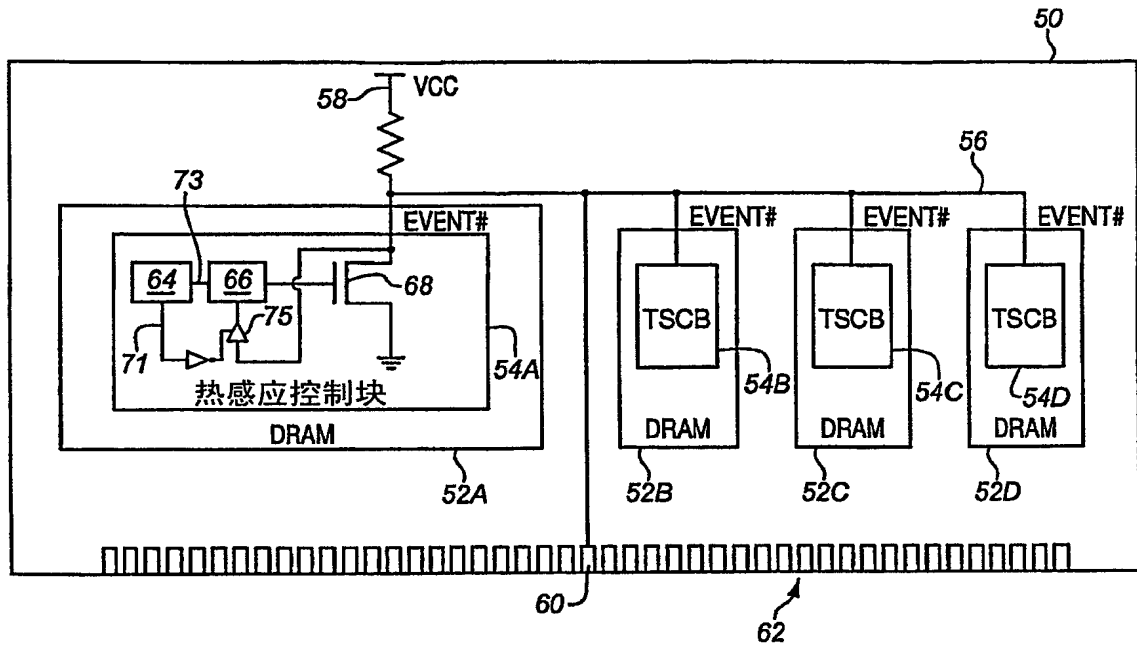


图 5

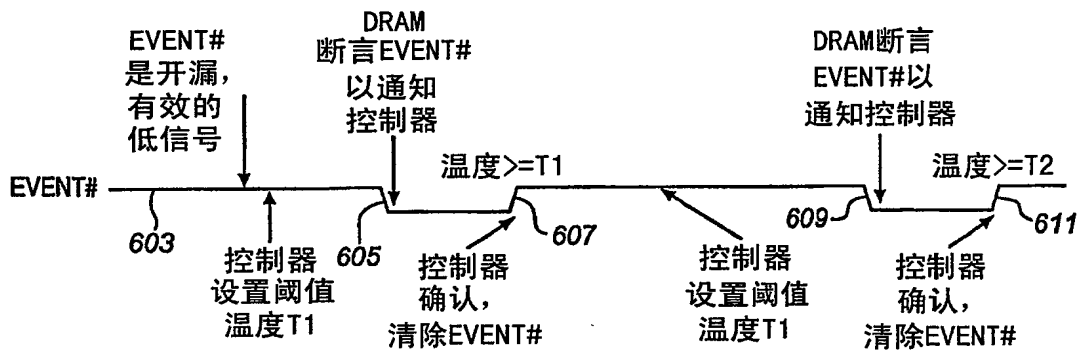


图 6

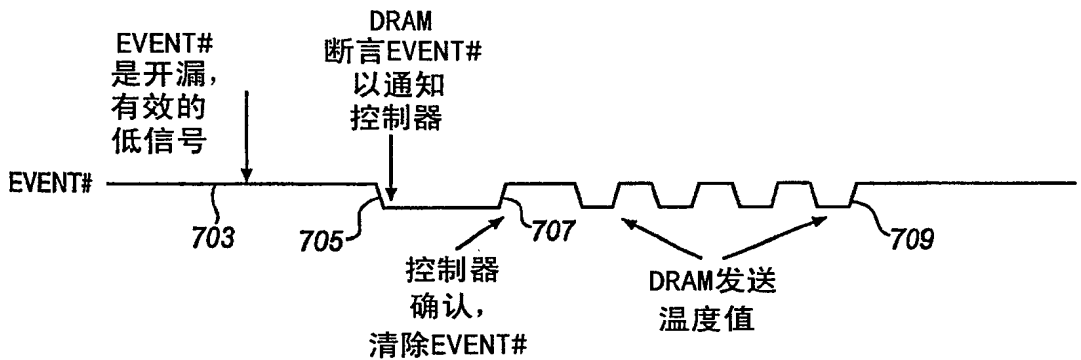


图 7

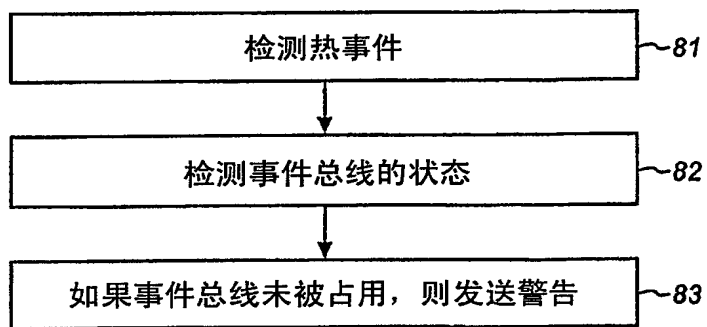


图 8

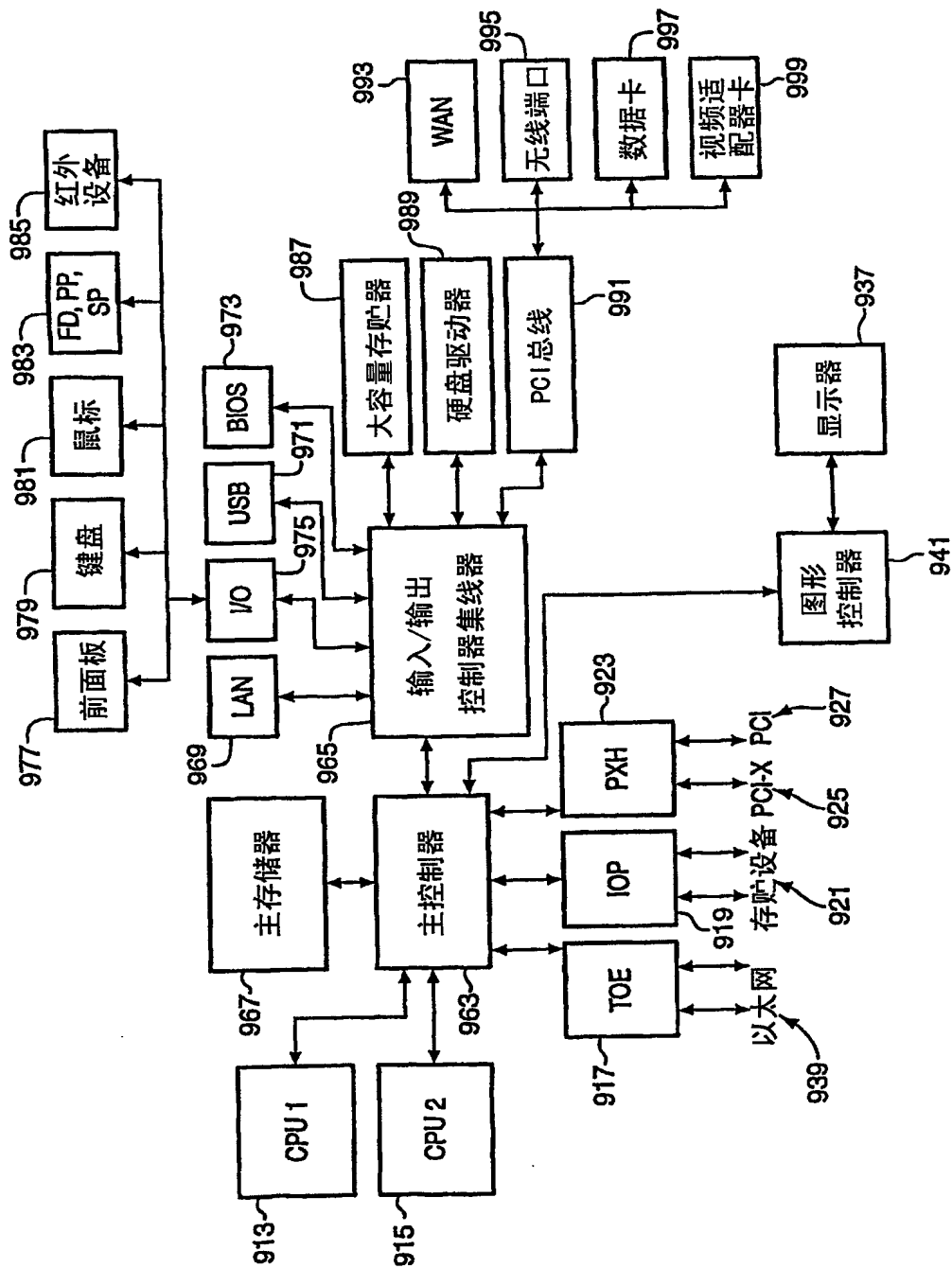


图 9