



(12) 发明专利申请

(10) 申请公布号 CN 103137577 A

(43) 申请公布日 2013.06.05

(21) 申请号 201210511142.5

(22) 申请日 2012.12.03

(30) 优先权数据

10-2011-0127818 2011.12.01 KR

(71) 申请人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 金载春 金志澈 裴镇权 赵殷爽

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 陈源 张帆

(51) Int. Cl.

H01L 23/38(2006.01)

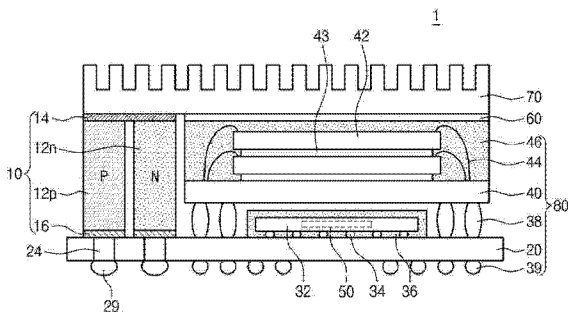
权利要求书7页 说明书13页 附图24页

(54) 发明名称

热电冷却封装件及其热管理方法

(57) 摘要

本发明提供了一种热电冷却封装件及其热管理方法。所述方法可以包括：测量具有半导体芯片和热电冷却器的热电冷却封装件的温度；将热电冷却封装件的温度与目标温度进行比较；在热电冷却封装件的温度高于目标温度时对热电冷却器进行操作；以及在热电冷却封装件的温度变得低于目标温度时停止对热电冷却器的操作。



1. 一种用于管理器件温度的方法,所述方法包括步骤:
确定电路或包括电路的封装件的温度;以及
根据所确定的温度来选择性地操作热电半导体,以调节所述电路或所述封装件的温度。
2. 根据权利要求1所述的方法,其中所述温度是包括电路的所述封装件的温度,并且包括电路的所述封装件的温度是第一测量温度,
其中,确定所述第一测量温度的步骤包括确定包括电路的所述封装件的第一测量温度,所述电路是逻辑芯片和存储器单元当中的至少一个,并且
其中,选择性地操作的步骤包括如果所述封装件的第一测量温度大于第一目标温度,则对所述封装件进行热管理,所述热管理包括选择性地提供电压到所述热电半导体,以将所述封装件所产生的热量从该封装件传递出去,并且
所述方法还包括:
确定所述封装件的第二测量温度;以及
如果所述第二测量温度低于所述第一目标温度,则停止对所述封装件进行热管理。
3. 根据权利要求2所述的方法,其中所述热管理还包括减小所述电路的操作频率。
4. 根据权利要求3所述的方法,其中所述选择性地提供电压以及减小操作频率的步骤是在相同的时间执行的。
5. 根据权利要求3所述的方法,其中对所述封装件进行热管理在第一模式和第二模式下是可操作的,
其中,如果所述第一测量温度大于第一目标温度,则在所述第一模式下对所述封装件进行热管理,在所述第一模式中,减小所述电路的操作频率,或者将电压提供到所述热电半导体以将热量从所述封装件传递出去,并且
其中,如果所述第一测量温度大于一个比所述第一目标温度更大的第二目标温度,则在所述第二模式下对所述封装件进行热管理,在所述第二模式中,减小所述电路的操作频率,并且将电压提供到所述热电半导体以将热量从所述封装件传递出去。
6. 根据权利要求1所述的方法,其中反复接通和关断所述热电半导体。
7. 根据权利要求1所述的方法,其中所述热电半导体接收多个瞬态电压信号。
8. 根据权利要求1所述的方法,还包括操作所述电路的步骤,其中所述选择性地操作热电半导体的步骤与所述操作电路的步骤同步执行。
9. 根据权利要求1所述的方法,其中选择性地操作热电半导体的步骤包括向该热电半导体提供多个电压值。
10. 根据权利要求1所述的方法,还包括以多个频率值操作所述电路的步骤。
11. 根据权利要求2所述的方法,其中首先从所述封装件输出热量,第二步经过所述器件的第一平面热传递部件将热量以实质水平的方向传递,第三步通过所述热电半导体将热量以实质竖直的方向传递,以及随后经过所述器件的第二平面热传递部件将热量以实质水平的方向传递。
12. 根据权利要求11所述的方法,其中所述第一平面热传递部件是第一衬底,并且所述第二平面热传递部件是第二衬底。
13. 根据权利要求2所述的方法,其中首先从所述封装件输出热量,第二步经过所述器

件的第二平面热传递部件将热量以实质水平的方向传递,第三步通过所述热电半导体将热量以实质竖直的方向传递,以及随后经过所述器件的第一平面热传递部件将热量以实质水平的方向传递。

14. 根据权利要求 13 所述的方法,其中所述第一平面热传递部件是第一衬底,并且所述第二平面热传递部件是第二衬底。

15. 根据权利要求 2 所述的方法,其中在开环路径中传递热量,所述开环路径是从所述器件下半部包含所述电路的第一部分到所述器件的上半部,再返回到所述器件下半部的第二部分,其中所述第一部分和所述第二部分不重叠。

16. 根据权利要求 15 所述的方法,其中所述器件被置于手持移动设备内部。

17. 根据权利要求 1 所述的方法,其中所述温度是包括电路的所述封装件的温度,并且所述封装件是热电冷却封装件,

其中,确定所述温度的步骤包括确定具有热电冷却器和所述电路的所述热电冷却封装件的温度,所述电路是逻辑芯片和存储器单元当中的至少一个,并且

其中选择性地操作的步骤包括根据所述热电冷却封装件的所确定的温度来确定所述热电冷却封装件的多个运行模式中的一个。

18. 根据权利要求 17 所述的方法,其中所述热电冷却封装件的所述多个运行模式包括高性能模式、中间性能模式和低性能模式,

其中对应于所述高性能模式、中间性能模式以及低性能模式以高时钟速度、中间时钟速度和低时钟速度来进行所述电路的操作。

19. 根据权利要求 18 所述的方法,其中如果在所述高性能模式进行所述热电冷却封装件的操作并且所确定的温度高于第一温度,则短时地操作所述热电冷却器以降低所述热电冷却封装件的温度。

20. 根据权利要求 19 所述的方法,其中如果在所述中间性能模式进行所述热电冷却封装件的操作并且所确定的温度在恒定温度与第二温度之间或者大于所述第二温度,则短时地操作所述热电冷却器以降低所述热电冷却封装件的温度。

21. 根据权利要求 20 所述的方法,其中如果所确定的温度大于所述第二温度,则在所述低性能模式操作所述热电冷却封装件,并短时地操作所述热电冷却器以降低所述热电冷却封装件的温度。

22. 根据权利要求 21 所述的方法,其中第三温度大于所述第二温度,并且如果所确定的温度在所述第二温度与所述第三温度之间,则在所述低性能模式操作所述热电冷却封装件,并短时地操作所述热电冷却器以降低所述热电冷却封装件的温度。

23. 根据权利要求 22 所述的方法,其中如果所确定的温度高于所述第三温度,则不向所述热电冷却封装件供电,并短时地操作所述热电冷却器以降低所述热电冷却封装件的温度。

24. 根据权利要求 1 所述的方法,其中所述温度是包括电路的所述封装件的温度,并且所述电路是逻辑芯片,并且

其中选择性地操作所述热电半导体的步骤包括反复接通和关断所述热电半导体,以将热量从所述封装件传递出去。

25. 根据权利要求 24 所述的方法,其中所述反复接通和关断所述热电半导体的步骤包

括提供多个瞬态电压信号。

26. 根据权利要求 25 所述的方法,其中在反复接通和关断所述热电半导体期间不改变所述逻辑芯片的时钟速度。

27. 根据权利要求 1 所述的方法,还包括步骤:

对布置在所述封装件中的逻辑芯片进行操作,

其中所述温度是包括电路的所述封装件的温度,所述电路是逻辑芯片,并且所述温度是第一温度,

其中所述选择性地操作的步骤包括:

将通过传感器测量到的所述封装件的所述第一温度与目标温度进行比较;

如果所述第一温度低于所述目标温度,则执行第一操作,该第一操作是不将电压信号提供给所述热电半导体,从而关断所述热电半导体;并且

如果所述第一温度高于所述目标温度,则执行第二操作,该第二操作是将电压信号提供给所述热电半导体,从而接通所述热电半导体。

28. 根据权利要求 27 所述的方法,其中重复进行所述比较步骤、所述执行第一操作的步骤以及所述执行第二操作的步骤。

29. 根据权利要求 25 所述的方法,其中所述逻辑芯片在第一性能水平和高于所述第一性能水平的第二性能水平上是可操作的,

其中在所述第一性能水平,所述逻辑芯片以第一时钟速度和第二时钟速度交替操作,并且所述热电半导体关闭,并且

其中在所述第二性能水平,所述逻辑芯片以第二时钟速度固定操作,并且执行反复接通和关断所述热电半导体。

30. 根据权利要求 25 所述的方法,其中操作所述逻辑芯片包括以第一时钟速度和低于所述第一时钟速度的第二时钟速度交替操作所述逻辑芯片,并且

其中反复接通和关断的步骤还包括:

在所述逻辑芯片处于所述第二时钟速度时接通所述热电半导体,以及

在所述逻辑芯片处于所述第一时钟速度时关断所述热电半导体。

31. 根据权利要求 25 所述的方法,其中所述逻辑芯片在多个时钟速度下是可操作的,所述多个时钟速度包括最大时钟速度、最小时钟速度、以及介于所述最大时钟速度和所述最小时钟速度之间的中间时钟速度,并且

反复接通和关断的步骤还包括当所述逻辑芯片处于所述最小时钟速度时接通所述热电半导体。

32. 根据权利要求 31 所述的方法,其中反复接通和关断的步骤还包括当所述逻辑芯片处于所述最大时钟速度或所述中间时钟速度时关断所述热电半导体。

33. 根据权利要求 31 所述的方法,其中反复接通和关断的步骤还包括当所述逻辑芯片处于所述中间时钟速度时接通所述热电半导体。

34. 根据权利要求 33 所述的方法,其中反复接通和关断的步骤还包括当所述逻辑芯片处于所述最大时钟速度时关断所述热电半导体。

35. 根据权利要求 25 所述的方法,其中所述逻辑芯片在多个时钟速度下是可操作的,所述多个时钟速度包括第一时钟速度和低于所述第一时钟速度的第二时钟速度,并且

其中,反复接通和关断的步骤还包括当所述逻辑芯片的时钟速度从所述第一时钟速度变为所述第二时钟速度时接通所述热电半导体。

36. 根据权利要求 35 所述的方法,其中接通所述热电半导体的持续时间为第一时间段,并且以第二时钟速度操作所述逻辑芯片的持续时间为第二时间段,所述第二时间段小于所述第一时间段。

37. 根据权利要求 25 所述的方法,其中操作所述逻辑芯片包括:

以第一时钟速度对所述逻辑芯片进行第一操作;以及

以所述第一时钟速度和低于所述第一时钟速度的第二时钟速度交替地对所述逻辑芯片进行第二操作。

38. 根据权利要求 37 所述的方法,还包括在对所述逻辑芯片进行所述第一操作期间将所述热电半导体保持在关断状态,并且

其中在对所述逻辑芯片进行所述第二操作期间执行反复接通和关断的步骤。

39. 根据权利要求 25 所述的方法,其中所述逻辑芯片在多个时钟速度下是可操作的,所述多个时钟速度包括第一时钟速度和低于所述第一时钟速度的第二时钟速度,并且

其中,反复接通和关断的步骤分别与以所述第一时钟速度和所述第二时钟速度操作所述逻辑芯片的步骤同步执行。

40. 根据权利要求 25 所述的方法,其中反复接通和关断的步骤还包括:

提供接通所述热电半导体的多个第一电压值;

提供低于所述多个第一电压值并关断所述热电半导体的多个第二电压值;以及

提供高于所述多个第一电压值并接通所述热电半导体的多个第三电压值。

41. 根据权利要求 25 所述的方法,其中所述逻辑芯片在多个时钟速度下是可操作的,并且

其中反复接通和关断所述热电半导体的步骤还包括向所述热电半导体提供与所述多个时钟速度呈反比的多个电压值。

42. 根据权利要求 25 所述的方法,其中向所述热电半导体提供与所述逻辑芯片的时钟速度水平呈正比的多个电压信号。

43. 根据权利要求 42 所述的方法,其中当所述逻辑芯片以最小时钟速度操作时关断所述热电半导体,并且当所述逻辑芯片以最大时钟速度操作时接通所述热电半导体。

44. 根据权利要求 1 所述的方法,其中所述温度是包括电路的所述封装件的温度,所述电路是逻辑芯片和存储器单元当中的至少一个,并且包括电路的所述封装件的温度是第一温度,

其中,确定温度的步骤包括第一次感测所述器件的封装件的第一温度,并且

选择性地操作的步骤包括第一次温度管理,该第一次温度管理包括:

如果所述第一温度低于最小温度,则不操作所述热电半导体,并且保持所述电路的第一频率;

如果所述第一温度高于所述最小温度并低于中间温度,则操作所述热电半导体,并保持所述电路的第一频率;以及

如果所述第一温度高于所述中间温度并低于最大温度,则操作所述热电半导体,并减小所述电路的第一频率。

45. 根据权利要求 44 所述的方法,其中通过接收多个脉冲波来操作所述热电半导体,从而反复接通和关断所述热电半导体。

46. 根据权利要求 44 所述的方法,其中如果所述第一温度高于所述最大温度,则操作所述热电半导体,并减小所述电路的第一频率。

47. 根据权利要求 46 所述的方法,还包括:

第二次感测所述封装件的第二温度;以及

第二次温度管理,其包括如果所述第二温度大于所述最大温度,则切断所述电路。

48. 根据权利要求 47 所述的方法,其中所述第二次温度管理还包括:

如果所述第二温度低于所述最小温度,则不操作所述热电半导体,保持所述电路的第二频率,并且重复所述第一次温度管理;

如果所述第二温度高于所述最小温度并低于所述中间温度,则操作所述热电半导体,保持所述电路的第二频率,并且重复所述第一次温度管理;以及

如果所述第二温度高于所述中间温度并低于所述最大温度,则操作所述热电半导体,减小所述电路的第二频率,并且重复所述第一次温度管理,并且

其中所述第二频率基于所述第一次温度管理,从而所述第二频率是被保持的第一频率和被减小的第一频率之一。

49. 根据权利要求 48 所述的方法,其中如果所述第一温度低于所述中间温度,则所述第二频率是被保持的第一频率,

其中如果所述第一温度高于所述中间温度,则所述第二频率是被减小的第一频率。

50. 根据权利要求 48 所述的方法,其中在所述第二次温度管理之前执行所述第一次温度管理。

51. 根据权利要求 49 所述的方法,其中所述电路的频率是所述电路的时钟速度。

52. 根据权利要求 50 所述的方法,还包括在所述第一次温度管理之前以最大频率对所述电路进行初始操作。

53. 根据权利要求 52 所述的方法,其中如果所述第二温度低于所述最小温度,则在所述第一次温度管理之前以最大频率对所述电路进行初始操作。

54. 根据权利要求 44 所述的方法,在所述第一次温度管理之前还包括:

比较所述第一温度与目标温度;

如果所述第一温度低于所述目标温度,则通过不将电压提供给所述热电半导体,从而不对所述热电半导体进行操作;并且

如果所述第一温度高于所述目标温度,则通过将电压提供给所述热电半导体,从而操作所述热电半导体。

55. 根据权利要求 47 所述的方法,在所述第二次感测之后并在所述第二次温度管理之前还包括:

比较所述第二温度与目标温度;

如果所述第二温度低于所述目标温度,则通过不将电压提供给所述热电半导体,从而不对所述热电半导体进行操作;并且

如果所述第一温度高于所述目标温度,则通过将电压提供给所述热电半导体,从而操作所述热电半导体。

56. 根据权利要求 1 所述的方法,其中所述温度是包括电路的所述封装件的温度,所述电路是逻辑芯片和存储器单元当中的至少一个,并且所述温度是第一温度,

其中,确定温度的步骤包括第一次感测所述器件的封装件的第一温度,并且选择性地操作的步骤包括第一次温度管理,该第一次温度管理包括:

如果所述第一温度低于最小温度,则不操作所述热电半导体,并且保持所述电路的第一频率;

如果所述第一温度高于所述最小温度并低于中间温度,则不操作所述热电半导体,并减小所述电路的第一频率;以及

如果所述第一温度高于所述中间温度并低于最大温度,则操作所述热电半导体,并减小所述电路的第一频率。

57. 根据权利要求 56 所述的方法,其中所述第一次温度管理还包括:如果所述第一温度高于所述最大温度,则操作所述热电半导体,并减小所述电路的第一频率。

58. 根据权利要求 57 所述的方法,还包括:

第二次感测所述封装件的第二温度;以及

第二次温度管理,其包括如果所述第二温度大于所述最大温度,则切断所述电路。

59. 根据权利要求 58 所述的方法,其中所述第二次温度管理还包括:

如果所述第二温度低于所述最小温度,则不操作所述热电半导体,保持所述电路的第二频率,并且重复所述第一次温度管理;

如果所述第二温度高于所述最小温度并低于所述中间温度,则不操作所述热电半导体,减小所述电路的第二频率,并且重复所述第一次温度管理;以及

如果所述第二温度高于所述中间温度并低于所述最大温度,则操作所述热电半导体,减小所述电路的第二频率,并且重复所述第一次温度管理,并且

其中所述第二频率基于所述第一次温度管理,从而所述第二频率是被保持的第一频率和被减小的第一频率之一。

60. 根据权利要求 59 所述的方法,其中在所述第二次温度管理之前执行所述第一次温度管理。

61. 一种器件,包括:

第一板,其包含第一区域和与所述第一区域重叠的第二区域;

热电半导体,其布置在所述第一板的第一区域,所述第一板构造为将电压提供给所述热电半导体;

封装件,其布置在所述第一板的第二区域;以及

第二板,

其中所述热电半导体布置在所述第二板上,并且

其中在将电压提供给所述热电半导体时在所述热电半导体内产生热量。

62. 根据权利要求 61 所述的器件,其中由所述封装件产生的热量从所述封装件传递到所述第一板、从所述第一板传递到所述热电半导体、并从所述热电半导体传递到所述第二板。

63. 根据权利要求 61 所述的器件,还包括与所述第二板相邻布置的散热片。

64. 根据权利要求 61 所述的器件,其中将热量传递出所述封装件、实质水平地穿过所

述第一板、实质竖直地经过所述热电半导体并实质水平地穿过所述第二板。

65. 根据权利要求 61 所述的器件,其中热量实质沿一个开环路径传递,该开环路径是从第一板的第二区域处的封装件到第一板的第一区域,再从第一板的第一区域到所述器件的上半部。

66. 根据权利要求 61 所述的器件,还包括控制器,其控制对所述热电半导体的电压供应,从而如果所述封装件的温度高于目标温度,则提供电压,并且如果所述封装件的温度低于目标温度,则不提供电压。

67. 根据权利要求 61 所述的器件,其中热量实质沿一个开环路径传递,所述开环路径是从所述器件下半部中包含所述封装件的第一部分到所述器件的上半部,再从所述器件的上半部到所述器件下半部的不与所述第一部分重叠的第二部分。

68. 根据权利要求 61 所述的器件,还包括温度传感器,其检测所述封装件的温度,并且基于检测到的温度来将电压提供给所述热电半导体。

69. 根据权利要求 68 所述的器件,其中所述温度传感器布置在所述封装件内部。

70. 根据权利要求 68 所述的器件,其中所述温度传感器布置在所述第二板内部或布置在所述第二板上。

71. 根据权利要求 68 所述的器件,其中所述温度传感器布置在所述第一板内部或布置在所述第一板上。

72. 根据权利要求 61 所述的器件,其中所述封装件是逻辑封装件,并且所述热电半导体是热电冷却器,该热电冷却器包括:

第一封装件和第二封装件;

布置在所述第一封装件的衬底上的第一热电冷却器;和

布置在所述第二封装件的衬底上的第二热电冷却器。

73. 一种手持移动装置,包括权利要求 61 所述的器件,并且还包括:

显示器面板,

其中所述显示器面板布置为与所述器件相邻。

74. 根据权利要求 73 所述的手持移动装置,其中温度传感器布置在所述显示器面板内部或布置在所述显示器面板上。

75. 根据权利要求 73 所述的手持移动装置,其中所述显示器面板是液晶显示器面板和有机发光二极管显示器当中之一。

76. 根据权利要求 75 所述的手持移动装置,其中所述有机发光二极管显示器是有源矩阵有机发光二极管显示器。

77. 根据权利要求 73 所述的手持移动装置,其中反复接通和关断所述热电半导体。

热电冷却封装件及其热管理方法

[0001] 相关申请的交叉引用

[0002] 本申请要求 2011 年 12 月 1 日提交的韩国专利申请 No. 10-2011-0127818 的优先权,其所有内容通过引用并入本文。

技术领域

[0003] 本发明思想涉及半导体,并且更具体地涉及包括热电冷却器的热电冷却封装件及其热管理方法。

背景技术

[0004] 随着半导体工业的发展以及由于用户的需求使得电子装置已不断地变得更小和更轻,并且被用作电子装置组件的半导体封装件也已不断地变得更小和更轻。为了满足上述需求,已经开发出将多个半导体芯片或不同种类的半导体芯片堆叠起来以实现单个封装件的技术。然而在包含堆叠的半导体芯片的半导体封装件操作期间从封装件散发的热量会增加,从而导致热应力。

附图说明

[0005] 根据附图及其详细描述,本发明思想将会更加清楚。

[0006] 图 1 是示出根据本发明思想的示例实施例的热电冷却器的平面图;

[0007] 图 2A 是示出根据本发明思想的示例实施例的热电冷却器的热电偶的透视图;

[0008] 图 2B 是示出图 2A 的修改示例实施例的透视图;

[0009] 图 3A 至图 3D 是示出根据本发明思想的示例实施例的热电冷却器的冷却过程的截面图;

[0010] 图 4A 至图 4C 是示出根据本发明思想的示例实施例的热电冷却器的构造示例的平面图;

[0011] 图 5A 是示出根据本发明思想的示例实施例的热电冷却封装件的截面图;

[0012] 图 5B 是示出根据本发明思想的示例实施例的热电冷却封装件中的热电冷却器的冷却过程的截面图;

[0013] 图 5C 和图 5F 是示出根据本发明思想的示例实施例的热电冷却封装件的温度变化的曲线图;

[0014] 图 5D 和图 5G 是示出对根据本发明思想的示例实施例的热电冷却封装件的热电冷却器施加的时钟频率和电压的变化的曲线图;

[0015] 图 5E 是示出根据本发明思想的示例实施例对热电冷却封装件进行的反馈温度控制方法的流程图;

[0016] 图 5H 至图 5O 是示出对根据本发明思想的示例实施例的热电冷却封装件的热电冷却器施加的时钟频率和电压的变化的曲线图;

[0017] 图 5P 和图 5Q 是示出根据本发明思想的示例实施例动态温度管理示例的流程图;

[0018] 图 6A 和图 6B 是示出根据本发明思想的示例实施例的热电冷却封装件的应用示例的截面图；

[0019] 图 6C 是示出根据本发明思想的示例实施例的热电冷却封装件的示例应用的等效热力循环(thermal circuit)的截面图；

[0020] 图 7A 至图 7D 是示出根据本发明思想的示例实施例的热电冷却封装件的修改示例实施例的截面图；

[0021] 图 8A 是示出包括了根据本发明思想的示例实施例的热电冷却封装件的存储卡示例的示意框图；

[0022] 图 8B 是示出包括了根据本发明思想的示例实施例的热电冷却封装件的信息处理系统示例的示意框图。

具体实施方式

[0023] 现在将参照示出了本发明思想的一些示例实施例的附图来更全面地描述本发明思想。通过以下将要参考附图进行更详细描述示例实施例将呈现本发明思想的优点和特征以及实现这些优点和特征的方式。然而,应当注意的是本发明思想不应被局限于以下所述的示例实施例,而是可以以各种形式来实现。因此提供示例实施例仅仅为了公开本发明思想并使本领域技术人员了解本发明思想的范畴。在附图中,本发明思想的示例实施例不限于图中所提供的特定示例,并且为清楚起见对图中的示例实施例进行了夸大。

[0024] 文中所使用的术语仅仅是为了描述特定示例实施例的目的而并不意在对本发明进行限制。如本文所使用的单数术语“一”、“一个”和“该”意在还包括复数形式,除非上下文清楚地另有指示。如本文所使用的术语“和 / 或”包括一个或多个相关列出项的任何及所有组合。将会理解,当称一个元件被“连接”或“耦接”到另一元件时,其可以直接连接或耦接到另一元件,或者可以存在中间元件。

[0025] 类似地,将会理解当称一个元件(例如一个层、区域或衬底)在另一个元件“之上”时,其可以直接位于其它元件之上,或者可以存在中间元件。相反,术语“直接”意指不存在中间元件。将进一步理解当本文使用了术语“包括”、“包括……的”、“包含”和 / 或“包含……的”时,它们指定了所述特征、整体、步骤、操作、元件和 / 或组件的存在,但不排除还存在或添加有一个或多个其它特征、整体、步骤、操作、元件、组件和 / 或它们的组。

[0026] 另外在详细描述中将使用作为本发明思想的理想示例示图的截面图来对示例实施例进行描述。因此,示例示图的形状可能由于制造技术和 / 或容差而有所改变。所以本发明思想的示例实施例不限于示例示图所示的具体形状,而是根据制造工艺可能产生其它形状。图中例示的区域各自具有一般特性并用于图示不同元件的具体形状。而这不应构成对本发明思想范围的限定。

[0027] 还应当理解尽管在本文中使用了术语第一、第二、第三等来描述各种元件,然而这些元件不应当被这些术语所限制。这些术语仅用来将一个元件与另一元件进行区分。因此,在一些示例实施例中的第一元件也可以在其它示例实施例中被称为第二元件而不脱离本发明的指教。本文所图示和说明的本发明思想各个方面的示例实施例均包含了它们的补充对应形式。在整个说明书中,相同的参考数字或相同的参考标号表示相同的元件。

[0028] 此外,本文参照作为理想化的示例实施例的截面图和 / 或平面图描述了示例实施

例。因此,可以预期,例如作为制造技术和 / 或容差的结果与图示的形状有所不同。因此,示例实施例不应当被理解成受限于本文所示出的区域形状,而是应当包括例如作为制造的结果而导致的形状偏差。例如,被示为矩形的蚀刻区通常具有圆形的或弯曲的特征。因此,图中所示出的区域本质上是示意性的,并且其形状不意在示出器件区域的实际形状,并且不意在限制示例实施例的范围。

[0029] [热电冷却器的示例实施例]

[0030] 图 1 是示出根据本发明思想的示例实施例的热电冷却器的平面图。

[0031] 参照图 1,在安装了半导体器件的衬底 20 上可以布置一个热电冷却器(以下称为“TEC”) 10。衬底 20 可以是印刷电路板、计算机主板、移动装置板、或存储器模块基板,在该衬底 20 上可提供一个将诸如半导体芯片或半导体封装件之类的半导体器件安装在其上的安装部 22。TEC10 可包括至少一个热电偶 12,其通过珀耳帖(Peltier)效应来执行冷却过程。至少一个热电偶 12 可被布置在衬底 20 的一个侧边缘或朝向该侧边缘。热电偶 12 可包括一对热电材料,其中例如制成这对热电材料之一的金属或材料不同于制成这对热电材料的另一个的金属或材料,或者热电偶 12 可包括 P 型和 N 型半导体。根据本示例实施例的 TEC10 可包括比金属的冷却效率更优且操作速度更快的热电半导体。例如,TEC10 可包括具有 P 型半导体 12p 和 N 型半导体 12n 的热电偶 12。TEC10 可包含多个热电偶 12。热电半导体可包括 Bi-Te、Pb-Te、Fe-Si 和 / 或 Si-Ge。

[0032] [热电偶的示例实施例]

[0033] 图 2A 是示出根据本发明思想的示例实施例的热电冷却器的热电偶的透视图。图 2B 是示出图 2A 的修改示例实施例的透视图。

[0034] 参照图 2A,可以沿 X 方向布置 P 型半导体 12p 和 N 型半导体 12n 以构成一个热电偶 12,并且多个热电偶 12000 可构成 TEC10。多个热电偶 12000 沿 Y 方向布置。由于 TEC10 包括多个热电偶 12000,所以 TEC10 可具有提高的热交换性能和热容量。可对多个热电偶 12000 中在 Y 方向上相邻的热电偶的 P 型半导体和 N 型半导体颠倒定位。因此可在 Y 方向上交替布置 P 型半导体和 N 型半导体。构成一个热电偶 12 的 P 型半导体 12p 和 N 型半导体 12n 可通过第一金属层 14 相互连接。包含在热电偶 12 中的 P 型半导体 12p 可通过第二金属层 16 连接到多个热电偶 12000 中与该热电偶 12 相邻的另一个热电偶中包含的 N 型半导体。可以通过与多个热电偶 12000 当中的第一个热电偶的第一 P 型半导体连接的第二金属层 16 和与多个热电偶 12000 当中的最后一个热电偶的最后 N 型半导体连接的第二金属层 16 来施加电压。如参考图 3A 至图 3D 的描述,可以根据施加电压的极性来改变通过 TEC10 传递的热量的移动方向。

[0035] 参考图 2B,在 Y 方向上彼此相邻的 P 型半导体 12p 和 N 型半导体 12n 可构成一个热电偶 12,并且可沿 Y 方向布置多个热电偶 12000 来构成 TEC10。可对多个热电偶 12000 中在 X 方向上相邻的热电偶的 P 型半导体和 N 型半导体颠倒定位。因此可沿 Y 方向交替布置 P 型半导体和 N 型半导体。在另一示例实施例中,可将 X 方向变为 Y 方向,反之亦然。

[0036] 如图 3A 和图 3B 所示,以使第二金属层 16 与衬底 20 相邻的状态来将 TEC10 布置在衬底 20 上。可替换地,如图 3C 和图 3D 所示,以使第一金属层 14 与衬底 20 相邻的状态来将 TEC10 布置在衬底 20 上。如本示例实施例所示的 TEC10 可具有单层结构。可替换地,可堆叠多个热电偶 12 并在其间插入热导绝缘体(例如,聚酰亚胺、氮化硅硼、或氧化铝陶瓷),

从而 TEC10 可具有多层结构。

[0037] [热电冷却器的操作示例实施例]

[0038] 图 3A 至图 3D 是示出根据本发明思想的示例实施例的热电冷却器的冷却过程的截面图。图 3A 至图 3D 是沿图 1 的 X 方向截取的截面图。图中所示的箭头表示热量的主流。

[0039] 如图 3A 和图 3B 所示,当把 TEC10 布置在衬底 20 上以使第二金属层 16 与衬底 20 相邻时,按照所施加电压的极性可使热量沿 TEC10 向上或向下移动。例如,如图 3A 所示,如果通过第二金属层 16 来将正电压施加到 P 型半导体 12p 并将负电压施加到 N 型半导体 12n,则 P 型半导体 12p 中的空穴会朝向阴极(即,朝向第一金属层 14)移动,而 N 型半导体 12n 中的电子会朝向阳极(即,朝向第一金属层 14)移动。通过电子和空穴的流动可将热量从 TEC10 的底部传递到顶部,从而在 TEC10 下方吸热并在 TEC10 上方散热。可替换地,如图 3B 所示,如果通过第二金属层 16 来将负电压施加到 P 型半导体 12p 并将正电压施加到 N 型半导体 12n,则 P 型半导体 12p 中的电子会朝向阴极(即,朝向与 P 型半导体 12p 接触的第二金属层 16)移动,而 N 型半导体 12n 中的空穴会朝向阳极(即,朝向与 N 型半导体 12n 接触的第二金属层 16)移动。通过电子和空穴的流动将热量从 TEC10 的顶部传递到底部,从而在 TEC10 上方吸热并在 TEC10 下方散热。还可提供连接到第二金属层 16 的金属通孔 24。该金属通孔 24 可穿透衬底 20。可将金属通孔 24 用作热量传递路径,以改进吸热 / 散热效果。还可将金属通孔 24 用作施加电压的路径。

[0040] 如图 3C 和图 3D 所示,可把 TEC10 布置在衬底 20 上以使第一金属层 14 与衬底 20 相邻时。如图 3C 所示,如果将负电压施加到 P 型半导体 12p 并将正电压施加到 N 型半导体 12n,则热量会顺着 TEC10 向下传递,从而在 TEC10 上方吸热并在 TEC10 下方散热。相反地,如图 3D 所示,如果将正电压施加到 P 型半导体 12p 并将负电压施加到 N 型半导体 12n,则热量会顺着 TEC10 向上传递,从而在 TEC10 上方散热并在 TEC10 下方吸热。还可提供连接到第一金属层 14 的热通孔 25,并且该热通孔 25 穿透衬底 20。因此可以改进吸热 / 散热效果。在一些示例实施例中,热通孔 25 的尺寸可以等于或大于第一金属层 14 的尺寸,从而使 TEC10 下传热的传热量最大化。

[0041] [热电冷却器的构造示例]

[0042] 图 4A 至图 4C 是示出根据本发明思想的示例实施例的热电冷却器的构造示例的平面图。

[0043] 参照图 4A,可将 TEC10 布置在衬底 20 上位于安装部 22 的两侧。例如,第一 TEC10a 可被布置在衬底 20 的一个侧边缘上或朝向该侧边缘,而第二 TEC10b 可被布置在衬底 20 与所述一个侧边缘相反的另一个侧边缘上或朝向所述另一个侧边缘。第一 TEC10a 和第二 TEC10b 中的至少一个可以如图 2A 或图 2B 中所示。如图 3A 所示,第一 TEC10a 和第二 TEC10b 中的至少一个的第二金属层 16 可与衬底 20 相邻。可替换地,如图 3C 所示,第一 TEC10a 和第二 TEC10b 中的至少一个的第一金属层 14 可与衬底 20 相邻。第一 TEC10a 可与第二 TEC10b 协同工作。可替换地,第一 TEC10a 可独立于第二 TEC10b 而工作。例如,可以选择性地使第一 TEC10a 和第二 TEC10b 之一工作。

[0044] 参照图 4B,可以沿着衬底 20 的边缘延伸或绕着衬底 20 的边缘布置多个 TEC。TEC 可包括在衬底 20 的边缘中或沿着衬底 20 的边缘交替排布的 P 型半导体和 N 型半导体。TEC 可具有围绕安装部 22 的环形。可沿着衬底 20 的边缘排布 P 型半导体和 N 型半导体以构成

一行或多行(例如,两行)。

[0045] 参照图 4C,TEC10 可包括沿着衬底 20 的边缘排布的多个 TEC10a、10b、10c 和 10d,从而使它们围绕安装部 22。例如,第一 TEC10a 可被布置在衬底 20 的左侧边缘,而第二、第三和第四 TEC10b、10c 和 10d 可以以顺时针方向被布置在衬底 20 的其它侧边缘。第一至第四 TEC10a、10b、10c 和 10d 可同时工作或单独工作。

[0046] 参照上述附图描述的 TEC10 可与安装在安装部 22 上的半导体芯片或半导体封装件结合以构成热电冷却封装件。可替换地,可将 TEC10 嵌入到半导体芯片或半导体封装件中以构成热电冷却封装件。随后将描述热电冷却封装件的各个示例实施例。

[0047] [热电冷却封装件的示例实施例]

[0048] 图 5A 是示出根据本发明思想的示例实施例的热电冷却封装件的截面图。图 5B 是示出根据本发明思想的示例实施例的热电冷却封装件中的热电冷却器的冷却过程的截面图。

[0049] 参照图 5A,热电冷却封装件 1 可包括其上布置有 TEC10 的衬底 20(以下称为“第一封装件衬底”)、安装在第一封装件衬底 20 上的逻辑芯片 32、以及安装在第二封装件衬底 40 上的多个存储器芯片 42。因此,热电冷却封装件 1 可包括结合了 TEC10 的封装件上封装件 80(以下称为“POP”)的结构。热电冷却封装件 1 还可包括散热片 70 用以有效地散热。

[0050] 逻辑芯片 32 可以以面朝下状态或面朝上状态安装在第一封装件衬底 20 的顶面上。逻辑芯片 32 可通过凸块 34 电连接到第一封装件衬底 20。逻辑芯片 32 可被第一模塑层 36 模塑。通过绝缘粘合层 43 将多个存储器芯片 42 彼此粘合并将其粘合到第二封装件衬底 40 的顶面。可通过接合线 44 将存储器芯片 42 电连接到第二封装件衬底 40。存储器芯片 42 可被第二模塑层 46 模塑。第一封装件衬底 20 和第二封装件衬底 40 可通过焊球 38 彼此电连接。将至少一个第一外部端子 39 粘合到第一封装件衬底 20 的底面。至少一个第一外部端子 39 可将热电冷却封装件 1 连接到外部装置(例如图 5B 的参考数字 90)。POP80 结构可被其它类型的封装件或其它类型的半导体芯片代替,例如封装件内封装件(PIP)、封装件内系统(SIP)、芯片上系统(SOC)、板上芯片(COB)、多芯片封装件(MCP)或芯片上板(BOC)。例如可将 CPU 或应用程序处理器(AP)耦接到 TEC10 以构成热电冷却封装件 1。

[0051] TEC10 可包括通过第一金属层 14 彼此结合的 P 型半导体 12p 和 N 型半导体 12n。每个 P 型半导体 12p 和 N 型半导体 12n 都可连接到第二金属层 16。TEC10 可占据第一封装件衬底 20 的侧边缘或沿着第一封装件衬底 20 的侧边缘布置,使得第二金属层 16 与第一封装件衬底 20 相邻,并使得第一金属层 14 连接到散热片 70。为第一封装件衬底 20 提供金属通孔 24 以连接到第二金属层 16,并且第二外部端子 29 可粘合在第一封装件衬底 20 的底面以与金属通孔 24 连接。

[0052] 可将散热片 70 布置在 TEC10 上以进一步延伸到第二模塑层 46 上。可在第二模塑层 46 与散热片 70 之间提供热间层(TIM)60。热电冷却封装件 1 还可包括感测热电冷却封装件 1 的温度的温度传感器 50。该温度传感器 50 可嵌入在逻辑芯片 32 或第一封装件衬底 20 内。在热电冷却封装件 1 中,由于热源主要是 POP80,所以 POP80 的温度可以反映热电冷却封装件 1 的温度。因此,下文中将 POP80 的温度看作是热电冷却封装件 1 的温度,除非另有说明。

[0053] 参照图 5B, 热电冷却封装件 1 可通过外部端子 29 和 39 电连接到板 90。板 90 可包括存储器模块板、移动装置板、和 / 或计算机主板。可由通过板 90 施加的信号来操作热电冷却封装件 1。根据热电冷却封装件 1 的操作而主要从 POP80 产生热。从 POP80 产生的热量可通过散热片 70 散出并且可对 TEC10 进行操作用来更有效地散热。

[0054] 在一些示例实施例中, 可通过将正电压施加到 P 型半导体 12p 并将负电压施加到 N 型半导体 12n 来操作 TEC10。可将电压直接施加到第二金属层 16 或通过第二外部端子 39 和金属通孔 24 施加到第二金属层 16。在施加了电压的条件下会在 TEC10 上方产生散热并会在 TEC10 下方产生吸热。因此从 POP80 产生的热量可顺着第一封装件衬底 20 传递到 TEC10, 并随后热量可顺着 TEC10 向上传递以通过散热片 70 散出。热量不仅可通过 TEC10 移动到散热片 70, 而且还能直接移动到散热片 70 以被释放。在其它示例实施例中, 可将负电压施加到 P 型半导体 12p 并将正电压施加到 N 型半导体 12n, 从而会在 TEC10 上方吸热并会在 TEC10 下方产生放热。在此情况下, 热量会顺着 TEC10 向下移动以通过金属通孔 24 和板 90 被散发。

[0055] 使用 TEC10 冷却 POP80 的操作可在 POP80 的操作期间持续执行或按需求短时地执行, 也就是根据需要短时执行。换句话说, 可依照需要对 POP80 进行选择性地操作。持续操作 TEC10 会使其自身成为热源从而降低冷却能力, 并且 / 或者会由于 TEC10 的顶端与底端之间的温度差而引起 TEC10 的变形或在 TEC10 中引起热应力。根据示例实施例, TEC10 可被短时地执行以解决上述问题。可替换地, 可减小逻辑芯片 32 的时钟速度以冷却 POP80。因此, 对热电冷却封装件 1 的动态热管理 (DTM) 可采用使用 TEC10 的硬件方法和使用时钟速度控制的软件方法。

[0056] 使用在 POP80 的温度增加时减小逻辑芯片 32 的时钟速度并在 POP80 的温度减小时增大逻辑芯片 32 的时钟速度的软件方法来执行对热电冷却封装件 1 的 DTM。在此情况下, 可改变逻辑芯片 32 的时钟速度 (时钟频率) 以降低热电冷却封装件 1 的性能。因此, 根据本示例实施例的 DTM 可采用硬件方法, 或采用软件方法和硬件方法的混合方法。

[0057] [DTM 示例]

[0058] 图 5C 和图 5F 是示出根据本发明思想的示例实施例的热电冷却封装件的温度变化的曲线图。图 5D 和图 5G 是示出对根据本发明思想的示例实施例的热电冷却封装件的热电冷却器施加的时钟频率和电压的变化的曲线图。图 5E 是示出根据本发明思想的示例实施例对热电冷却封装件进行的反馈温度控制方法的流程图。

[0059] 参考图 5B 至图 5D, 当通过热电冷却封装件 1 的使用而增加了 POP80 的温度时, 可通过硬件方法来实现动态热管理, 该硬件方法包括通过施加电压来操作 TEC10 以减小 POP80 的温度 (图 5C)。在此情况下, 可以不改变逻辑芯片 32 的时钟速度以保持热电冷却封装件 1 的性能 (图 5D)。如上所述, 当采用硬件方法时, TEC10 可接收用于短时操作的瞬态电压供应。

[0060] 在一些示例实施例中, 如图 5E 所示, 由温度传感器 50 测量到的 POP80 的温度可与目标温度 (或目标温度范围) 进行比较 (S10)。如果测量到的温度高于目标温度 (或目标温度范围), 则 TEC10 接收电压供应 (S20) 以操作该 TEC10。如果测量到的温度低于目标温度 (或测量到的温度在目标温度范围之内或以下), 则通过停止电压供应来停止 TEC10 的操作 (S30)。因此, POP80 的温度可在可允许的范围之内变化 (S40)。上述 TEC10 的短时操作可

被执行一次或如图 5C 所示被执行多次。结果,POP80 的温度可在等于或低于目标温度的温度下进行变化。目标温度是指热电冷却封装件 1 不会过热的最大允许温度。目标温度范围是指可正常操作热电冷却封装件 1 的温度范围。在其它示例实施例中,TEC10 可被持续操作以抑制 POP80 的温度增大。如上所述,DTM 可采用硬件方法,并且 TEC10 可被短时地或持续地操作。

[0061] 参考图 5F 和图 5G,可混合软件方法和硬件方法来执行 DTM。例如,当不需要 POP80 的高性能时,减小逻辑芯片 32 的时钟速度从而在不操作 TEC10 的情况下降低 POP80 的温度(A)。当需要 POP80 的高性能时,TEC10 可接收用于短时操作的瞬态电压供应,从而在不减小时钟速度的情况下降低 POP80 的温度(B)。

[0062] [DTM 的其它示例]

[0063] 图 5H 至图 5O 是示出对根据本发明思想的示例实施例的热电冷却封装件的热电冷却器施加的时钟频率和电压的变化的曲线图。

[0064] 参考图 5H,可同时执行软件方法和硬件方法。例如可减小逻辑芯片 32 的时钟速度并在同时对 TEC10 进行操作,从而迅速降低 POP80 的温度。可短时地执行时钟速度的减小和对 TEC10 的操作。

[0065] 参考图 5I,可将逻辑芯片 32 的时钟速度从最大减小到最小或中间值以降低 POP80 的温度。当把逻辑芯片 32 的时钟速度减小到中间值时,POP80 的温度可能处于可允许范围内。因此,TEC10 可在逻辑芯片 32 的时钟速度可能被减小到最小的情况下接收用于短时操作的瞬态电压以降低 POP80 的温度。

[0066] 参考图 5J,在 POP80 的操作期间可将逻辑芯片 32 的时钟速度从最大短时减小到最小或中间值,而不会很大程度降低 POP80 的性能。如果 POP80 的温度不在可允许范围内,则另外向 TEC10 提供电压以用于短时操作 TEC10。向 TEC10 的这一提供电压的操作可降低 POP80 的温度而不会额外减小 POP80 的时钟速度。可替换地,即使在将逻辑芯片 32 的时钟速度减小到中间值的情况下 TEC10 也还是可以接收用于短时操作的瞬态电压供应。

[0067] 参考图 5K,逻辑芯片 32 的时钟速度的减小可以与 TEC10 的短时操作同时发生,这能够降低 POP80 的温度。在此情况下,向 TEC10 提供电压的时间可以比逻辑芯片 32 的低时钟速度持续时间更长。根据该示例实施例,可以以逻辑芯片 32 的时钟速度的最小波动来保持热电冷却封装件 1 的性能。

[0068] 参考图 5L,可以通过对 TEC10 的短时操作来冷却 POP80 而无需有意地减小逻辑芯片 32 的时钟速度。在一个示例实施例中,可能存在单个 TEC10 或多个 TEC。例如,逻辑芯片 32 的时钟速度可被保持在高位状态(C)并在随后上下变化(D)。在时钟速度的波动状态 D 中,TEC10 可接收用于短时操作的瞬态电压供应,从而在时钟速度保持高位时降低 POP80 的温度。在时钟速度的高位状态 C 中,可对 TEC10 进行短时操作(I)或不操作(II)。例如,如果 POP80 的温度增加到超过可允许范围,则对 TEC10 进行短时操作。可替换地,如果 POP80 的温度处于可允许范围内,则不操作 TEC10。

[0069] 参考图 5M,逻辑芯片 32 的高时钟速度可与对 TEC10 的电压供应同步,从而在不有意地降低 POP80 的时钟速度的情况下来冷却 POP80。作为一个示例实施例,当逻辑芯片 32 的时钟速度高时可将瞬态电压提供给 TEC10,而在逻辑芯片 32 的时钟速度低时可以去除对 TEC10 的电压供应或不将电压提供给 TEC10。可替换地,如果 POP80 的温度在可允许范围

内,则即使逻辑芯片 32 的时钟速度高,也可以去除对 TEC10 的电压供应或不将电压提供给 TEC10。

[0070] 根据图 5N,可以通过逻辑芯片 32 的时钟速度下降和对 TEC10 的短时操作来冷却 POP80。可向 TEC10 提供不同的电压幅度。例如,在时钟速度被减小到中间值时所提供的电压幅度小于在时钟速度下降到最小时所提供的电压幅度。当逻辑芯片 32 的时钟速度被减小到第一中间值(mid1)时,可向 TEC10 提供第一电压值(on1)。当逻辑芯片 32 的时钟速度下降到小于第一中间值(mid1)的第二中间值(mid2)时,可向 TEC10 提供大于第一电压值(on1)的第二电压值(on2)。第一电压值(on1)和第二电压值(on2)可都小于在逻辑芯片 32 的时钟速度被减小到最小时提供到 TEC10 的电压值(on)。这样,电压的幅度可与时钟速度呈反比。

[0071] 根据图 5O,可通过对 TEC10 进行短时操作而不有意地降低逻辑芯片 32 的时钟速度来冷却 POP80。可向 TEC10 提供不同的电压幅度。例如,在时钟速度被减小到中间值时所提供的电压幅度可以小于在时钟速度被增大到最大时所提供的电压幅度。当逻辑芯片 32 的时钟速度被减小到第一中间值(mid1)时,可向 TEC10 提供第一电压值(on1)。当逻辑芯片 32 的时钟速度下降到小于第一中间值(mid1)的第二中间值(mid2)时,可向 TEC10 提供小于第一电压值(on1)的第二电压值(on2)。第一电压值(on1)和第二电压值(on2)可都小于在逻辑芯片 32 的时钟速度被增大到最大时提供到 TEC10 的电压值(on)。这样,电压的幅度可与时钟速度呈正比。

[0072] 可在热电冷却封装件 1 中实现 DTM 的示例实施例。可替换地,可将 DTM 的示例实施例应用于与热电冷却封装件 1 耦接的诸如移动电话和显示设备(例如, LCD、PDP、OLED、AMOLED 等)之类的电子装置。在其它示例实施例中,DTM 可被用来控制包括温度控制器在内的各种控制器的温度。

[0073] [DTM 运算的示例]

[0074] 图 5P 是示出根据本发明思想的示例实施例的 DTM 示例的流程图。

[0075] 参考图 5P,使用如下的多级温度控制来对热电冷却封装件 1 进行热管理。根据本发明思想的示例实施例,最小温度 T_{min} 可以是对应于逻辑芯片 32 的最小时钟速度的热电冷却封装件 1 的温度。类似地,最大温度 T_{max} 和中间温度 T_{mid} 可以是分别对应于逻辑芯片 32 的最大时钟速度和中间时钟速度的热电冷却封装件 1 的温度。

[0076] 在操作 S110 中,在逻辑芯片 32 的最大性能水平期间来操作热电冷却封装件 1。例如以逻辑芯片 32 的最大时钟速度来操作热电冷却封装件 1。

[0077] 在操作 S120 中,在第一次温度感测中首次测量热电冷却封装件 1 的温度。可通过温度传感器 50 来测量热电冷却封装件 1 的温度。在操作 S120 之后,可执行操作 S130 或操作 S125,并且还可在操作 S130 之前执行图 5E 所示的反馈温度控制。

[0078] 在操作 S130,当热电冷却封装件 1 的温度 T 小于 T_{min} 时,保持热电冷却封装件 1 的操作条件。可替换地,当 T 大于 T_{min} 时,可通过短时操作 TEC10 和减小逻辑芯片 32 的时钟速度两种方式来冷却热电冷却封装件 1。操作 S130 可被分成下述操作 S131 至 S134。

[0079] 在操作 S131,当 T 小于 T_{min} 时,不操作 TEC10 并且不改变逻辑芯片 32 的时钟速度。在此情况下,如操作 S110 中那样在逻辑芯片 32 的最大性能水平期间操作热电冷却封装件 1。

[0080] 在操作 S132, 当 T 处于 T_{min} 到 T_{mid} 的范围内时, 通过短时操作 TEC10 来冷却热电冷却封装件 1。根据一些示例实施例, 可在操作 S132 中保持逻辑芯片 32 的时钟速度以使得在逻辑芯片 32 的最大性能水平期间操作热电冷却封装件 1。

[0081] 在操作 S133, 当 T 处于 T_{mid} 到 T_{max} 的范围内时, 可短时操作 TEC10 并减小逻辑芯片 32 的时钟速度。

[0082] 在操作 S134, 当 T 大于 T_{max} 时, 可短时操作 TEC10 并减小逻辑芯片 32 的时钟速度。

[0083] 在操作 S140 中, 可在第二次温度感测中测量热电冷却封装件 1 在经过了操作 S132、S133 和 S134 后的温度。在操作 S140 之后, 可执行操作 S150 或操作 S145, 并且还可在操作 S150 之前执行图 5E 所示的反馈温度控制。

[0084] 在操作 S150, 当 T 小于 T_{min} 时可将热电冷却封装件 1 返回到操作 S110。可替换地, 当 T 大于 T_{min} 时, 可通过短时操作 TEC10 和降低逻辑芯片 32 的时钟速度两种方式来冷却热电冷却封装件 1。操作 S150 可被分成下述操作 S151 至 S154。

[0085] 在操作 S151, 当 T 小于 T_{min} 时不再向 TEC10 施加电压。在此情况下, 可保持逻辑芯片 32 的最大时钟速度, 以使得如操作 S110 中那样在逻辑芯片 32 的最大性能水平期间操作热电冷却封装件 1。同时, 在逻辑芯片 32 的时钟速度低于最大值时, 可以将逻辑芯片 32 的时钟速度增大到最大并随即使热电冷却封装件 1 全速操作。

[0086] 在操作 S152, 当 T 处于 T_{min} 到 T_{mid} 的范围内时, 可通过短时操作 TEC10 来冷却热电冷却封装件 1。根据一些示例实施例, 可保持逻辑芯片 32 的时钟速度。

[0087] 在操作 S153, 当 T 处于 T_{mid} 到 T_{max} 的范围内时, 可短时操作 TEC10 并可降低逻辑芯片 32 的时钟速度。

[0088] 在操作 S154, 当 T 大于 T_{max} 时, 可切断施加到热电冷却封装件 1 的电压。

[0089] 根据一些示例实施例, 可以不定义 T_{mid} 。在此情况下, 可以排除操作 S132 和 S133 中的一个, 并且可以排除操作 S152 和 S153 中的一个。例如, 操作 S130 可以包括除操作 S132 之外的操作 S131、S133 和 S134, 并且操作 S150 可以包括操作 S151、S153 和 S154 而不包括操作 S152。作为另一示例, 操作 S130 可以包括除操作 S133 之外的操作 S131、S132 和 S134, 并且操作 S150 可以包括操作 S151、S152 和 S154 而不包括操作 S153。

[0090] [DTM 运算的另一示例]

[0091] 图 5Q 是示出根据本发明思想的示例实施例的动态温度管理示例的流程图。

[0092] 参考图 5Q, 如果在逻辑芯片 32 以最大速度全速操作期间热电冷却封装件 1 的温度增大到处于 T_{min} 到 T_{mid} 的范围, 则减小逻辑芯片 32 的时钟速度 (S132a)。如果在操作 S130 中进行了热管理的热电冷却封装件 1 的温度 T 处于 T_{min} 和 T_{mid} 之间, 则减小逻辑芯片 32 的时钟速度 (S152a)。根据一些实施例, 可在操作 S132a 和 S152a 中通过减小逻辑芯片 32 的时钟速度而不操作 TEC10 来使热电冷却封装件 1 冷却。与图 5P 相同或类似的特征描述可适用于图 5Q 的示例实施例。

[0093] [热电冷却封装件的应用]

[0094] 图 6A 和图 6B 是示出根据本发明思想的示例实施例的热电冷却封装件的应用示例的截面图。图 6C 是示出根据本发明思想的示例实施例的热电冷却封装件的示例应用的等效热力循环的截面图。

[0095] 参考图 6A, 热电冷却封装件 1 可被用于诸如移动电话、便携式多媒体播放器(PMP)和 / 或便携式平板电脑之类的手持移动电子装置中。例如可将热电冷却封装件 1 安装在移动装置板 90 上, 以将它们置于上壳 102 和下壳 104 之间。当操作 POP80 来执行移动电话的各种功能时, POP80 运转。逻辑芯片 32 可包含能够运行以对热电冷却封装件 1 进行驱动的应用程序处理器(AP), 并且至少一个存储器 142 包含作为逻辑芯片 32 的工作存储器的 DRAM。当热电冷却封装件 1 运转时, 由 POP80 产生的热量主要被传输到上壳 102, 使得上壳 102 变得比基准温度或目标温度更热。由于用户抓握移动电话, 因此基准温度可指用户在抓握移动电话时能够舒适地忍受的最大温度(例如, 大约 45°C)。可通过温度传感器 50 来测量基准温度。例如, 当由温度传感器 50 测量到的温度等于或高于预定值时, 可预测上壳 102 的温度将要等于或高于基准温度。可替换地, 可由粘附到上壳 102 的温度传感器 106 来测量上壳 102 的温度, 并且 / 或者由粘附到下壳 104 的温度传感器 108 来测量下壳 104 的温度。可由传感器 50、106 和 108 中的至少一个来直接测量基准温度。可替换地, 可根据稍后参考图 6C 描述的一些标准来设定基准温度。

[0096] 如果上壳 102 的温度等于或高于基准温度, 则将负电压施加到 P 型半导体 12p 并将正电压施加到 N 型半导体 12n。在提供电压时可短时或持续操作 TEC10。因此热量可顺着 TEC10 向下流动, 从而上壳 102 的温度会变得低于基准温度。通过散热片 70 可以更有效地将热量从上壳 102 传输到 TEC10。

[0097] 如其它示例所示, 基准温度可以是 POP80 和上壳 102 的混合温度。根据该应用所包含的示例实施例, 基准温度或温度测量区域不限于特定方面。

[0098] 第一封装件衬底 20 可包括在其上安装逻辑芯片 32 的第一部分和在其上安装 TEC10 的第二部分。第一封装件衬底 20 的第一部分和第二部分之间的边界可被切开以形成缝隙 26 并可使得将第一封装件衬底 20 分割成两部分。缝隙 26 可阻隔热量通过第一封装件衬底 20 流向 POP80。可替换地, 可以不将第一封装件衬底 20 分割成两部分。在此情况下, 顺着 TEC10 向下流动的热量会主要通过金属通孔 24 传输到移动装置板 90, 从而使流向 POP80 的热量最小化。

[0099] 参考图 6B, 热电冷却封装件 1 可与液晶显示器 110 结合。液晶显示器 110 可包括液晶显示部分 112 和背光单元 114, 并且可将热电冷却封装件 1 安装在液晶显示器 110 的背面。当热电冷却封装件 1 从液晶显示器 110 吸热时, 将负电压施加到 P 型半导体 12p 并将正电压施加到 N 型半导体 12n, 从而短时地或持续地操作 TEC10。因此由液晶显示器 110 产生的热量可主要通过 TEC10 传送到板 90。可由热电冷却封装件 1 中所包含的温度传感器 50 或由布置在液晶显示器 110 中的温度传感器 107 来测量液晶显示器 110 的温度。温度传感器 107 可被嵌入或附接到液晶显示器 110。第一封装件衬底 20 可包括或不包括缝隙 26。本示例实施例并不限于液晶显示器 110。本实施例还可被应用于诸如等离子显示面板(PDP)、有源矩阵有机发光二极管(AMOLED)、和 / 或无源矩阵有机发光二极管(PMOLED)之类的其它平板显示器。

[0100] 参考图 6C, 假设安装在移动装置板 90 上的热电冷却封装件 1 被置于上壳 102 和下壳 104 之间。在一些示例实施例中, 逻辑芯片 32 可包括温度传感器 50, 并且外壳 102 和 104 可不包括温度传感器。

[0101] 温度传感器 50 可测量逻辑芯片 32 的内部温度 T_J 。可由热力循环建模来计算上壳

102 的表面温度 T_B 和 / 或下壳 104 的表面温度 T_C 。例如, 上壳 102 的表面温度 T_B 与逻辑芯片 32 的内部温度 T_J 之间的关系可由以下等式 1 给出。

$$[0102] \quad [\text{等式 1}] T_J = T_B + R_{JB} \times P_{JB}$$

[0103] 其中 R_{JB} (瓦特) 是温度传感器 50 与上壳 102 的表面之间的热阻, P_{JB} ($^{\circ}\text{C} / \text{瓦特}$) 是向上壳 102 的表面消散的热量。

[0104] 下壳 104 的表面温度 T_C 与逻辑芯片 32 的内部温度 T_J 之间的关系可由以下等式 2 给出。

$$[0105] \quad [\text{等式 2}] T_J = T_C + R_{JC} \times P_{JC}$$

[0106] 其中 R_{JC} 是温度传感器 50 与下壳 104 的表面之间的热阻, P_{JC} 是向下壳 104 的表面消散的热。

[0107] 考虑等式 1 和 2, 可通过热传递建模来测量各个部分以及逻辑芯片 32 的温度。换句话说, 可以容易地设置电子器件中各部分的基准温度。例如, 如果用移动电话的显示器来代替上壳 102, 则可以测量显示器的表面温度。

[0108] 可根据各种基准温度来使热电冷却封装件 1 工作在多性能模式下。在一个示例中, 可在逻辑芯片 32 的时钟速度被设为最大值的最大性能模式下操作热电冷却封装件 1, 或在逻辑芯片 32 的时钟速度被设为最小值的最小性能模式下操作热电冷却封装件 1, 或在逻辑芯片 32 的时钟速度被设为中间值的中间性能模式下操作热电冷却封装件 1。

[0109] 在一些示例实施例中, 假设在最大性能模式下操作热电冷却封装件 1。如果热电冷却封装件 1 的温度低于第一基准温度 T_1 , 则将逻辑芯片 32 的时钟速度保持在最大状态。反之, 如果热电冷却封装件 1 发热并且其温度增加到大于 T_1 , 则热电冷却封装件 1 的操作模式可以从最大性能模式变为中间性能模式。

[0110] 当在中间性能模式下操作热电冷却封装件 1 并且其温度低于稳定温度 T_s ($< T_1$) 时, 热电冷却封装件 1 的操作模式可以从中间性能模式变为最大性能模式。可替换地, 当热电冷却封装件 1 的温度处于 T_s 到第二基准温度 T_2 ($> T_1$) 的范围时, 可保持热电冷却封装件 1 的操作状态以便可以继续中间性能模式。如果热电冷却封装件 1 发热并且其温度增加到大于 T_2 , 则热电冷却封装件 1 的操作模式可以从中间性能模式变为最小性能模式。

[0111] 在热电冷却封装件 1 操作在最小性能模式下并且其温度低于 T_s 的情况下, 热电冷却封装件 1 的操作模式可以从最小性能模式变为最大性能模式。可替换地, 如果热电冷却封装件 1 的温度处于 T_s 到 T_2 的范围, 则热电冷却封装件 1 的操作模式可以从最小性能模式变为中间性能模式。如果热电冷却封装件 1 的温度处于 T_2 到对应于逻辑芯片 32 的最大可允许温度 T_{JMAX} 的第三基准温度 T_3 ($> T_2$) 的范围时, 则可保持热电冷却封装件 1 的操作状态以便可以继续最小性能模式。如果热电冷却封装件 1 发热并且其温度增加到大于 T_3 , 则停止对热电冷却封装件 1 的施加电源。

[0112] 由以下等式 3 至等式 6 来给出各个基准温度 T_s 、 T_1 、 T_2 和 T_3 。

$$[0113] \quad [\text{等式 3}] T_s \leq T_B + R_{JB} \times P_{JB} \text{ 或 } T_C + R_{JC} \times P_{JC}$$

$$[0114] \quad [\text{等式 4}] T_1 \geq T_B + R_{JB} \times P_{JB} \text{ 或 } T_C + R_{JC} \times P_{JC}$$

$$[0115] \quad [\text{等式 5}] T_2 \leq T_{JMAX}$$

$$[0116] \quad [\text{等式 6}] T_3 \geq T_{JMAX}$$

[0117] 可替换地, 如果热电冷却封装件 1 操作在最大性能模式下并且随后其温度增加到

高于 T_1 ，则可通过短时地操作 TEC10 来使热电冷却封装件 1 冷却到 T_1 以下。在此情况下，可保持热电冷却封装件 1 的最大性能模式。类似地，如果操作在中间性能模式下的热电冷却封装件 1 发热并且随后其温度增加到处于 T_s 和 T_2 之间或者增加到高于 T_2 ，则可通过短时地操作 TEC10 来使热电冷却封装件 1 冷却。因此可将热电冷却封装件 1 保持在中间性能模式或最大性能模式。根据示例实施例，即使热电冷却封装件 1 可能升温到 T_3 以上，也无需停止向该热电冷却封装件 1 供电，这是因为可通过短时操作 TEC10 来使热电冷却封装件 1 冷却到 T_3 以下。

[0118] 与图 6C 相同或类似的特征描述也适用于本申请中所描述的示例实施例。例如，图 5E 的目标温度可通过等式 1 至 6 之一（例如，等式 1 或等式 2）来给出。

[0119] “热电冷却封装件”可以狭义上指包含了 TEC10 和 POP80 的热电冷却封装件 1 并且广义上指包括该热电冷却封装件 1 的任何电子或电气设备（例如，图 6A 所示的移动电话或图 6B 所示的显示器）。因此本申请中所描述的热管理可以指对热电冷却封装件 1 本身的热管理或者对电子设备的热管理。

[0120] [热电冷却封装件的修改示例实施例]

[0121] 图 7A 至图 7D 是示出根据本发明思想的示例实施例的热电冷却封装件的修改示例实施例的截面图。

[0122] 参考图 7A，热电冷却封装件 2 可包括与 POP80 结合的多个 TEC。例如，可以在第一封装件衬底 20 的两侧边缘附近分别布置第一 TEC10a 和第二 TEC10b。可将正电压施加到第一 TEC10a 的 P 型半导体 12pa 并可将负电压施加到第一 TEC10a 的 N 型半导体 12na，从而释放由 POP80 产生的热量。类似地，可将正电压施加到第二 TEC10b 的 P 型半导体 12pb 并可将负电压施加到第二 TEC10b 的 N 型半导体 12nb，从而释放由 POP80 产生的热量。因此可将 POP80 的温度保持在目标温度以下或者保持在目标温度范围以内。第一 TEC10a 可与第二 TEC10b 同时操作或独立于第二 TEC10b 操作。

[0123] 参考图 7B，热电冷却封装件 3 可包括布置在第一封装件衬底 20 上的第一 TEC10a 和布置在第二封装件衬底 40 上的第二 TEC10b。可将第一 TEC10a 布置在第一封装件衬底 20 的左侧边缘，以主要释放由逻辑芯片 32 产生的热量。可将第二 TEC10ba 布置在第二封装件衬底 40 的右侧边缘附近，以主要释放由存储器芯片 42 产生的热量。第二封装件衬底 40 还可包括连接到第二 TEC10b 的金属通孔 47。还可在第一封装件衬底 20 和第二封装件衬底 40 之间提供电连接到金属通孔 47 的焊球 49。金属通孔 47 和焊球 49 可被用作施加到第二 TEC10b 的电压的传输路径。

[0124] 参考图 7C，热电冷却封装件 4 可包括不与 POP80 接近的 TEC10。例如，POP80 可被布置在板 90 上，并且 TEC10 可被布置在板 90 上并位于 POP80 外部。因此，可使通过 TEC10 向上或向下流动的热量或 TEC10 自身产生的热量被传送到 POP80 的现象消除或最小化。热电冷却封装件 4 可包括共同连接到 TEC10 和 POP80 的散热片 70。从 POP80 产生的热量可通过散热片 70 消散或被传送到板 90。传送到板 90 的热量可通过 TEC10 移动到散热片 70 而被释放。板 90 还可包括连接到第二金属层 16 的金属通孔 94。金属通孔 94 可作为电压施加端子和 / 或热通路。

[0125] 参考图 7D，热电冷却封装件 5 可包括嵌入在 POP80 中的 TEC10。第一 TEC10a 可与布置在其下方的存储器芯片 42 电绝缘。当把热电冷却封装件 5 连接到外壳 120 时，可将第

一 TEC10a 连接到外壳 120。第一 TEC10a 可被连接到将被施加电压的第二封装衬底 40。如果将正电压施加到第一 TEC10a 的 P 型半导体 12pa 并将负电压施加到第一 TEC10a 的 N 型半导体 12na, 则第一 TEC10a 可从存储器芯片 42 吸热以将热量传导到外壳 120。热电冷却封装件 5 还可包括嵌入在第一封装件衬底 20 中的第二 TEC10b。可通过第一封装件衬底 20 向第二 TEC10b 施加电压。如果将负电压施加到第二 TEC10b 的 P 型半导体 12pb 并将正电压施加到第二 TEC10b 的 N 型半导体 12nb, 则第二 TEC10b 可从逻辑芯片 32 吸热以通过板 90 来散热。

[0126] [电子系统的示例]

[0127] 图 8A 是示出包括了根据本发明思想的示例实施例的热电冷却封装件的存储卡示例的示意框图。图 8B 是示出包括了根据本发明思想的示例实施例的热电冷却封装件的信息处理系统示例的示意框图。

[0128] 参考图 8A, 可将包括了根据上述示例实施例的半导体封装件 1 至 5 中的至少一个的半导体存储器模块 1210 应用于存储卡 1200。在一个实施例中, 存储卡 1200 可包括存储控制器 1220, 其对主机 1230 与半导体存储器模块 1210 之间的数据通信进行控制。将 SRAM 装置 1221 用作中央处理单元 (CPU) 1222 的操作存储器。可将主机接口单元 1223 构成为包括将主机 1230 连接到存储卡 1200 的数据通信协议。误差检验与校正 (ECC) 块 1224 可检验并校正从半导体存储器模块 1210 中读取的数据的误差。存储器接口单元 1225 可与半导体存储器模块 1210 接口。中央处理单元 (CPU) 1222 可控制存储控制器 1220 的整体操作。在 SRAM 装置 1221、ECC 块 1224 和 / 或 CPU 1222 中可包括根据示例实施例的半导体封装件 1 至 5 的至少一个。主控制器 1240 可控制上述操作。主控制器 1240 可包括根据示例实施例的半导体封装件 1 至 5 的至少一个。可替换地, 主控制器 1240 可使用如图 5C 至图 5O 所示的 DTM 方法来对 SRAM 装置 1221、ECC 块 1224 和 / 或 CPU 1222 进行控制。

[0129] 参考图 8B, 信息处理系统 1300 可包括具有根据上述本发明思想实施例的半导体封装件 1 至 5 中的至少一个的存储器系统 1310。信息处理系统 1300 可包括移动系统、计算机等。在一个实施例中, 信息处理系统 1300 可包括存储器系统 1310、调制解调器 (MODEM) 1320、中央处理单元 (CPU) 1330、随机访问存储器 (RAM) 装置 1340 和用户接口单元 1350, 它们通过数据总线 1360 彼此通信。存储器系统 1310 可包括存储器模块 1311 和存储控制器 1312。存储器系统 1310 可具有与图 8A 所示的存储卡 1200 基本相同的构造。存储器系统 1310 可存储由 CPU 1330 处理的数据或从外部系统发来的数据。信息处理系统 1300 可被用于存储卡、固态硬盘、相机图像传感器或应用芯片集。在一些实施例中, 存储器系统 1310 可被实现为固态驱动器 (SSD)。在此情况下, 信息处理系统 1300 可稳定可靠地将大量数据存储在存储器系统 1310 中。

[0130] 根据本发明思想, 由于使用的热电冷却器, 所以能够快速冷却半导体芯片或半导体封装件。另外, 由于可以无需改变半导体芯片的时钟速度, 因此能够将半导体芯片保持在其高性能。

[0131] 尽管参照示例实施例描述了本发明思想, 然而本领域技术人员将会理解, 可以在不脱离本发明思想精神和范围的情况下作出各种改变和修改。因此, 应当理解上述实施例并非限制性的而仅仅是说明性的。因而, 本发明思想的范围由所附权利要求及其等同形式的可允许的最宽泛解释来确定, 而不应被限定或局限为前述具体实施例的描述。

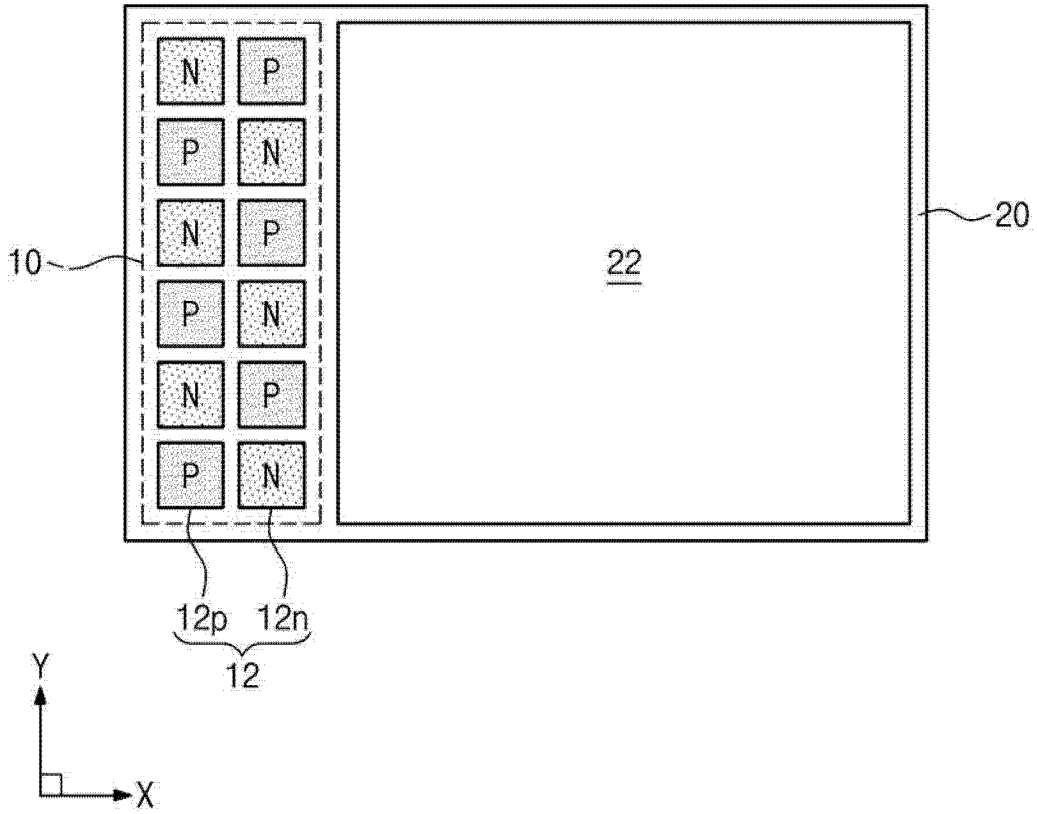


图 1

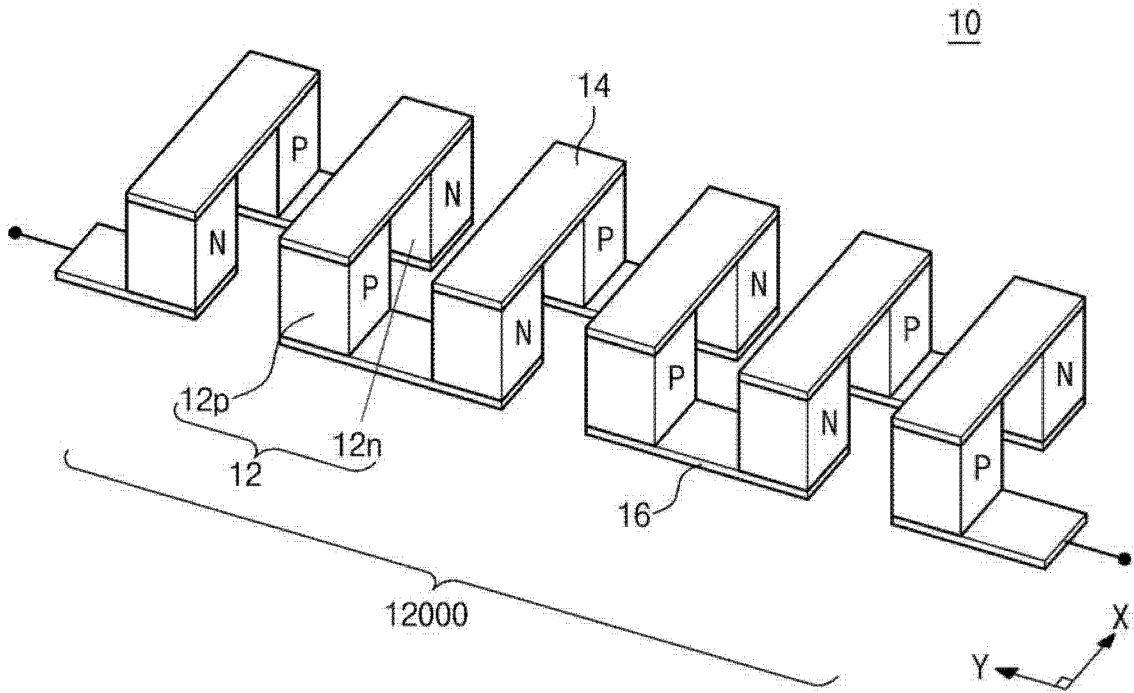


图 2A

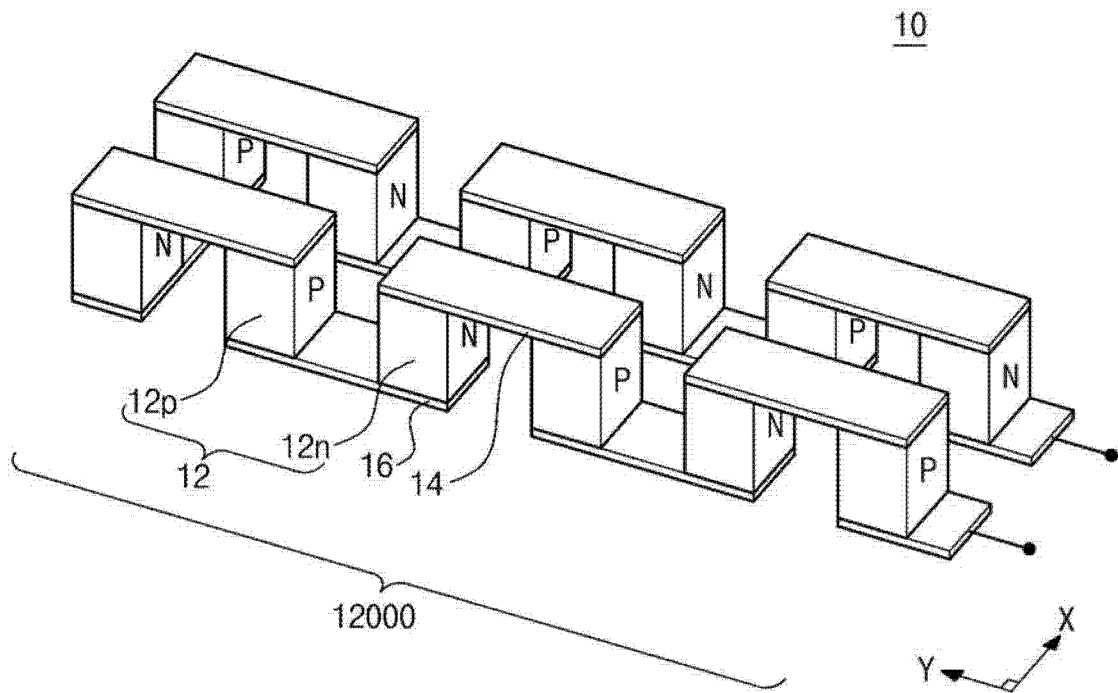


图 2B

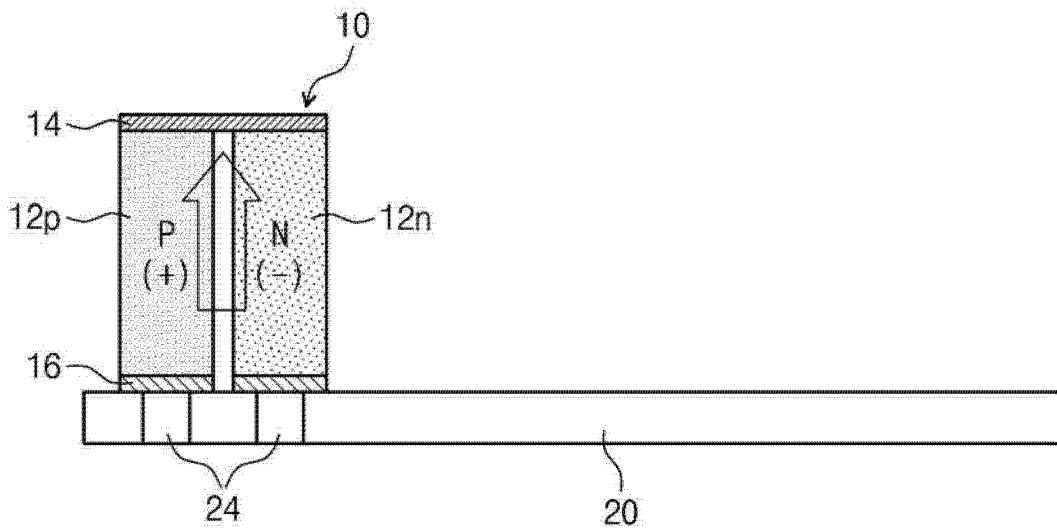


图 3A

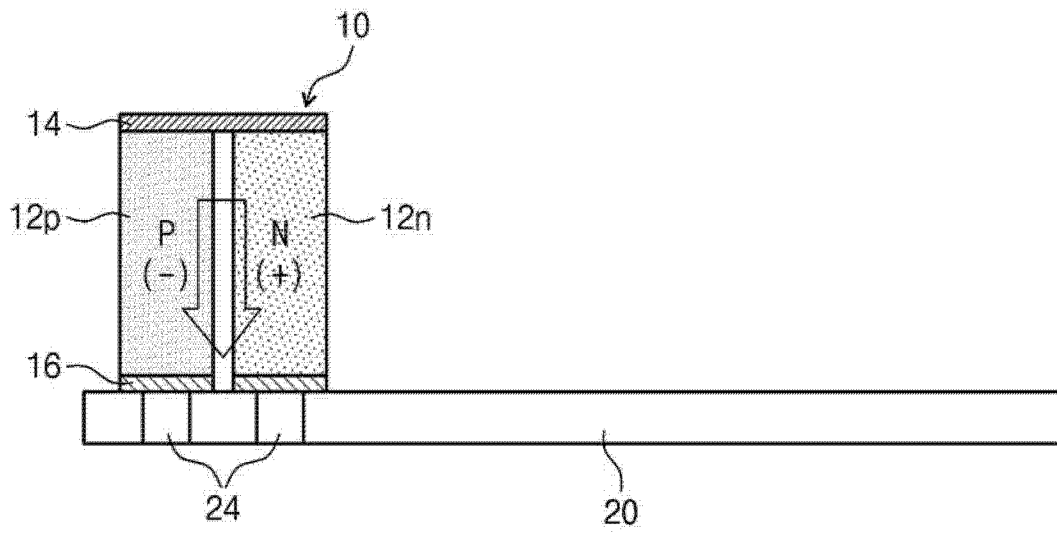


图 3B

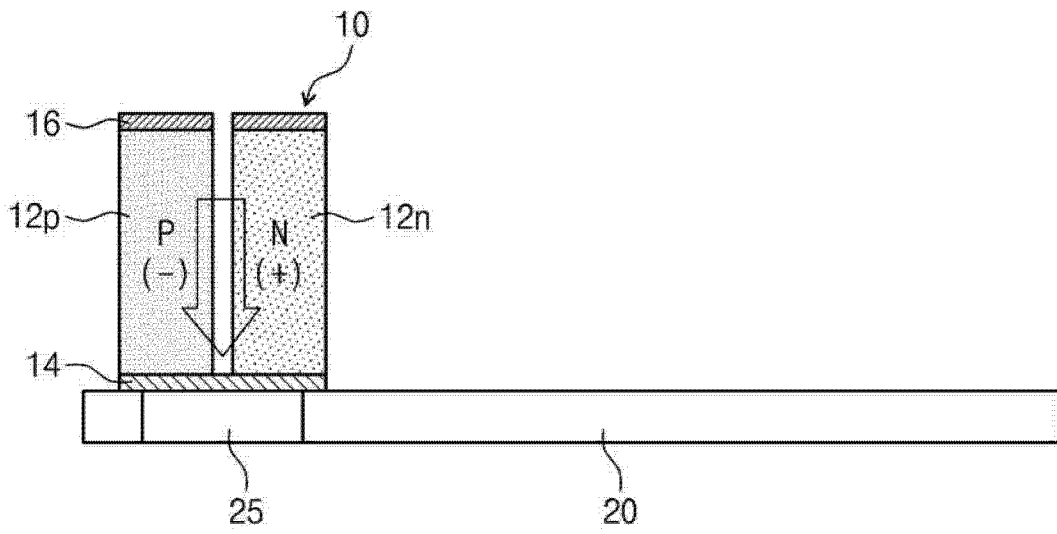


图 3C

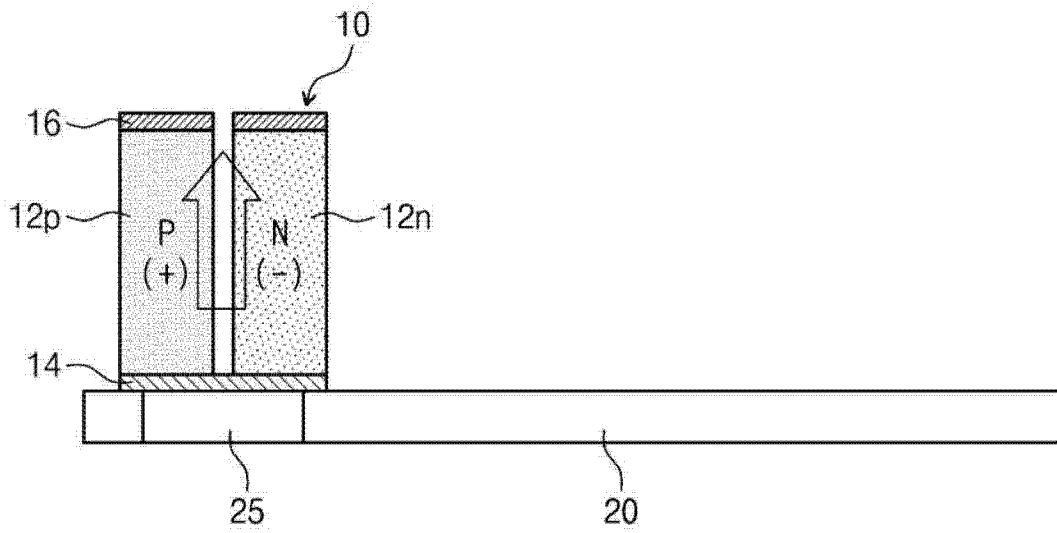


图 3D

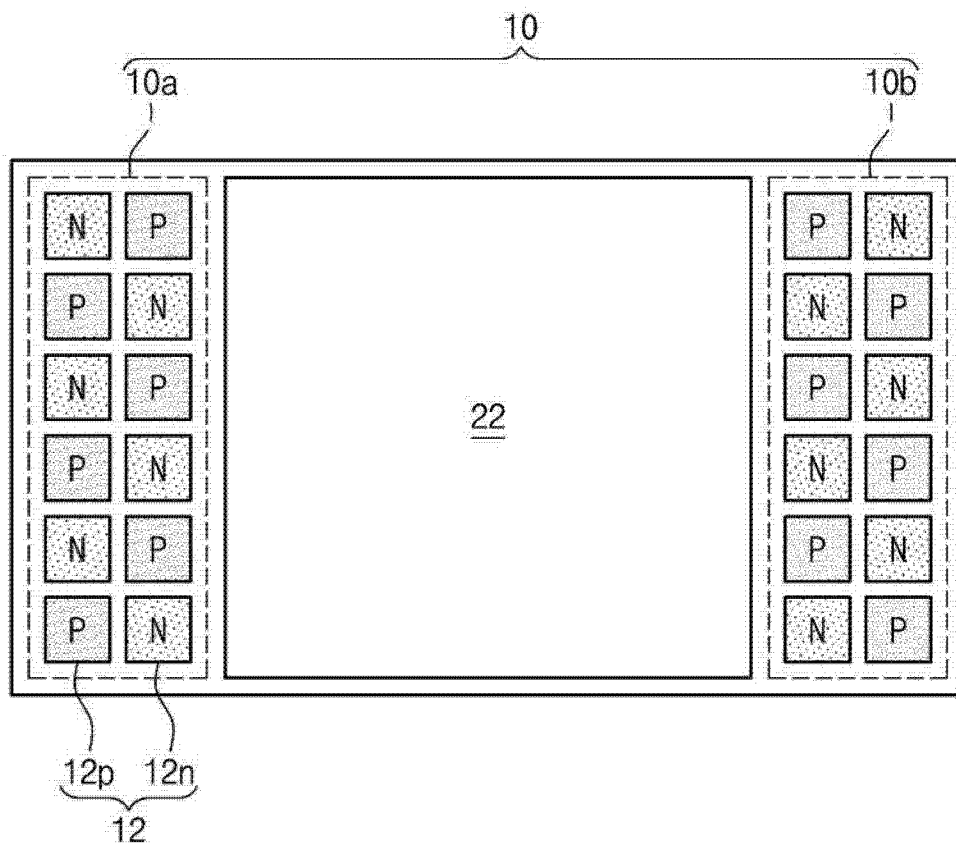


图 4A

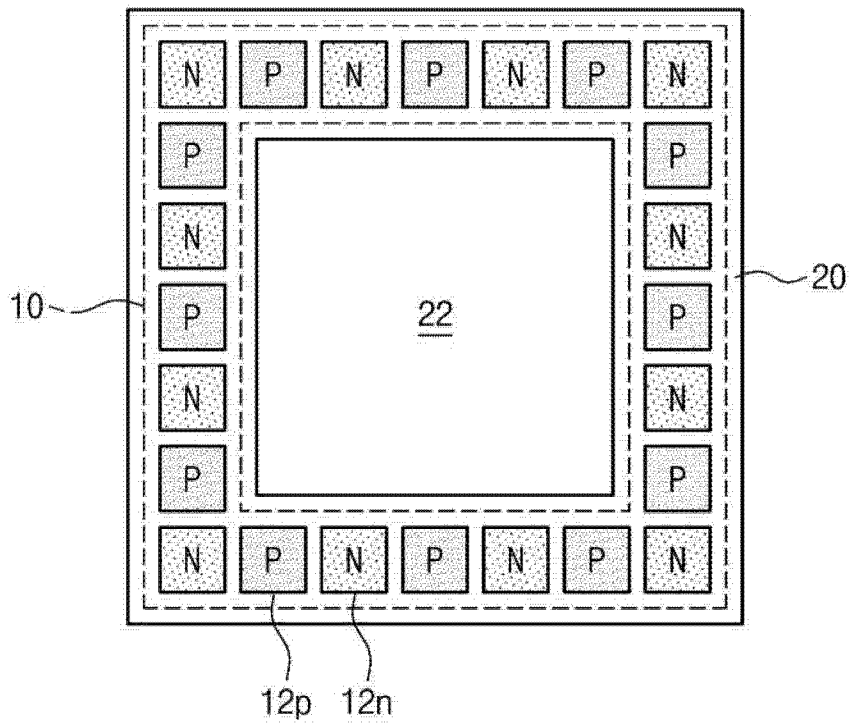


图 4B

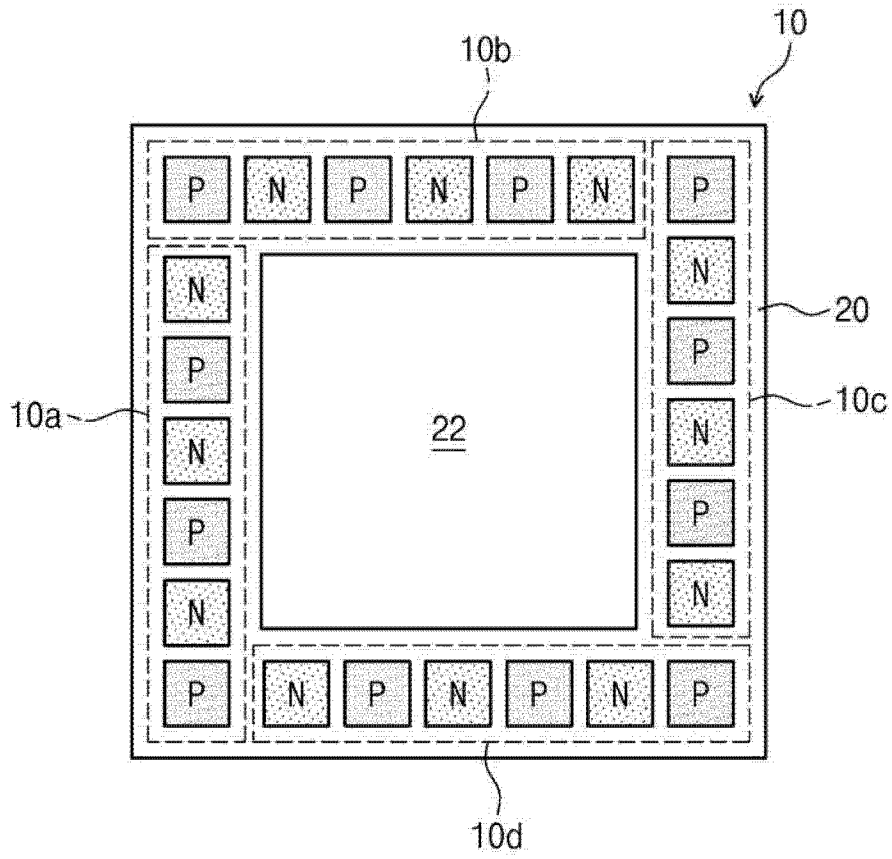


图 4C

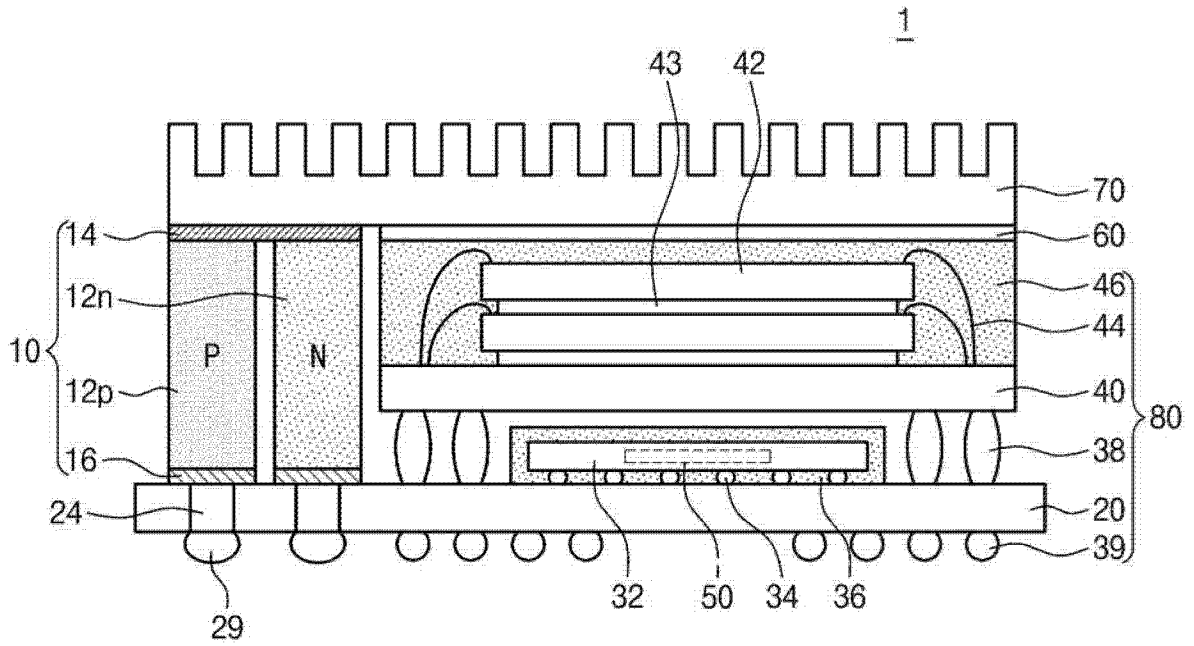


图 5A

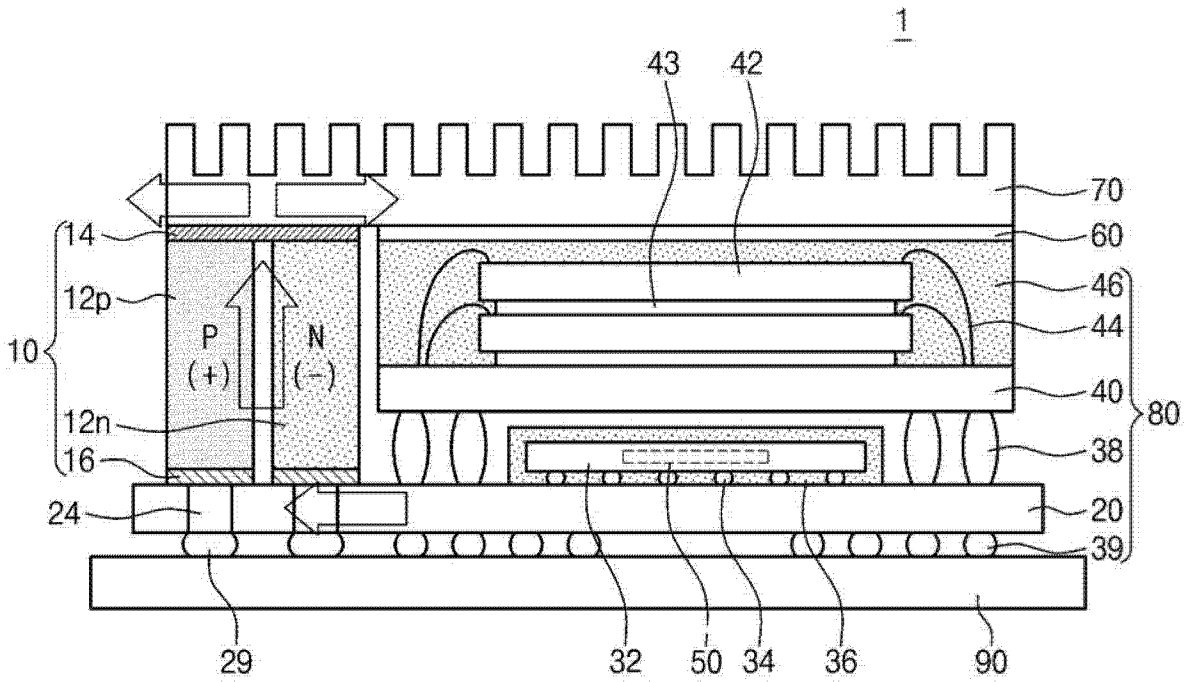


图 5B

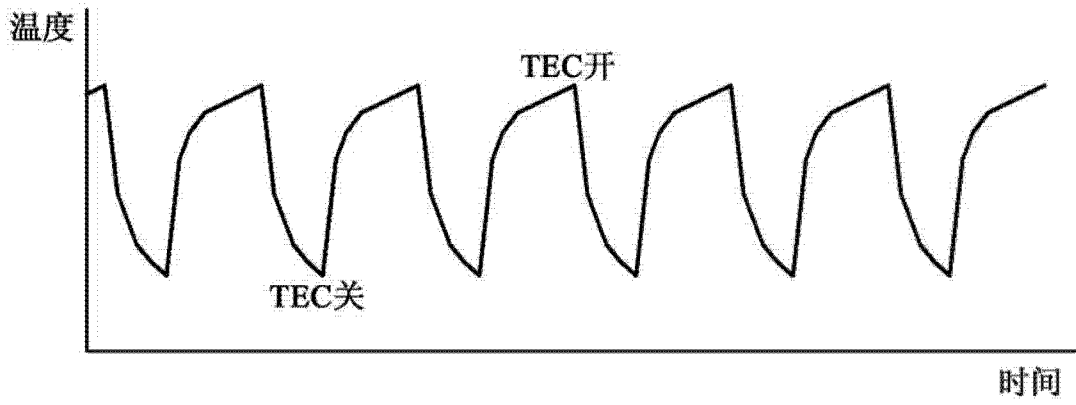


图 5C

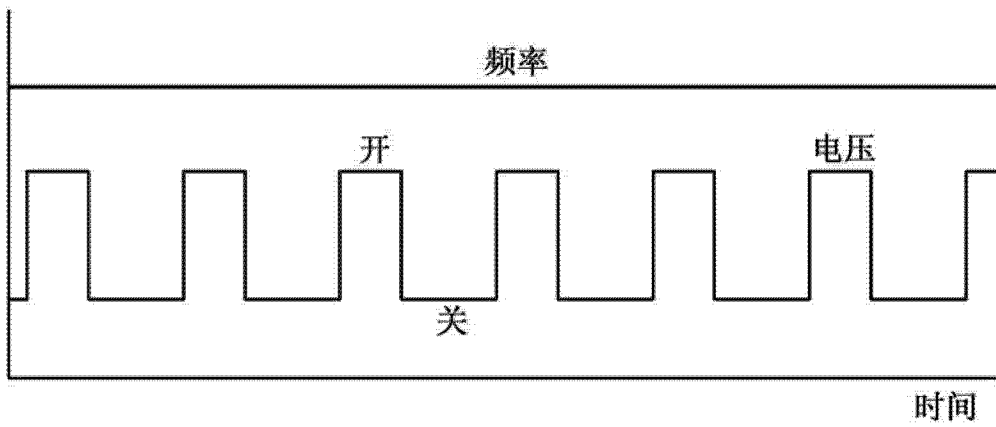


图 5D

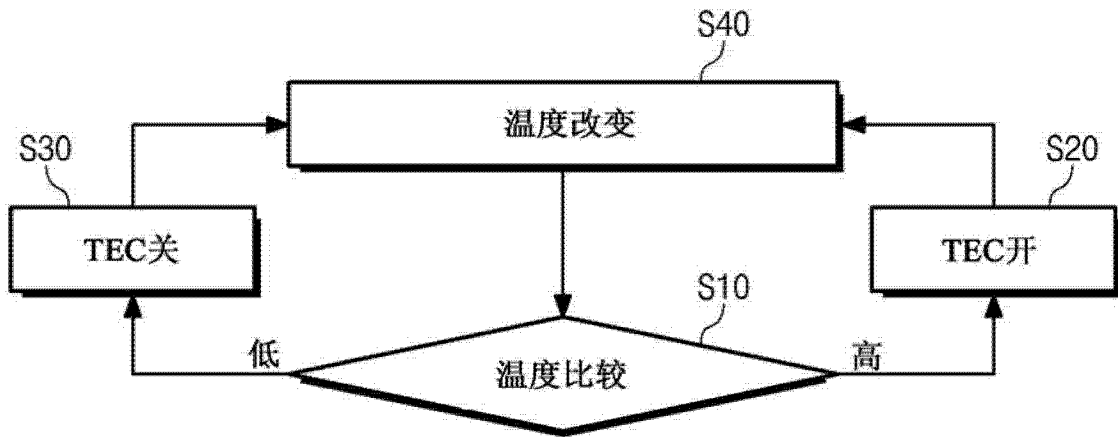


图 5E

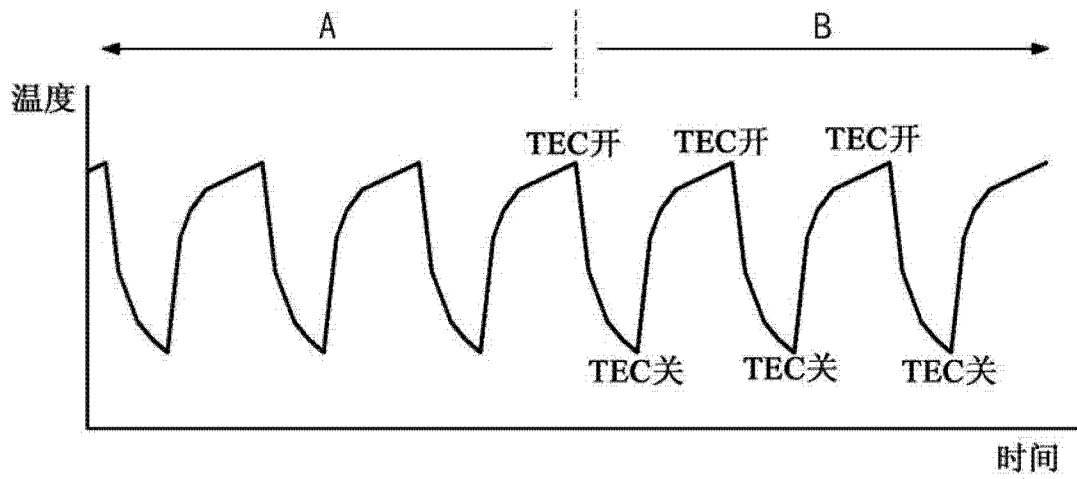


图 5F

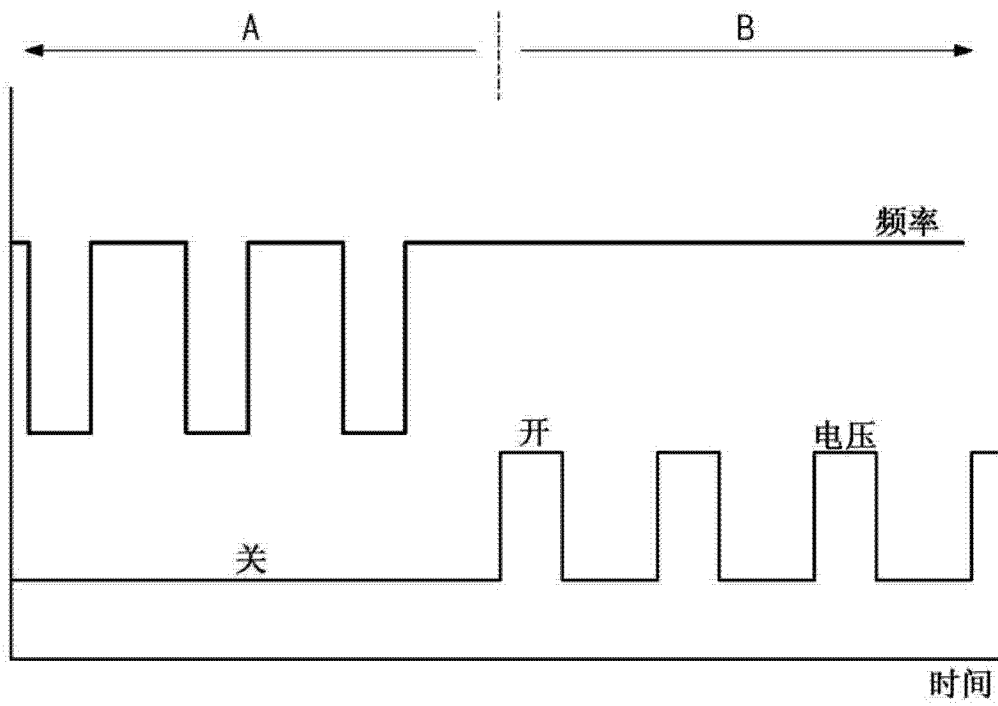


图 5G

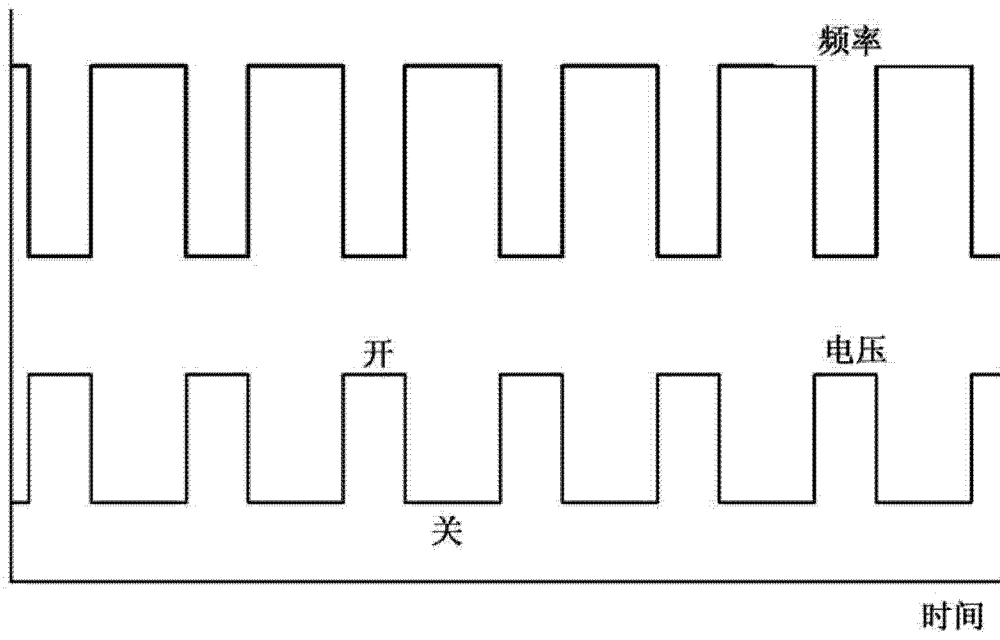


图 5H

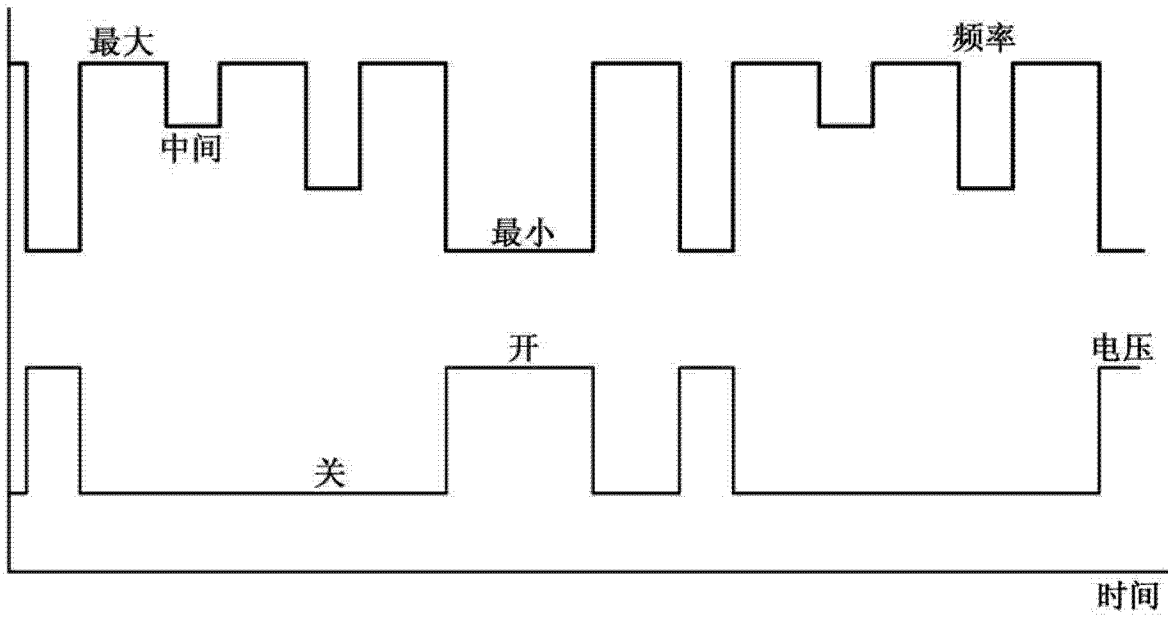


图 5I

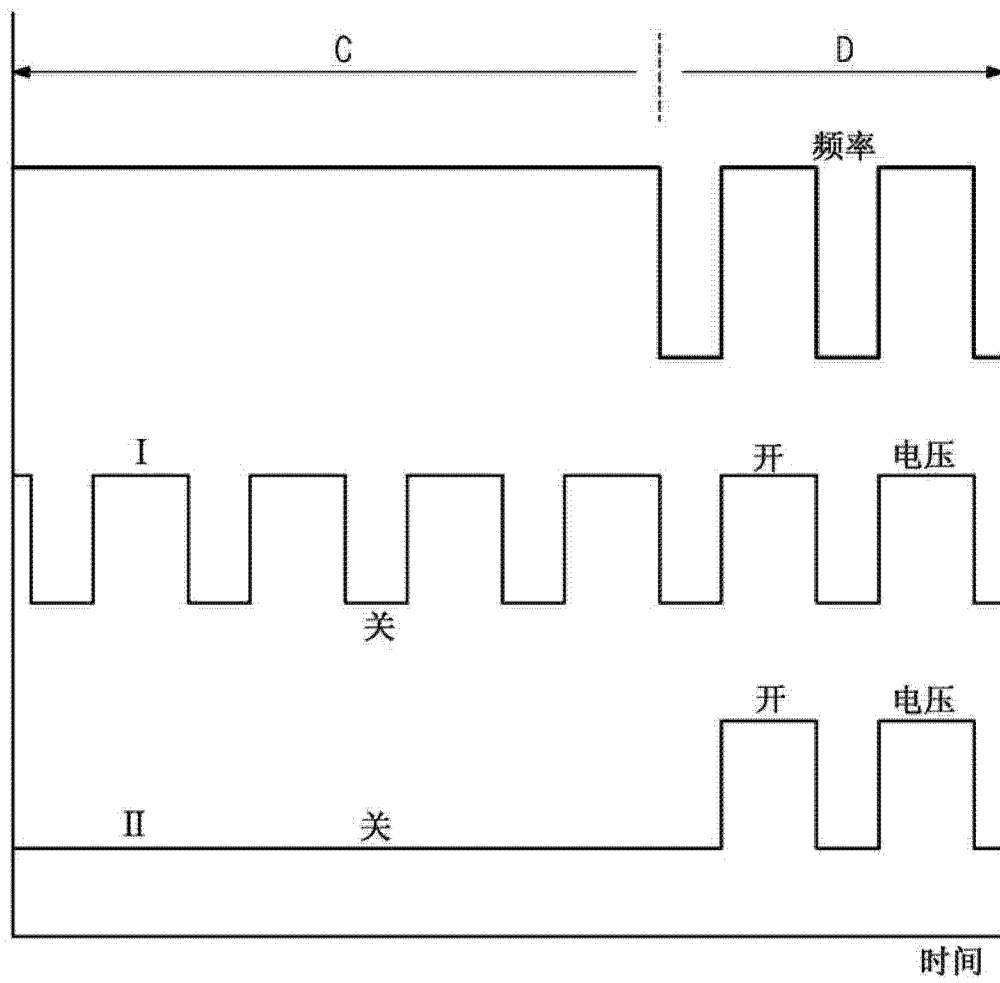


图 5L

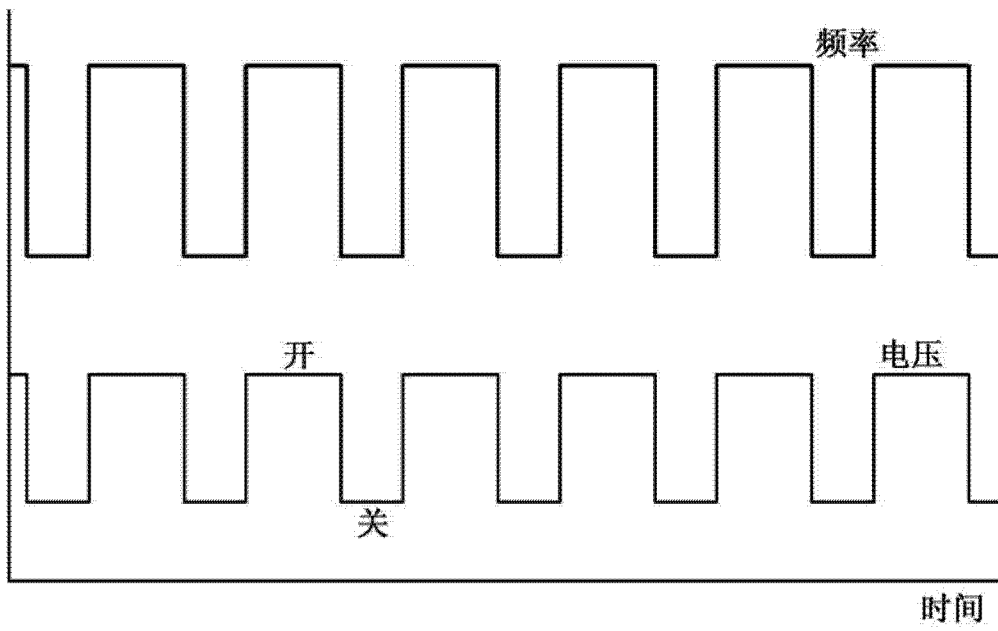


图 5M

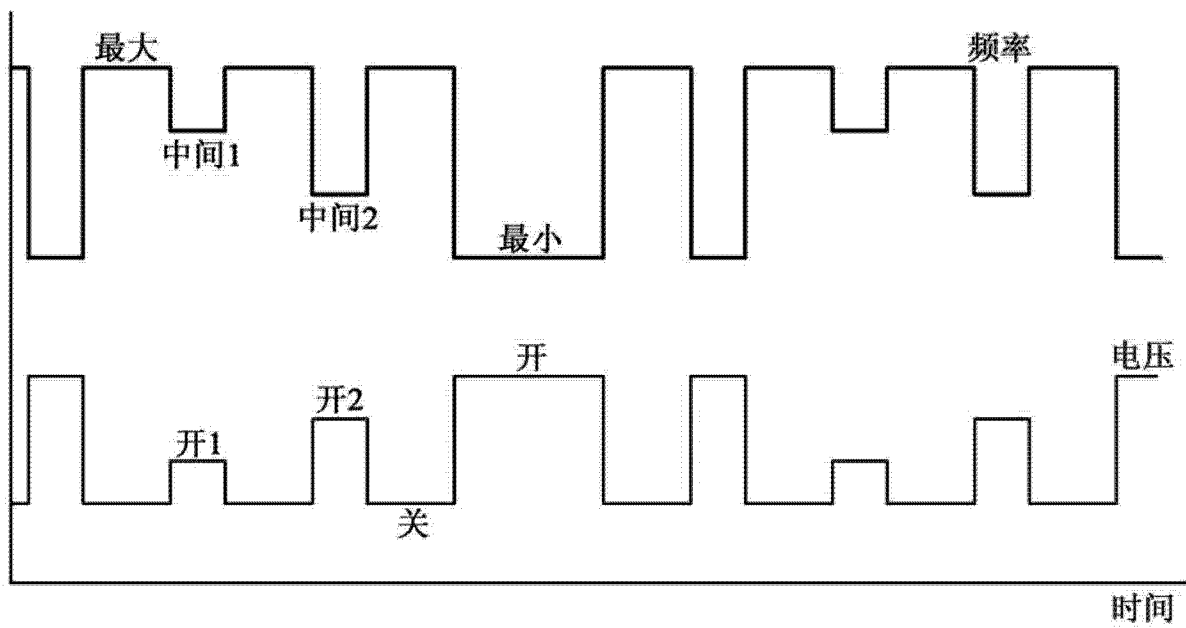


图 5N

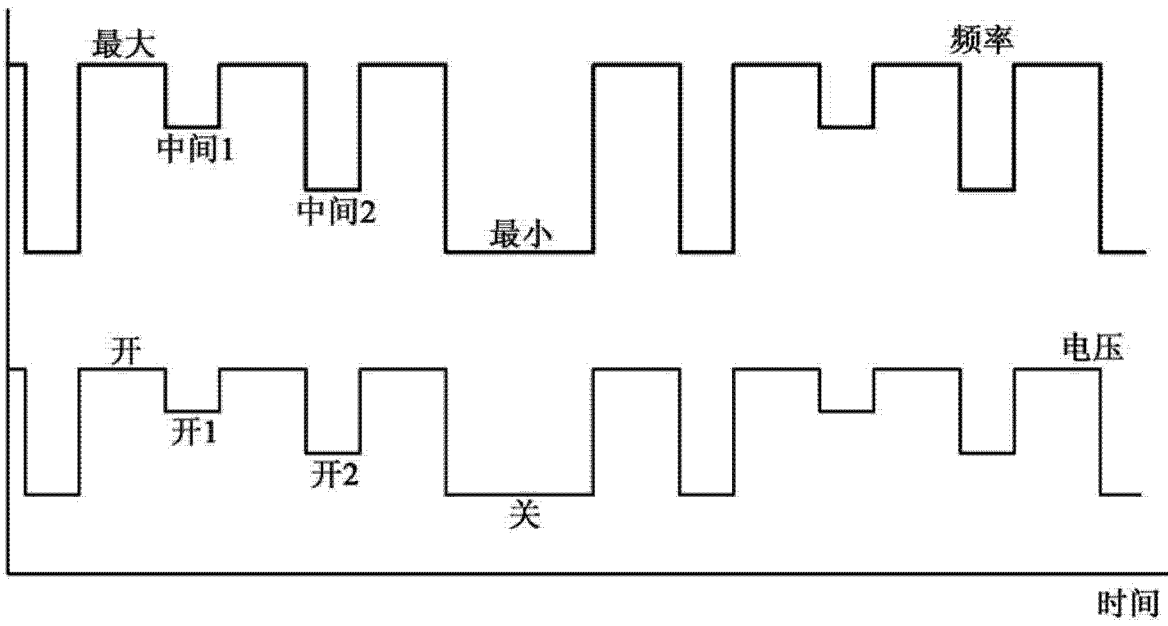


图 50

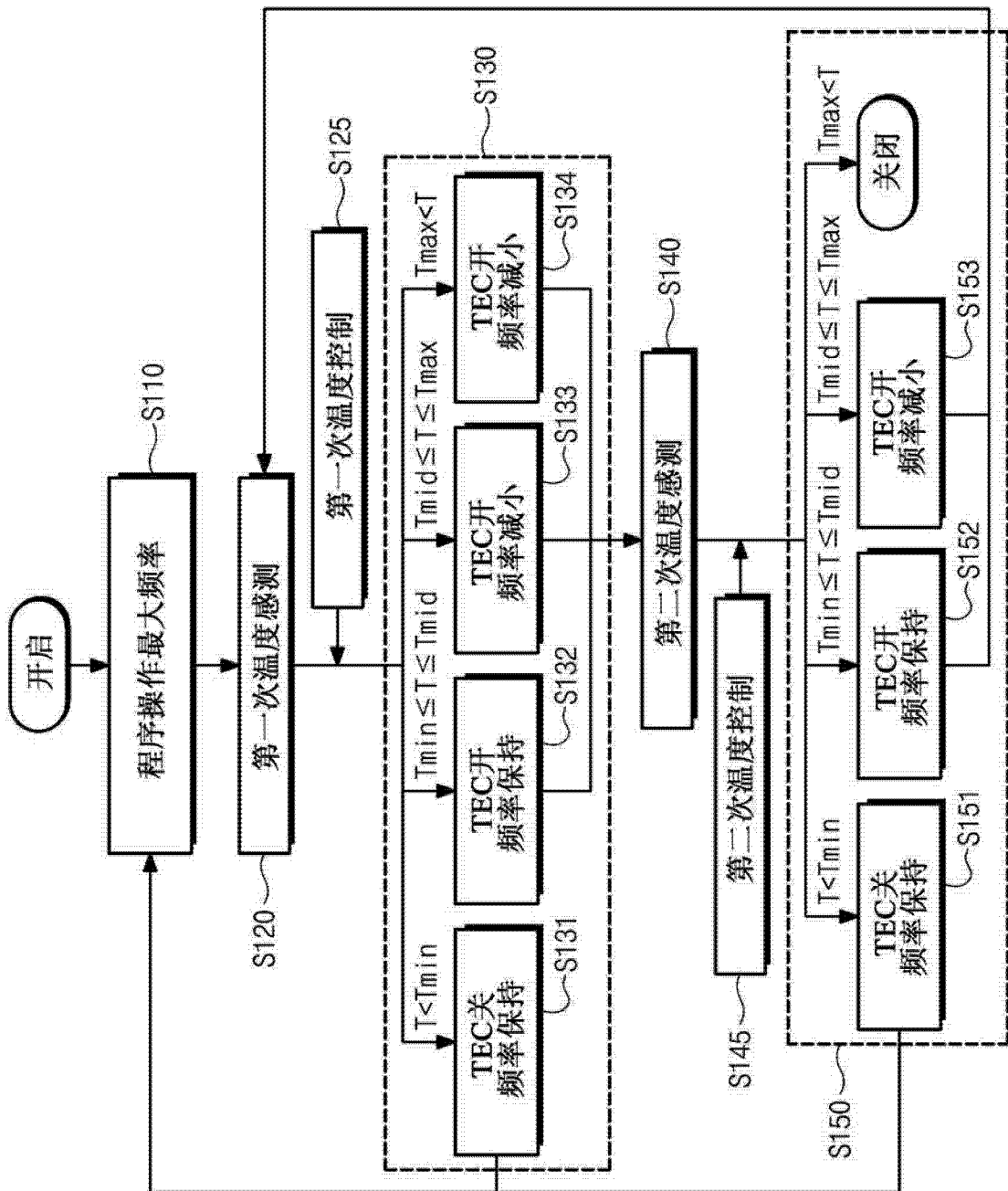


图 5P

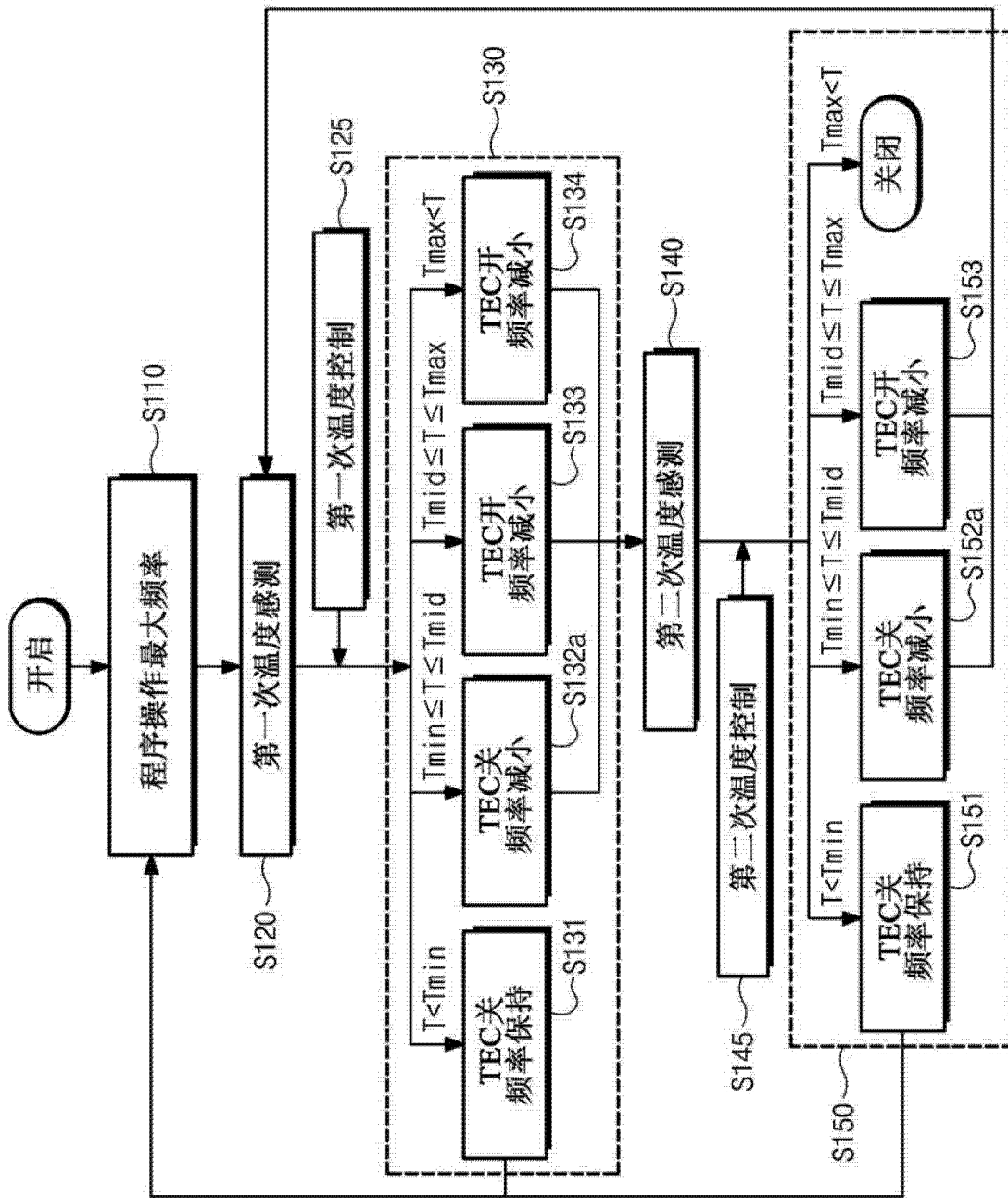


图 50

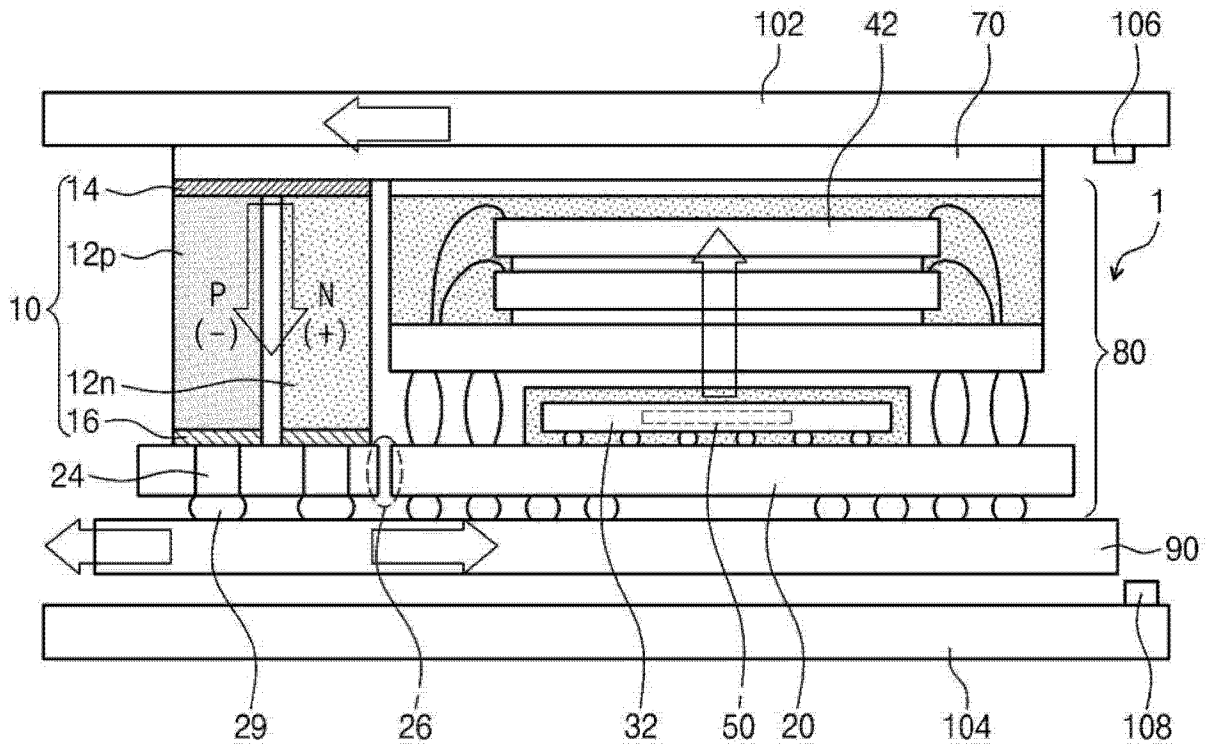


图 6A

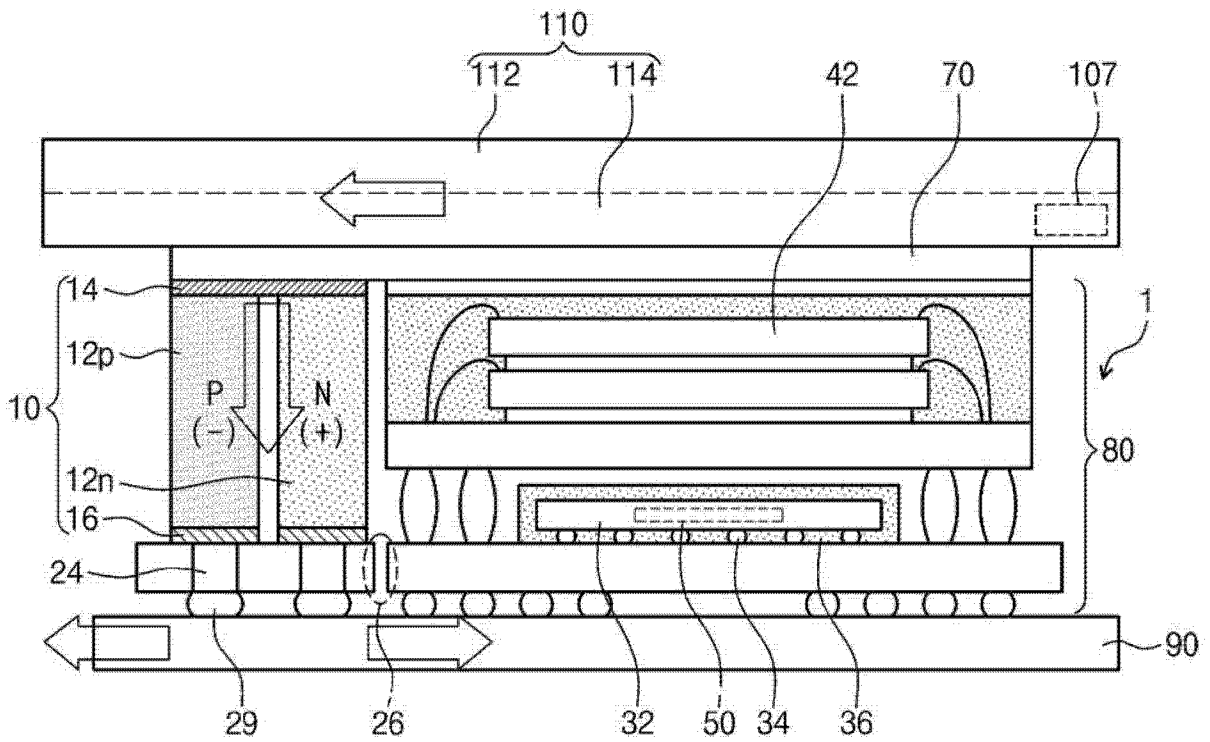


图 6B

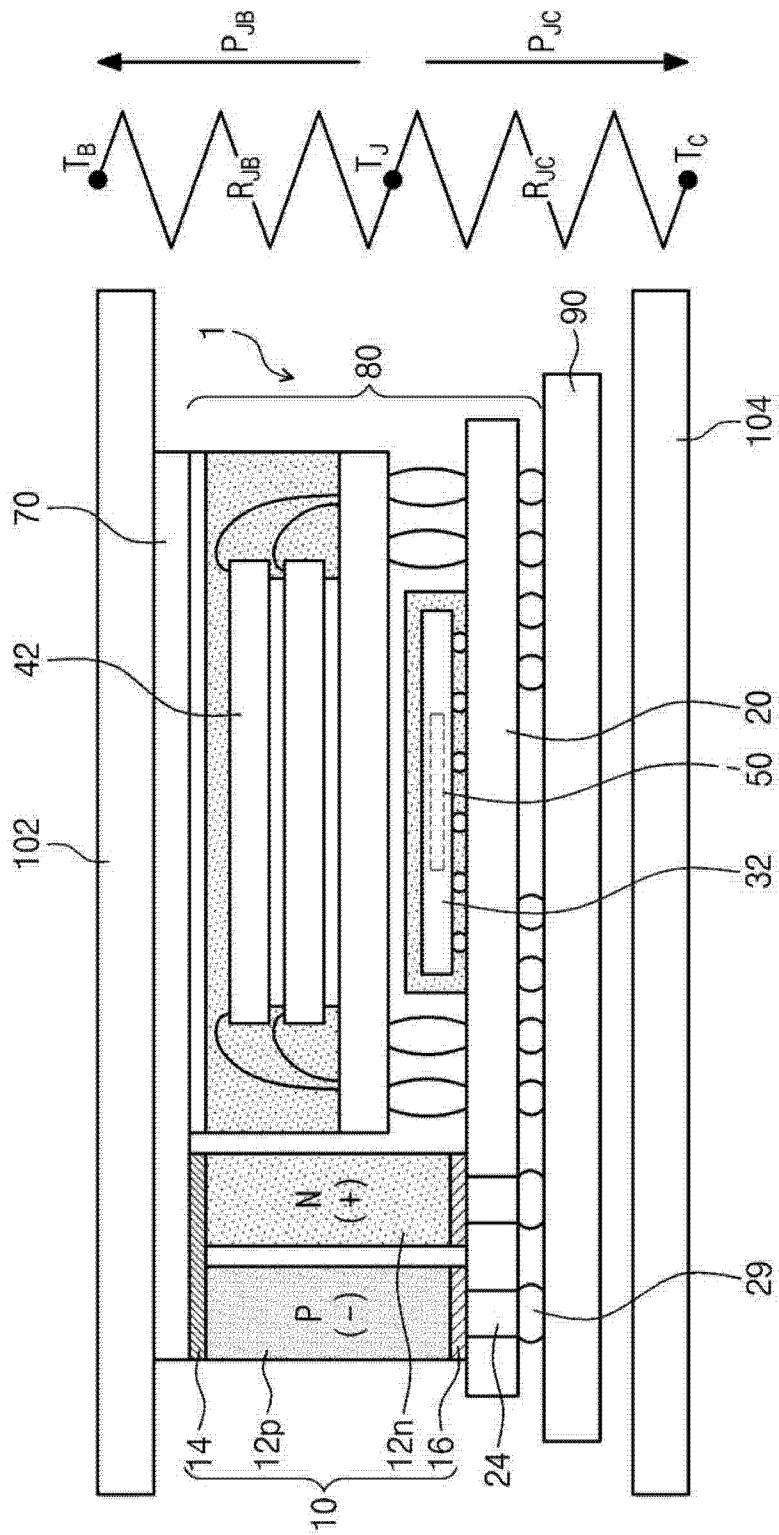


图 6C

2

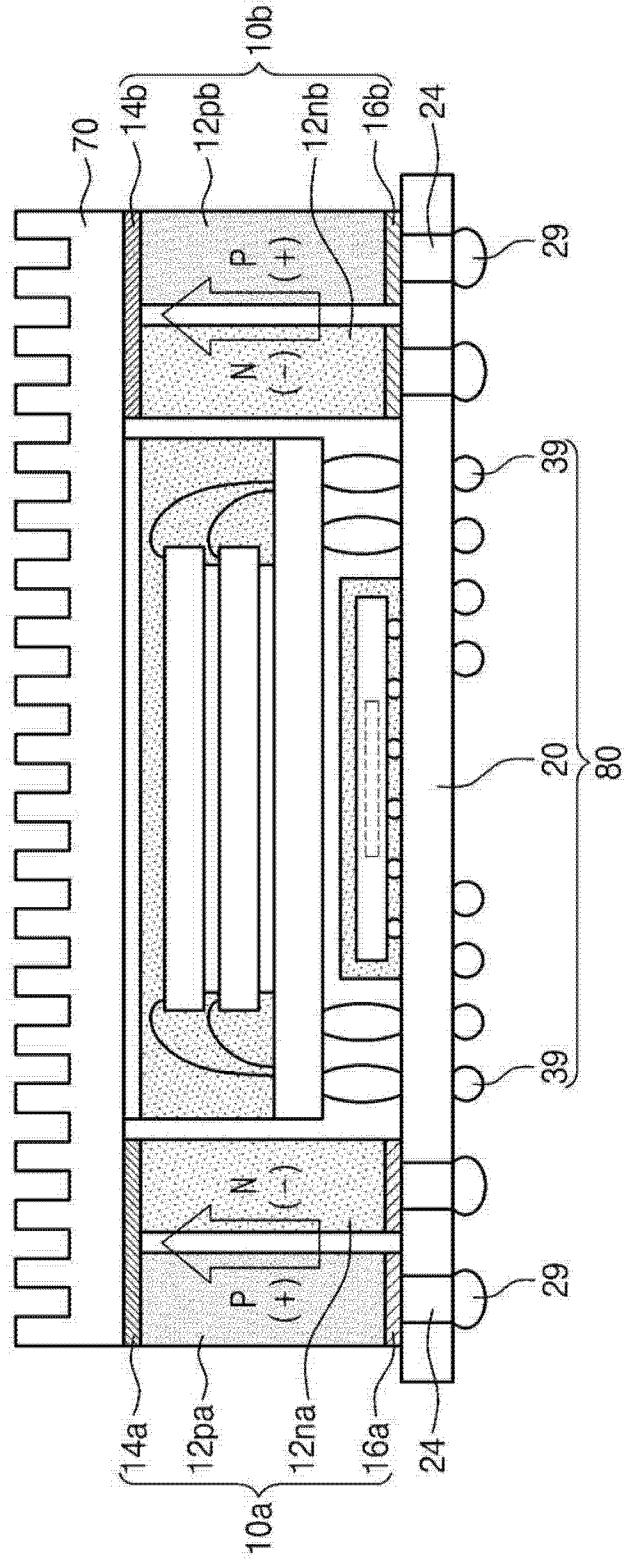


图 7A

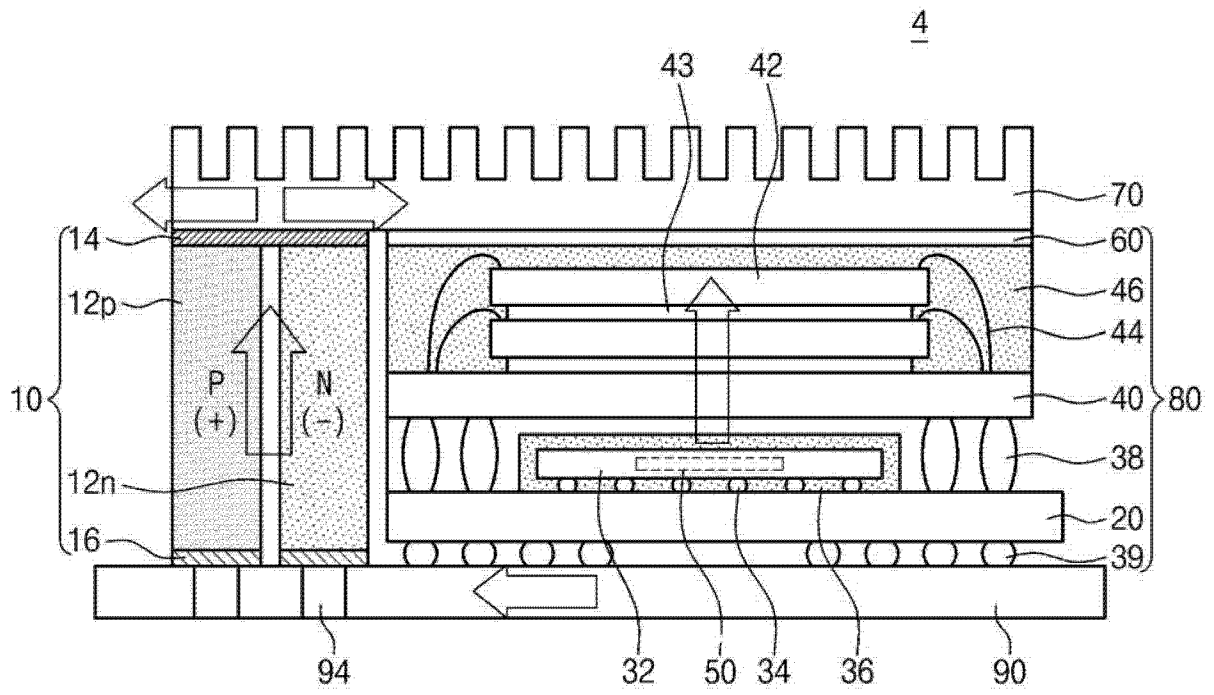


图 7C

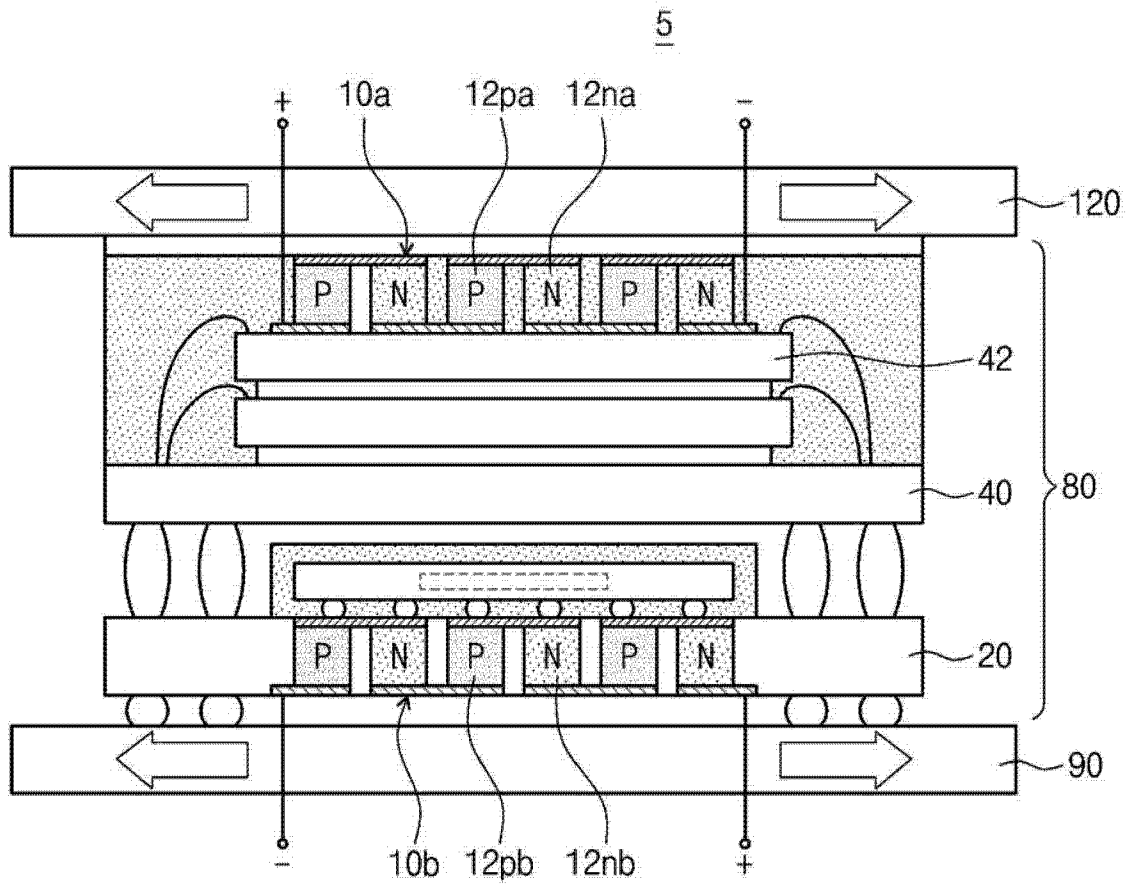


图 7D

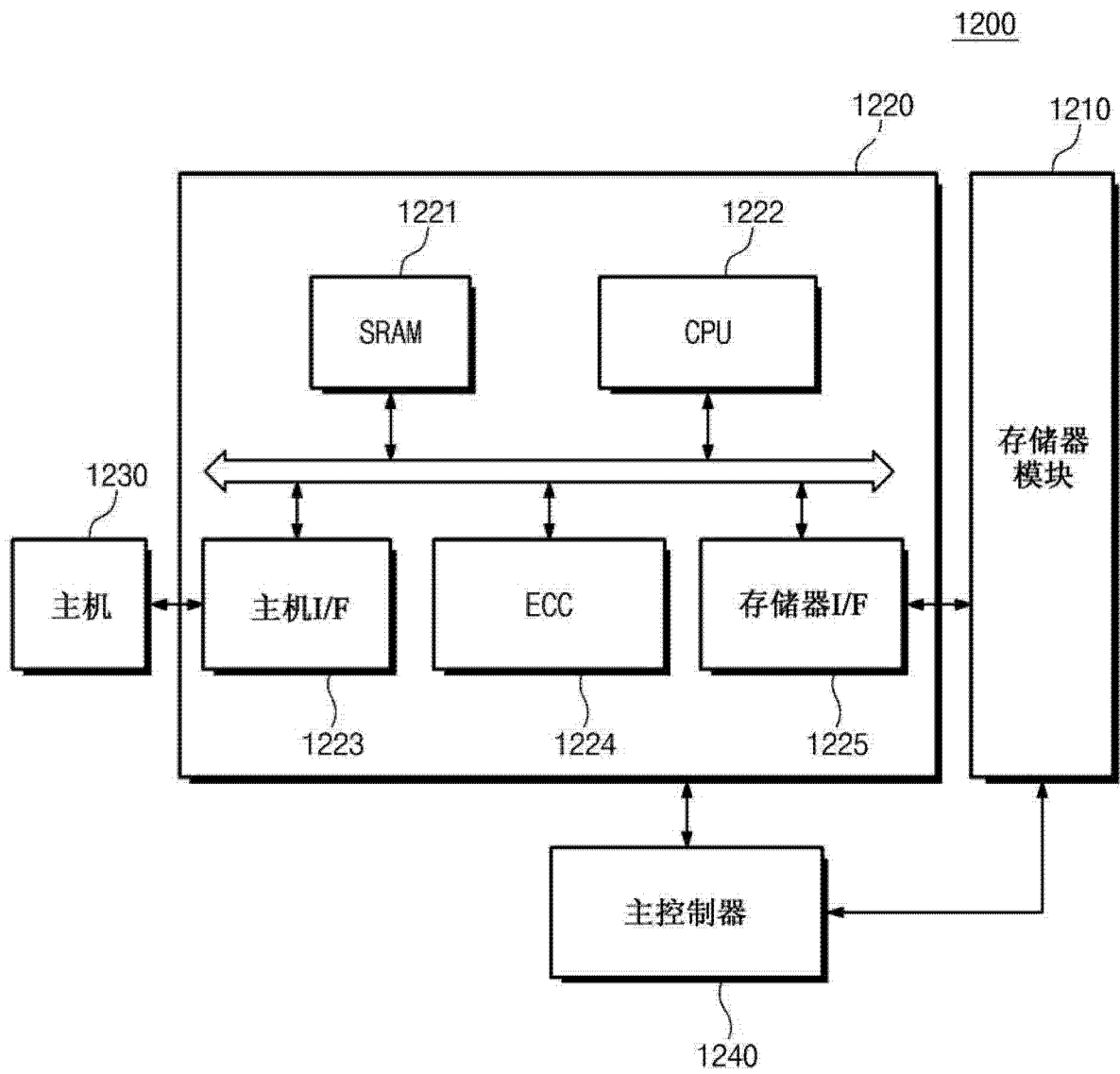


图 8A

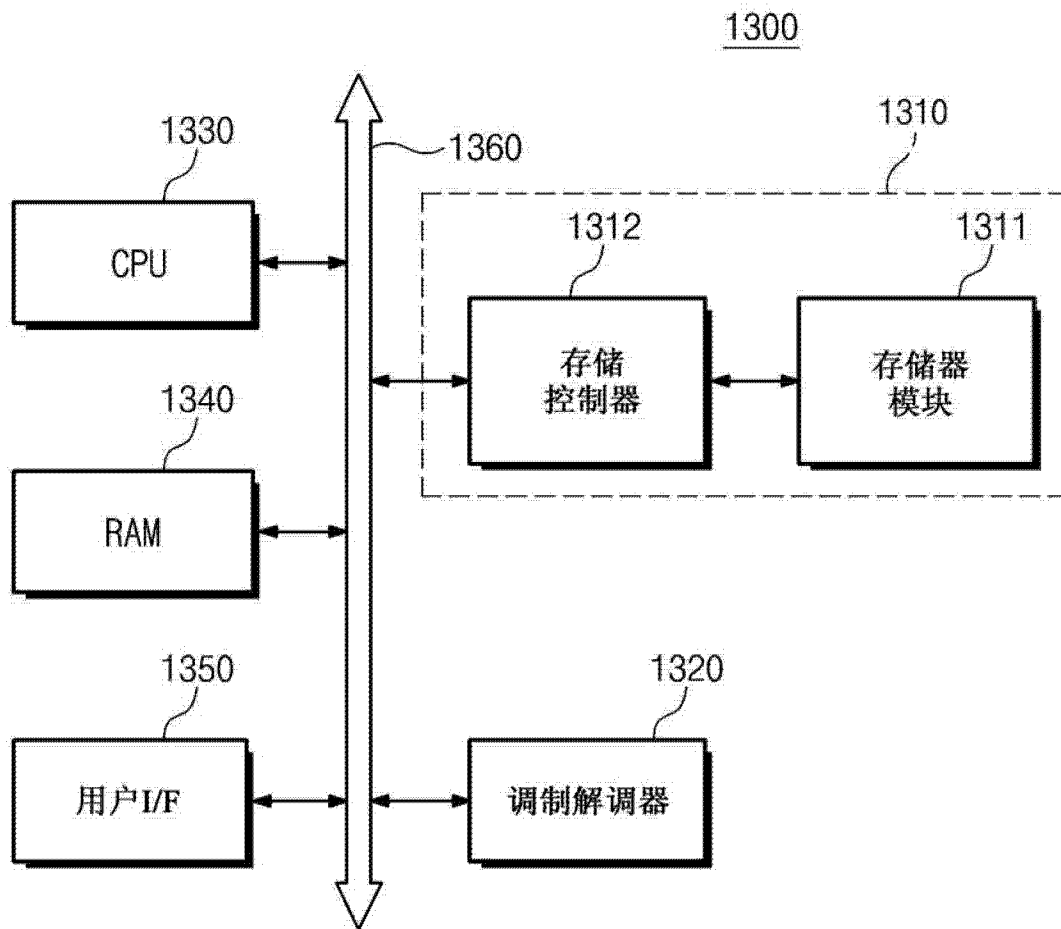


图 8B