



(12) 发明专利申请

(10) 申请公布号 CN 104160359 A  
(43) 申请公布日 2014. 11. 19

(21) 申请号 201380004615. 5

(51) Int. Cl.

(22) 申请日 2013. 06. 19

G06F 1/26 (2006. 01)

(30) 优先权数据

13/730, 240 2012. 12. 28 US

(85) PCT国际申请进入国家阶段日

2014. 06. 27

(86) PCT国际申请的申请数据

PCT/US2013/046580 2013. 06. 19

(87) PCT国际申请的公布数据

W02014/105143 EN 2014. 07. 03

(71) 申请人 英特尔公司

地址 美国加利福尼亚

(72) 发明人 V·斯里尼瓦桑

J·G·赫尔默丁二世

R·苏布拉马尼安

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 王英 张立达

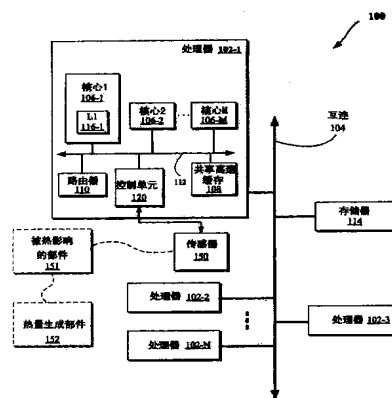
权利要求书2页 说明书8页 附图6页

(54) 发明名称

基于优先级的智能平台无源热管理

(57) 摘要

描述了关于基于优先级的智能平台无源热管理的方法和装置。在一个实施例中,平台的一个或多个部件的功率消耗限制基于所述平台的一个或多个功率消耗部件与所述平台的一个或多个热量生成部件之间的一个或多个热关系而被修改。而且,所述一个或多个热关系中的第一关系指示所述平台的源部件对所述平台的目标部件的影响优先级。也请求保护和公开了其它实施例。



1. 一种装置,包括:

控制逻辑,所述控制逻辑至少部分地包括硬件逻辑,用于基于平台的一个或多个功率消耗部件与所述平台的一个或多个热量生成部件之间的一个或多个热关系来对所述平台的一个或多个部件的功率消耗限制进行修改,

其中,所述一个或多个热关系中的第一关系指示所述平台的源部件对所述平台的目标部件的影响优先级。

2. 根据权利要求 1 所述的装置,其中,所述一个或多个热量生成部件包括所述源部件。

3. 根据权利要求 1 所述的装置,其中,所述一个或多个功率消耗部件包括所述目标部件。

4. 根据权利要求 1 所述的装置,进一步包括用于在采样时间段逝去之后确定对所述功率消耗限制的所述修改的影响的逻辑。

5. 根据权利要求 1 所述的装置,进一步包括用于存储与所述一个或多个热关系相对应的数据的存储器。

6. 根据权利要求 1 所述的装置,进一步包括用于基于来自接近所述平台的所述一个或多个部件的一个或多个传感器的输入来确定所述一个或多个热关系的逻辑。

7. 根据权利要求 1 所述的装置,其中,所述一个或多个热关系被存储在热关系表中,所述热关系表至少部分地根据高级配置与电源接口 (ACPI) 规范。

8. 根据权利要求 1 所述的装置,其中,所述第一关系替换第二关系,所述第二关系指示与所述源部件对所述目标部件的热影响相对应的温度值。

9. 根据权利要求 1 所述的装置,进一步包括用于存储操作系统软件的存储器,其中,所述操作系统软件用于触发对所述功率限制的所述修改。

10. 根据权利要求 1 所述的装置,进一步包括用于存储应用程序的存储器,其中,所述应用程序用于触发对所述功率限制的所述修改。

11. 根据权利要求 1 所述的装置,其中,所述一个或多个部件包括具有一个或多个处理器核心的处理器。

12. 根据权利要求 1 所述的装置,其中,所述逻辑以及所述一个或多个部件中的一个或多个位于相同的集成电路管芯上。

13. 一种方法,包括:

基于平台的一个或多个功率消耗部件与所述平台的一个或多个热量生成部件之间的一个或多个热关系来对所述平台的一个或多个部件的功率消耗限制进行修改,

其中,所述一个或多个热关系中的第一关系指示所述平台的源部件对所述平台的目标部件的影响优先级。

14. 根据权利要求 13 所述的方法,进一步包括在采样时间段逝去之后确定对所述功率消耗限制的所述修改的影响。

15. 根据权利要求 13 所述的方法,进一步包括将所述一个或多个热关系存储在存储器中。

16. 根据权利要求 13 所述的方法,进一步包括基于来自一个或多个传感器的输入来确定所述一个或多个热关系。

17. 一种计算机系统,包括:

存储器,用于存储与一个或多个热关系相对应的数据;

耦合到所述存储器的处理器;以及

控制逻辑,所述控制逻辑至少部分地包括硬件逻辑,用于基于平台的一个或多个功率消耗部件与所述平台的一个或多个热量生成部件之间的一个或多个热关系来对所述系统的一个或多个部件的功率消耗限制进行修改,

其中,所述一个或多个热关系中的第一关系指示所述平台的源部件对所述平台的目标部件的影响优先级。

18. 根据权利要求 17 所述的系统,其中,所述一个或多个热量生成部件包括所述源部件。

19. 根据权利要求 17 所述的系统,其中,所述一个或多个功率消耗部件包括所述目标部件。

20. 根据权利要求 17 所述的系统,进一步包括用于在采样时间段逝去之后确定对所述功率消耗限制的所述修改的影响的逻辑。

21. 根据权利要求 17 所述的系统,进一步包括用于基于来自接近所述平台的所述一个或多个部件的一个或多个传感器的输入来确定所述一个或多个热关系的逻辑。

22. 根据权利要求 17 所述的系统,其中,所述一个或多个热关系被存储在热关系表中,所述热关系表至少部分地根据高级配置与电源接口 (ACPI) 规范。

23. 根据权利要求 17 所述的系统,其中,所述第一关系替换第二关系,所述第二关系指示与所述源部件对所述目标部件的热影响相对应的温度值。

24. 根据权利要求 17 所述的系统,其中,所述一个或多个部件包括所述处理器的一个或多个处理器核心。

25. 根据权利要求 17 所述的系统,其中,所述逻辑以及所述一个或多个部件中的一个或多个位于相同的集成电路管芯上。

26. 一种计算机可读介质,用于存储指令,当被处理器执行时,所述指令使所述处理器:

基于平台的一个或多个功率消耗部件与所述平台的一个或多个热量生成部件之间的一个或多个热关系来对所述平台的一个或多个部件的功率消耗限制进行修改,

其中,所述一个或多个热关系中的第一关系指示所述平台的源部件对所述平台的目标部件的影响优先级。

27. 根据权利要求 26 所述的计算机可读介质,其中,所述指令使所述处理器在采样时间段逝去之后确定对所述功率消耗限制的所述修改的影响。

28. 根据权利要求 26 所述的计算机可读介质,其中,所述指令使所述处理器将所述一个或多个热关系存储在存储器中。

29. 根据权利要求 26 所述的计算机可读介质,其中,所述指令使所述处理器基于来自一个或多个传感器的输入来确定所述一个或多个热关系。

30. 根据权利要求 26 所述的计算机可读介质,其中,所述指令使所述处理器使用所述第一关系替换第二关系,所述第二关系指示与所述源部件对所述目标部件的热影响相对应的温度值。

## 基于优先级的智能平台无源热管理

### 技术领域

[0001] 本公开通常涉及电子学领域。并且具体地,本发明的实施例涉及基于优先级的智能平台无源热管理。

### 背景技术

[0002] 随着集成电路 (IC) 制造技术的进步,制造商能够将附加的功能集成在单个硅基底上。然而,随着这些功能的数量的增加,单个 IC 芯片上的部件的数量也增加。附加的部件增加了附加的信号切换,依次生成更多的热量。附加的热量会例如由于热膨胀而损坏 IC 芯片。并且,附加的热量会限制包括这样的芯片的计算设备的使用位置和 / 或使用应用。

[0003] 例如,便携式计算设备可能单独地依赖于电池功率用于它的操作。因而,随着附加的功能被集成在便携式计算设备中,降低功率消耗的需求变得愈加重要,例如以便在延长的时间段内维持电池功率。随着非便携式计算系统的 IC 部件使用更多的功率并且生成更多的热量,该非便携式计算系统也面临冷却和功率消耗问题。

### 附图说明

[0004] 参照附图提供了详细的描述。在附图中,附图标记的最左边的数字标识该附图标记第一次出现的附图。不同附图中相同附图标记的使用指示类似或相同的项目。

[0005] 图 1 和 4-6 说明了计算系统的实施例的方框图,其可以用于实现本文讨论的各种实施例。

[0006] 图 2 说明了根据实施例的计算系统的处理器核心和其它部件的部分的方框图。

[0007] 图 3 说明了根据实施例的方法的流程图。

### 具体实施方式

[0008] 在下面的描述中,阐释了各种具体细节以便提供对各种实施例的全面理解。然而,可以在没有这些具体细节的情况下来实践本发明的各种实施例。在其它情况中,没有详细描述公知的方法、过程、部件和电路,以便不混淆本发明的特定实施例。进而,本发明实施例的各种方面可以使用各种模块来执行,例如,集成的半导体电路 (“硬件”)、被组织到一个或多个程序中的计算机可读指令 (“软件”)、或者硬件和软件的一些组合。为了说明的目的,对 “逻辑” 的引用应该意味着硬件、软件、固件或者它们的一些组合。并且,如本文讨论的,“指令” 和 “微操作” (uop) 的使用是可互换的。

[0009] 功率管理对于移动设备 (例如,电话、平板、UMPC (超级移动个人计算机)、诸如超级本的膝上型计算机等等) 是至关重要的,并且因而,这样的平台被从功率 / 热和性能的角度高度优化是至关重要的。在计算系统中,高级配置与电源接口 (ACPI) 规范通过操作系统 (OS) 提供对于设备配置和功率管理的开放标准。在一些实施例中,本文讨论功率消耗状态和 / 或技术的至少一些可以与在 2004 年 9 月的 ACPI 规范,修订版 3.0, 下定义的那些一致或类似,该 ACPI 规范将热模型扩展到先前的处理器中心支持之外。结合在 ACPI 3.0 规范

中的这一扩展的热模型解决了对移动平台的智能和更加整体的平台级热管理的增长需求。该需求部分地因为目前系统上存在作为热量生成器的更多的部件,而不像几年前定义热模型的先前版本(例如,修订版 1.0)时那样,仅处理器是热量生成器。

[0010] 而且,ACPI 3.0 热模型的实现也被称为动态电源性能管理技术(DPPM)。这一新的平台热管理模型涉及所述平台确定系统上不同的功率消耗部件和热量生成部件之间的关系以及所述系统上由(例如,专用的)平台级热传感器测量的各种热点。接着,该平台能够以热关系表(TRT)的形式展示这些确定的关系信息。然而,确定和生成 TRT 值可能是麻烦且费时的过程,其易于产生误差,并且涉及许多工程工作量。这使得 ACPI 3.0 结合到系统中不太可行,并且因而导致了妨碍 DPPM 的广泛采用。

[0011] 为此,一些实施例修改 TRT 定义,并且使用它作为优先级表,代替纯科学的热关系表,例如,提供容易理解和容易实现的益处。

[0012] 这样的技术可以被实现在任何平台中,例如,在热管理的嵌入式控制器实现中,和/或在 OS 功率/热量管理中。这样,一些实施例可以被提供在各种计算设备中,例如,包括电话、UMPC、平板、类似超极本的膝上型计算机、桌上型计算机、计算机服务器、片上系统(SoC)设备等等(例如此处参照图 1 和 4-6 讨论的那些)。

[0013] 而且,本文讨论的技术可以被用在参照图 1 和 4-6 讨论的任意类型的计算系统和/或处理器中。更加具体地,图 1 说明了根据本发明实施例的计算系统 100 的方框图。系统 100 可以包括一个或多个处理器 102-1 到 102-N(在本文通常被称为“多个处理器 102”或“处理器 102”)。处理器 102 可以经由互连网络或总线 104 通信。每一个处理器可以包括各种部件,为了清楚起见,其中的一些仅参照处理器 102-1 进行讨论。因此,剩余处理器 102-2 到 102-N 中的每一个可以包括与参照处理器 102-1 讨论的相同或类似的部件。

[0014] 在实施例中,处理器 102-1 可以包括一个或多个处理器核心 106-1 到 106-M(在本文被称为“多个核心 106”或者更通常被称为“核心 106”)、共享高速缓存 108、路由器 110 和/或处理器控制逻辑或单元 120。处理器核心 106 可以被实现在单个集成电路(IC)芯片上。而且,该芯片可以包括一个或多个共享和/或私有高速缓存(例如高速缓存 108)、总线或互连(例如总线或互连网络 112)、存储器控制器(例如参照图 4-6 讨论的那些)或者其它部件。

[0015] 在一个实施例中,路由器 110 可以用于在处理器 102-1 和/或系统 100 的各种部件之间进行通信。而且,处理器 102-1 可以包括多于一个路由器 110。并且,多个路由器 110 可以进行通信,以便使数据在处理器 102-1 的内部或外部的各种部件之间进行路由。

[0016] 共享高速缓存 108 可以存储由诸如核心 106 的处理器 102-1 的一个或多个部件利用的数据(例如,包括指令)。例如,共享高速缓存 108 可以在本地高速缓存存储在存储器 114 中的数据,用于由处理器 102 的部件更快地存取。在实施例中,高速缓存 108 可以包括中级高速缓存(例如,级别 2(L2)、级别 3(L3)、级别 4(L4)、或其它级别的高速缓存)、末级高速缓存(LLC)和/或它们的组合。而且,处理器 102-1 的各种部件可以直接地、经过总线(例如,总线 112)、和/或存储器控制器或集线器与共享高速缓存 108 通信。如在图 1 中示出的,在一些实施例中,一个或多个核心 106 可以包括级别 1(L1)高速缓存 116-1(在本文通常被称为“L1 高速缓存 116”)。

[0017] 在一个实施例中,控制单元/逻辑 120 产生对 TRT 定义(例如,相对于 ACPI 3.0)

的修改,并且利用该修改的 TRT 作为优先级表,代替纯科学的热关系表。在一些实施例中,逻辑 120 可以至少部分地基于来自 OS 软件和 / 或软件应用(例如,可以存储在存储器 114 中)的输入进行操作。而且,控制功率 / 热设置的级别的能力可以用于对各种确定做出响应来优化平台功率消耗和 / 或热行为,例如基于工作负荷、场景、使用、温度、电流、功率消耗等等(例如,在一些实施例中基于来自一个或多个传感器 150 的输入)。如在图 1 中说明的,传感器 150 可以被热耦合到或者以其它方式接近被热影响的一个或多个部件 151(在本文也被称为目标)以便检测由一个或多个热量生成部件 152(在本文也被称为源)导致的温度变化。而且,本文讨论的至少一些 OS 操作可以由软件应用、固件等等可互换地执行。

[0018] 图 2 说明了根据本发明实施例的计算系统的处理器核心 106 和其它部件的部分的方框图。在一个实施例中,图 2 中示出的箭头说明了指令经过核心 106 的流向。一个或多个处理器核心(例如,处理器核心 106)可以被实现在单个集成电路芯片(或者管芯)上,例如参照图 1 讨论的。而且,该芯片可以包括一个或多个共享和 / 或私有高速缓存(例如,图 1 的高速缓存 108)、互连(例如,图 1 的互连 104 和 / 或 112)、控制单元、存储器控制器或者其它部件。

[0019] 如在图 2 中说明的,处理器核心 106 可以包括提取单元 202,用于提取用于由核心 106 执行的指令(包括具有条件分支的指令)。该指令可以被从任何存储设备提取,例如存储器 114 和 / 或参照图 4-6 讨论的存储设备。核心 106 还可以包括解码单元 204,用于对所提取的指令进行解码。例如,解码单元 204 可以将所提取的指令解码为多个微指令(微操作)。

[0020] 此外,核心 106 可以包括调度单元 206。调度单元 206 可以执行与存储被解码的指令(例如,从解码单元 204 接收)相关联的各种操作,直到这些指令准备好用于分派为止,例如,直到被解码的指令的所有源值变为可用为止。在一个实施例中,调度单元 206 可以将被解码的指令调度和 / 或发出(或者分派)到执行单元 208 用于执行。执行单元 208 可以在被分派的指令被解码(例如,通过解码单元 204)和分派(例如,通过调度单元 206)之后执行该指令。在实施例中,执行单元 208 可以包括多于一个执行单元。执行单元 208 还可以执行各种算术操作,例如加、减、乘、和 / 或除,并且可以包括一个或多个算术逻辑单元(ALU)。在实施例中,协处理器(未示出)可以结合执行单元 208 执行各种算术操作。

[0021] 进而,执行单元 208 可以无序地执行指令。因而,在一个实施例中,处理器核心 106 可以是无序处理器核心。核心 106 还可以包括引退单元 210。引退单元 210 可以引退被执行的指令,在它们被提交之后。在实施例中,被执行的指令的引退可以导致处理器状态从指令的执行被提交、由指令使用的物理寄存器被解除分配等等。

[0022] 核心 106 还可以包括总线单元 214,以便使能处理器核心 106 的部件和其它部件(例如,参照图 1 讨论的部件)之间经由一个或多个总线(例如,总线 104 和 / 或 112)的通信。核心 106 还可以包括一个或多个寄存器 216,以便存储由核心 106 的各种部件存取的数据(例如,与功率消耗状态设置相关的值)。

[0023] 而且,尽管图 1 说明了控制单元 120 经由互连 112 耦合到核心 106,但是在各种实施例中,控制单元 120 可以位于其它地方,例如在核心 106 内部、经由总线 104 耦合到核心等等。

[0024] 下面的表 1 示出了在 ACPI 3.0 规范中定义的热关系表(TRT)中的字段。

[0025]

字段	说明
源	对热影响目标设备的设备的引用
目标	对被源设备热影响的设备的引用
影响	源设备对目标设备的热影响，被表示为对于源设备生成的热负载的每瓦特，该源设备使目标设备的温度升高的开氏度的十分比
采样周期	在向由源设备指示的设备应用无源控制以便确定它对由目标设备指示的设备的的影响之后，OSPM（OS 指导的配置和电源管理）应该等待的以十分比秒为单位的最小时间段

[0026] 表 1

[0027] 一些实施例修改表 1 中的“影响”字段的定义，用优先级值来代替，以使得热工程师能够直观地应用确定各种源的顺序和优先级的策略。该修改的字段定义被定义在下面的表 2 中。

[0028]

字段	说明
源	对热影响目标设备的设备的引用
目标	对被源设备热影响的设备的引用
优先级	代表源设备对目标设备的影响优先级的任意数字。例如，该值越高，源设备对目标设备的影响就越多（或者优先级的类型，例如前述优先级的相反情况，取决于实现）。如果具有相同目标设备引用的两个条目具有相同的优先级值，则这两个源对目标具有相等的影响。
采样周期	在向由源设备指示的设备应用无源控制以便确定它对由目标设备指示的设备的的影响之后，OSPM 应该等待的以十分比秒为单位的最小时间段

[0029] 表 2

[0030] 图 3 说明了根据实施例用于使用 TRT 的优先级值执行无源热控制的方法 300 的流程图。在各种实施例中，图 1-2 或 4-6 的一个或多个部件（例如，逻辑 120）可以用于执行参照图 3 讨论的一个或多个操作。而且，在一些实施例中（例如，为了提供用于定制的更多灵活性），图 3 中的操作 308 和 322 可以与诸如升序、降序、没有特定分类顺序等等的其它优

优先级策略互换。

[0031] 参照图 1-3, 在操作 302, 开始热监控 (例如, 使用将检测到的温度值 / 信息馈送到逻辑 120 的传感器 150)。在操作 304, 方法 300 等待达到阈值 (例如, a\_PSV (如在 ACPI 规范中定义的无源热断路点) 值)。在操作 306, 如果检测到的温度超过阈值, 则操作 308 按照优先级的降序 (例如, 基于 TRT 的优先级字段) 收集对于目标设备的源的列表。在操作 310, 确定最高优先级的源是否在功率 / 性能方面被限制 (例如, 完全地)。如果为是, 则在操作 312, 列表中具有下一个最高优先级的一个或多个源被限制; 否则, 在操作 314, 列表中具有最高优先级的一个或多个源被限制。

[0032] 在操作 306, 如果温度没有超过阈值, 则操作 320 确定无源策略动作在任何源上是否是活动的。如果为否, 则方法 300 在操作 304 继续等待; 否则, 操作 322 收集对于目前正在被按照优先级的升序无源控制的目标设备的 (例如, 所有) 源的列表。在操作 324, (例如, 所有) 被无源控制的源被降低 (或者不受限制) 一个功率 / 功率级别。操作 326 确定 (例如, 所有) 被无源控制的源是否完全不受限制。如果为是, 则方法 300 重新开始操作 304; 否则, 操作 316 等待采样时间段 (例如, 根据存储在 TRT 中的相对应的值)。如图 3 所示, 方法 300 在操作 312、314 和 326 之后执行操作 316。

[0033] 使用优先级值代替在 TRT 对象中定义的原始影响值允许热工程师基于平台部件放置来快速地提出关系表, 并且快速分析各种目标在各种工作负荷下的热行为。这可以在热确定和系统设计中节省大量时间。由于无源控制算法实施例使用采样周期信息寻求合适的控制点, 并且 (不断地) 调整性能 / 功率以便满足热目标, 因此在一些实施例中具有足够合理的优先级值是充分的, 并且不要求具有更精确的影响值。并且, 由于优先级值可以是任意预定义的整数值, 因此在多次运行中, 所产生的无源限制动作和性能确定是可重复的并且是可预见的。

[0034] 根据实施例, 通过更容易地实现整体平台级热管理解决方案, 平台的热行为得到改善, 并且因而可以直接帮助恢复性, 避免任何由热导致的恶性冲击 (例如, 运行严重的工作负荷, 导致不希望的操作条件, 从而触发热状况 / 管理等等)。

[0035] 图 4 说明了根据本发明实施例的计算系统 400 的方框图。计算系统 400 可以包括经由互连网络 (或总线) 404 进行通信的一个或多个中央处理单元 (CPU) 402 或处理器。处理器 402 可以包括通用处理器、网络处理器 (处理通过计算机网络 403 通信的数据) 或者其它类型的处理器 (包括精简指令集计算机 (RISC) 处理器或复杂指令集计算机 (CISC))。而且, 处理器 402 可以具有单核或多核设计。具有多核设计的处理器 402 可以将不同类型的处理器核心集成在相同的集成电路 (IC) 管芯上。并且, 具有多核设计的处理器 402 可以被实现为对称或非对称多处理器。在实施例中, 处理器 402 中的一个或多个可以与图 1 的处理器 102 相同或类似。例如, 处理器 402 中的一个或多个可以包括参照图 1-3 讨论的控制单元 120。并且, 参照图 1-3 讨论的操作可以由系统 400 的一个或多个部件执行。

[0036] 芯片集 406 也可以与互连网络 404 通信。芯片集 406 可以包括存储器控制集线器 (MCH) 408。MCH 408 可以包括与存储器 412 (可以与图 1 的存储器 114 相同或类似) 通信的存储器控制器 410。存储器 412 可以存储数据, 包括可以由 CPU 402 或者包括在计算系统 400 中的任何其它设备执行的指令的序列。在本发明的一个实施例中, 存储器 412 可以包括一个或多个易失性存储 (或者存储器) 设备, 例如随机存取存储器 (RAM)、动态 RAM (DRAM)、



同步 DRAM (SDRAM)、静态 RAM (S RAM)、或者其它类型的存储设备。也可以利用诸如硬盘的非易失性存储器。附加的设备可以经由互连网络 404 通信,例如多个 CPU 和 / 或多个系统存储器。

[0037] MCH 408 也可以包括与显示设备 416 通信的图形接口 414。在本发明的一个实施例中,图形接口 414 可以经由加速图形端口 (AGP) 与显示设备 416 通信。在本发明的实施例中,显示器 416 (例如,平板显示器) 可以例如经过信号转换器与图形接口 414 通信,该信号转换器将存储在诸如视频存储器或系统存储器的存储设备中的图像的数字表示转化为由显示器 416 解释并显示的显示信号。由显示设备产生的显示信号可以在被显示器 416 解释并且随后在该显示器 416 上显示之前经过各种控制设备。

[0038] 集线器接口 418 可以允许 MCH 408 与输入 / 输出控制集线器 (ICH) 420 通信。ICH 420 可以提供到与计算系统 400 通信的 I/O 设备的接口。ICH 420 可以经过诸如外部部件互连 (PCI) 桥、通用串行总线 (USB) 控制器或其它类型的外围桥或控制器的外围桥 (或控制器) 424 与总线 422 通信。桥 424 可以在 CPU 402 和外围设备之间提供数据路径。可以利用其它类型的拓扑。并且,多条总线可以与 ICH 420 通信,例如经过多个桥或控制器。而且,在本发明的各种实施例中,与 ICH 420 通信的其它外围设备可以包括:集成驱动电子设备 (IDE) 或小型计算机系统接口 (SCSI) 硬驱、USB 端口、键盘、鼠标、并行端口、串行端口、软盘驱动、数字输出支持 (例如,数字视频接口 (DVI)) 或其它设备。

[0039] 总线 422 可以与音频设备 426、一个或多个磁盘驱动 428 以及网络接口设备 430 (与计算机网络 403 通信) 通信。其它设备可以经由总线 422 进行通信。并且,在本发明的一些实施例中,各种部件 (例如,网络接口设备 430) 可以与 MCH 408 通信。此外,本文讨论的处理器 402 和一个或多个其它部件可以被组合以便形成单个芯片 (例如,提供片上系统 (SOC))。而且,在本发明的其它实施例中,图形加速器 416 可以被包括在 MCH 408 内。

[0040] 而且,计算系统 400 可以包括易失性和 / 或非易失性存储器 (或者存储设备)。例如,非易失性存储器可以包括下面中的一个或多个:只读存储器 (ROM)、可编程 ROM (PROM)、可擦除 PROM (EPROM)、电 EPROM (EEPROM)、硬驱 (例如,428)、软盘、压缩盘 ROM (CD-ROM)、数字通用盘 (DVD)、闪存、磁光盘或者能够存储电子数据 (例如,包括指令) 的其它类型的非易失性机器可读介质。

[0041] 图 5 说明了根据本发明实施例布置为点对点 (PtP) 配置的计算系统 500。具体地说,图 5 示出了其中处理器、存储器和输入 / 输出设备通过大量点对点接口互连的系统。参照图 1-4 讨论的操作可以由系统 500 的一个或多个部件执行。

[0042] 如在图 5 中说明的,系统 500 可以包括几个处理器,为了清楚起见,仅示出了其中的两个处理器 502 和 504。处理器 502 和 504 的每一个可以包括本地存储器控制器集线器 (MCH) 506 和 508,以便使能与存储器 510 和 512 的通信。存储器 510 和 / 或 512 可以存储各种数据,例如参照图 4 的存储器 412 讨论的那些。

[0043] 在实施例中,处理器 502 和 504 可以是参照图 4 讨论的处理器 402 中的一个。处理器 502 和 504 可以分别使用 PtP 接口电路 516 和 518 经由点对点 (PtP) 接口 514 交换数据。并且,处理器 502 和 504 的每一个可以使用点对点接口电路 526、528、530 和 532 经由单独的 PtP 接口 522 和 524 与芯片集 520 交换数据。芯片集 520 可以进一步例如使用 PtP 接口电路 537 经由图形接口 536 与图形电路 534 交换数据。

[0044] 本发明的至少一个实施例可以被提供在处理器 502 和 504 内。例如,图 1-4 的控制单元 120 可以位于处理器 502 和 504 内。然而,本发明的其它实施例可以存在于图 5 的系统 500 内的其它电路、逻辑单元或设备中。而且,本发明的其它实施例可以遍布于图 5 中说明的几个电路、逻辑单元或设备中。

[0045] 芯片集 520 可以使用 PtP 接口电路 541 与总线 540 通信。总线 540 可以与诸如总线桥 542 和 I/O 设备 543 的一个或多个设备通信。经由总线 544,总线桥 542 可以与诸如键盘 / 鼠标 545、通信设备 546 (例如,调制解调器、网络接口设备或者可以与计算机网络 403 通信的其它通信设备)、音频 I/O 设备 547 和 / 或数据存储设备 548 的其它设备通信。数据存储设备 548 可以存储可以由处理器 502 和 / 或 504 执行的代码 549。

[0046] 在一些实施例中,本文讨论的部件中的一个或多个可以被体现为片上系统 (SOC) 设备。图 6 说明了根据实施例的 SOC 封装的方框图。如在图 6 中说明的, SOC 602 包括一个或多个中央处理单元 (CPU) 核心 620、一个或多个图形处理器单元 (GPU) 核心 630、输入 / 输出 (I/O) 接口 640 和存储器控制器 642。SOC 封装 602 的各种部件可以耦合到例如在本文中参照其它附图讨论的互连或总线。并且, SOC 封装 602 可以包括更多或更少的部件,例如在本文参照其它附图讨论的那些。进而, SOC 封装 620 的每一个部件可以包括诸如在本文中参照其它附图讨论的一个或多个其它部件。在一个实施例中, SOC 封装 602 (及其部件) 被提供在一个或多个集成电路 (IC) 管芯上,例如被封装在单个半导体设备中。

[0047] 如在图 6 中说明的, SOC 封装 602 经由存储器控制器 642 耦合到存储器 660 (其可以与在本文中参照其它附图讨论的存储器类似或相同)。在实施例中,存储器 660 (或者其部分) 可以被集成在 SOC 封装 602 上。

[0048] I/O 接口 640 可以例如经由如在本文中参照其它附图讨论的互连和 / 或总线耦合到一个或多个 I/O 设备 670。I/O 设备 670 可以包括键盘、鼠标、触摸板、显示器、图像 / 视频捕获设备 (例如,照相机或可携式摄像机 / 视频记录仪)、触摸屏、扬声器等等中的一个或多个。而且,在实施例中, SOC 封装 602 可以包括 / 集成逻辑 120。可替换地,逻辑 120 可以被提供在 SOC 封装 602 的外部 (即,作为分立的逻辑)。

[0049] 在本发明的各种实施例中,在本文中例如参照图 1-6 讨论的操作可以被实现为硬件 (例如,逻辑电路)、软件、固件或其组合,可以被提供为计算机程序产品,例如包括 (例如非暂态的) 机器可读或计算机可读介质,该介质具有存储在其上的用于对计算机编程以便执行本文讨论的处理的指令 (或者软件过程)。机器可读介质可以包括存储设备,例如参照图 1-6 讨论的那些。

[0050] 此外,这样的计算机可读介质可以被下载为计算机程序产品,其中该程序可以通过经由通信链路 (例如,总线、调制解调器或者网络连接) 被体现在载波或者其它传播介质中的数据信号,被从远程计算机 (例如,服务器) 传送到请求的计算机 (例如,客户端)。

[0051] 说明书中对短语“一个实施例”、“实施例”或者“一些实施例”的引用意味着结合实施例描述的特定特征、结构或者特性可以被至少包括在实现中。说明书中各处出现的短语“在一个实施例中”可以全部指代相同的实施例或者可以不全部指代相同的实施例。

[0052] 并且,在说明书和权利要求中,可以使用术语“耦合”和“连接”连同它们的派生词。在本发明的一些实施例中,“连接”可以用于指示两个或更多个元件直接彼此物理或电接触。“耦合”可以意味着两个或更多个元件直接物理或电连接。然而,“耦合”也可以意味

着两个或更多个元件不直接彼此接触,但是仍然可以协同操作或者相互作用。

[0053] 因而,尽管以具体到结构特征和 / 或方法步骤的语言描述了本发明的实施例,但是应当理解,请求保护的主体可以不局限于所描述的具体特征或动作。而是,该具体特征和动作被公开作为实现请求保护的主体实例形式。

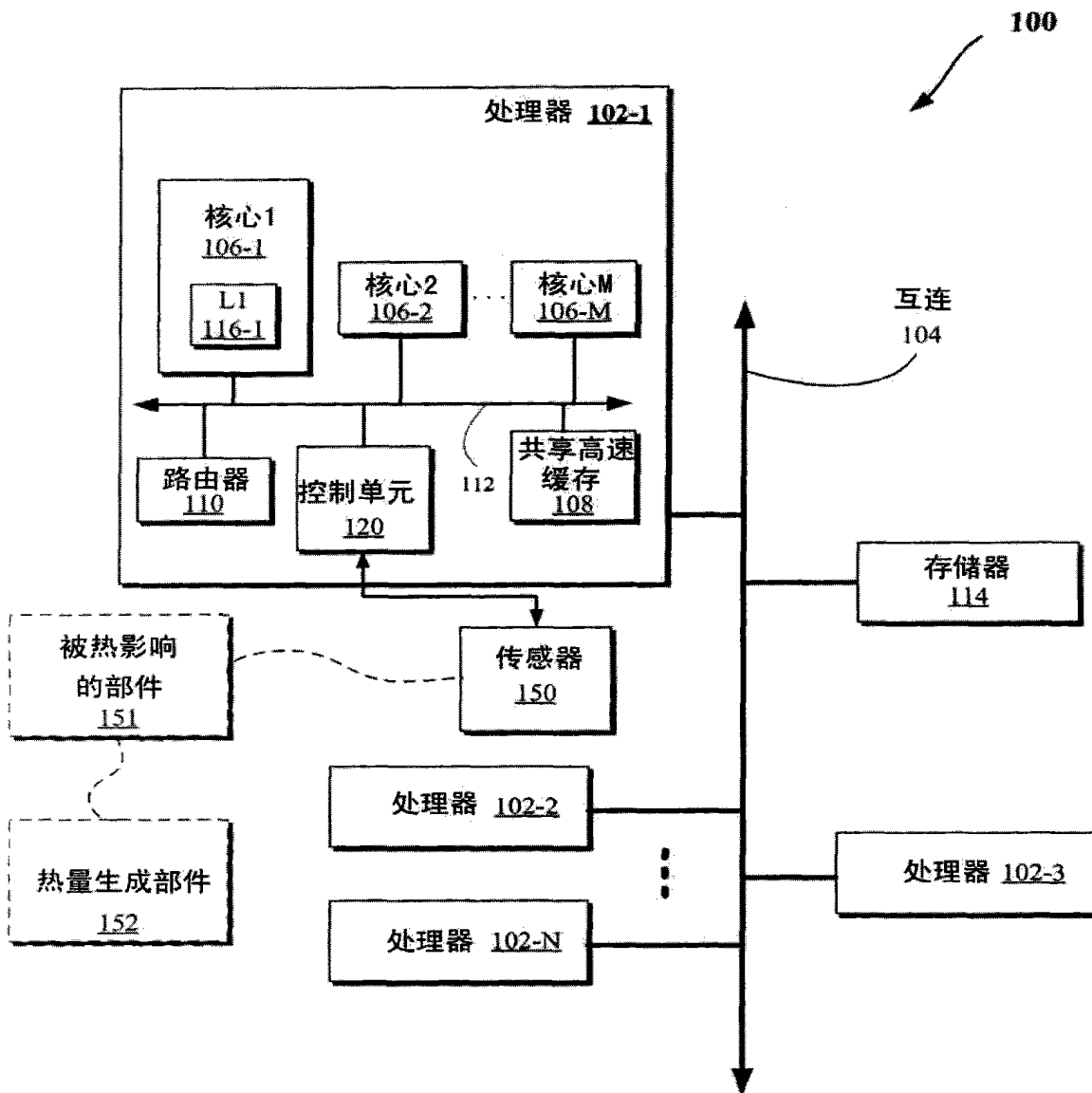


图 1

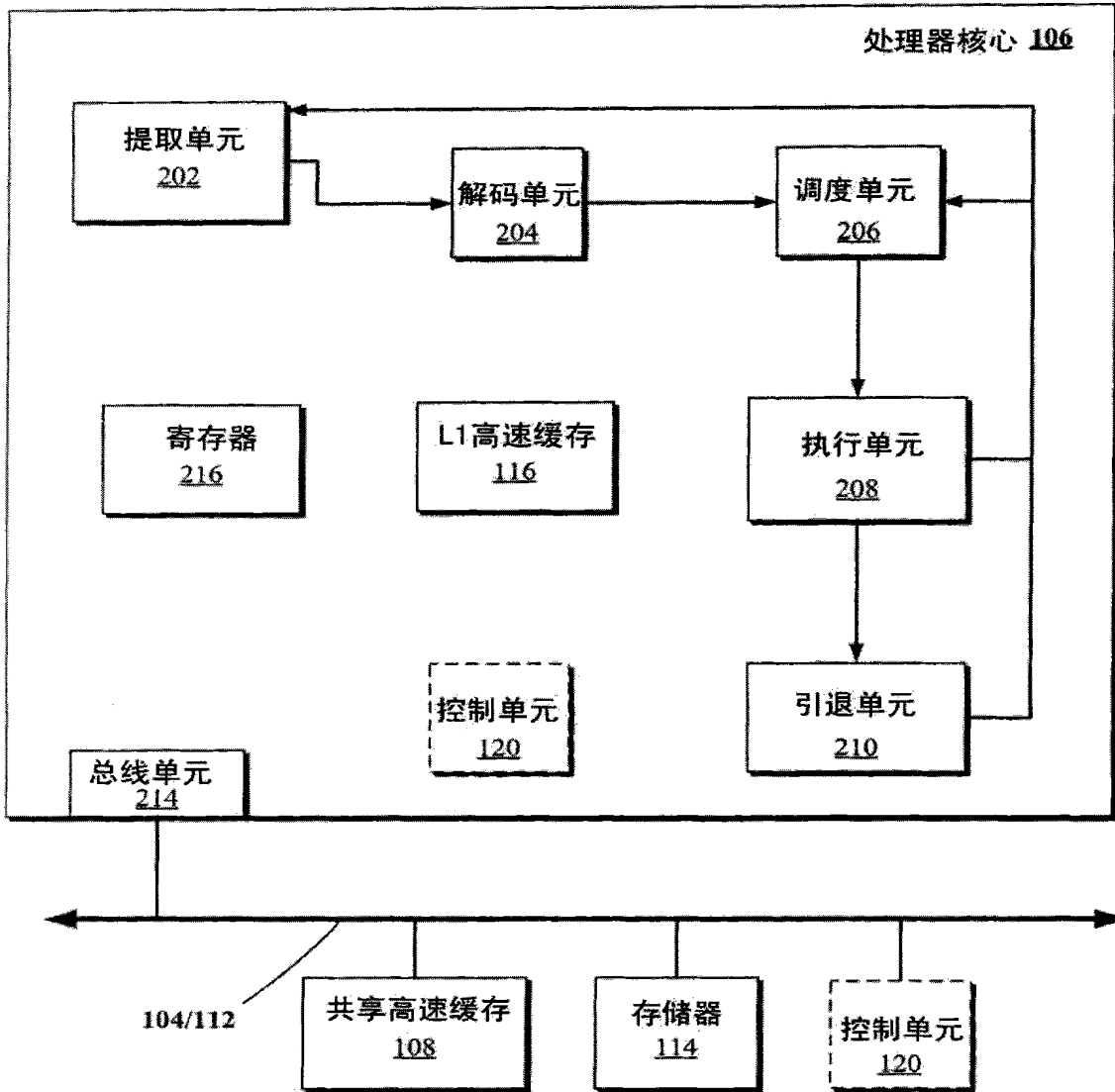


图 2

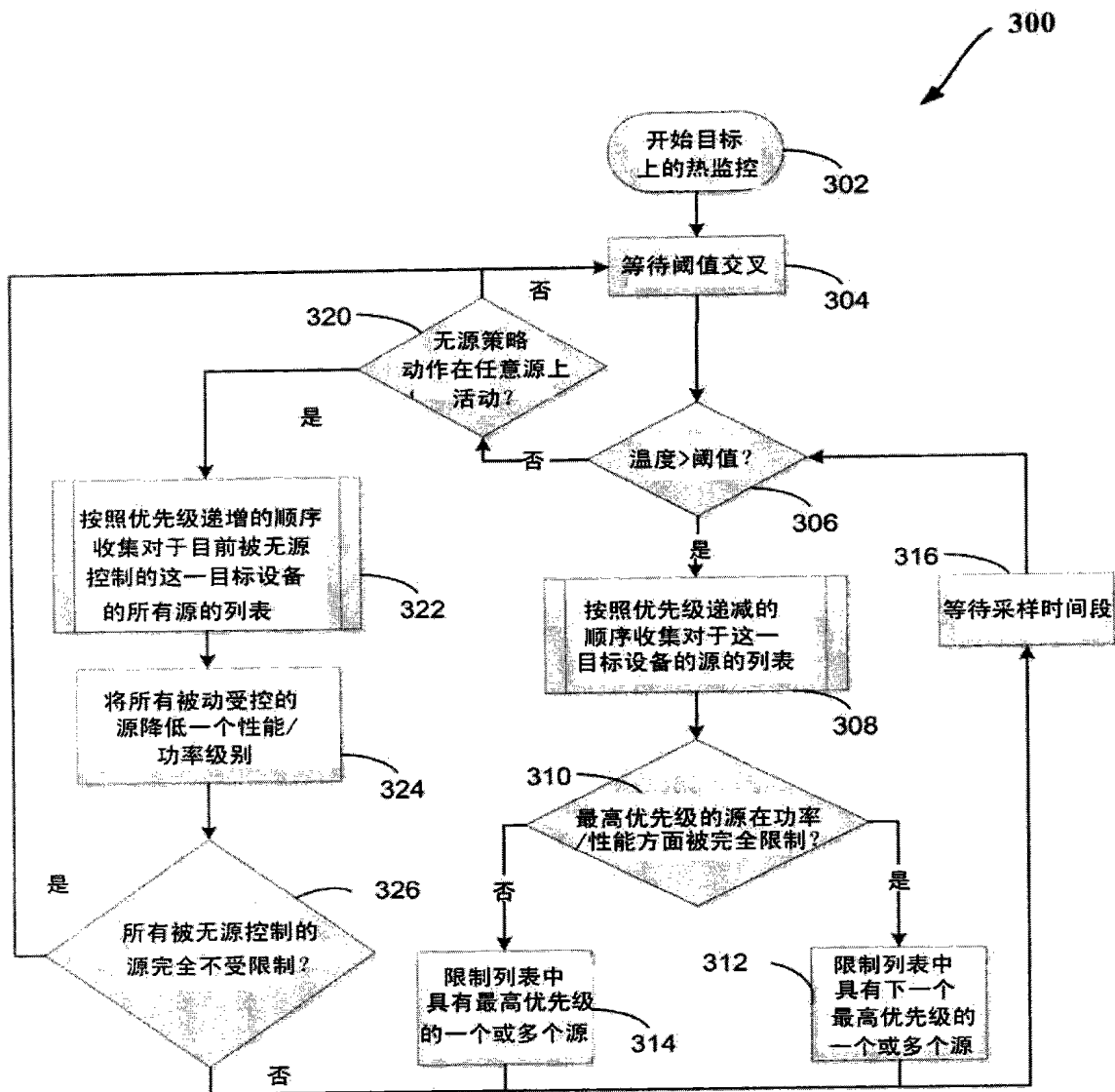


图 3

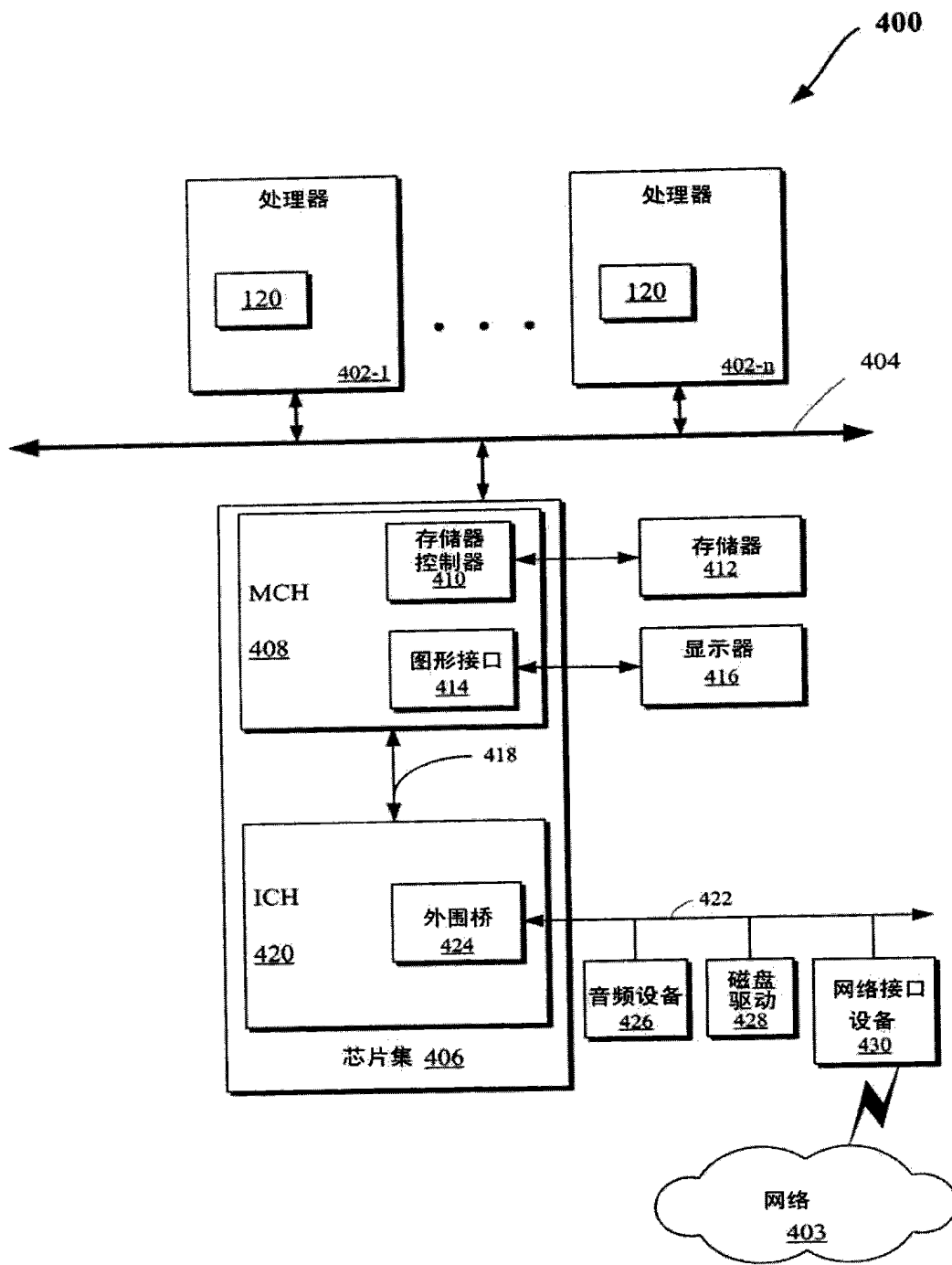


图 4

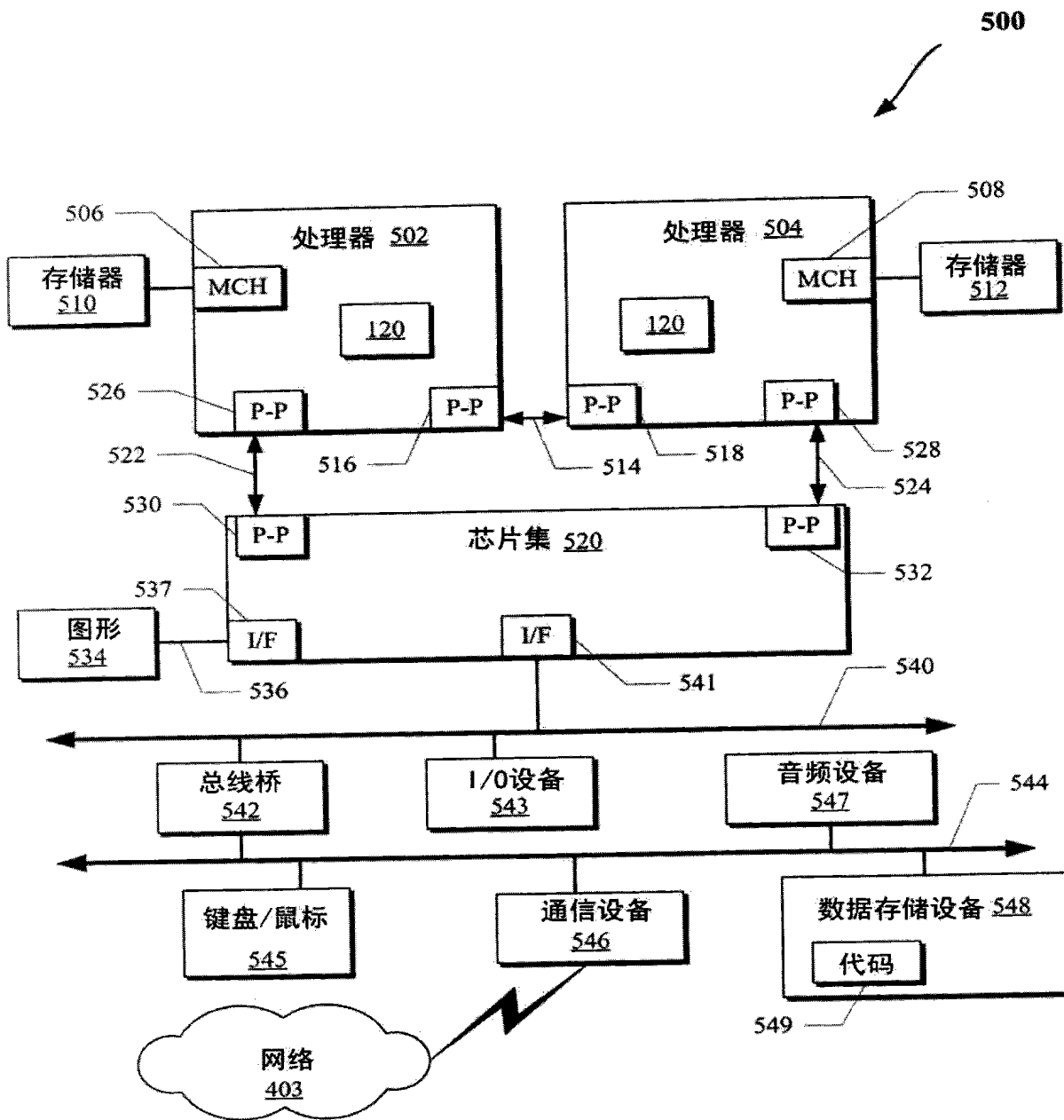


图 5



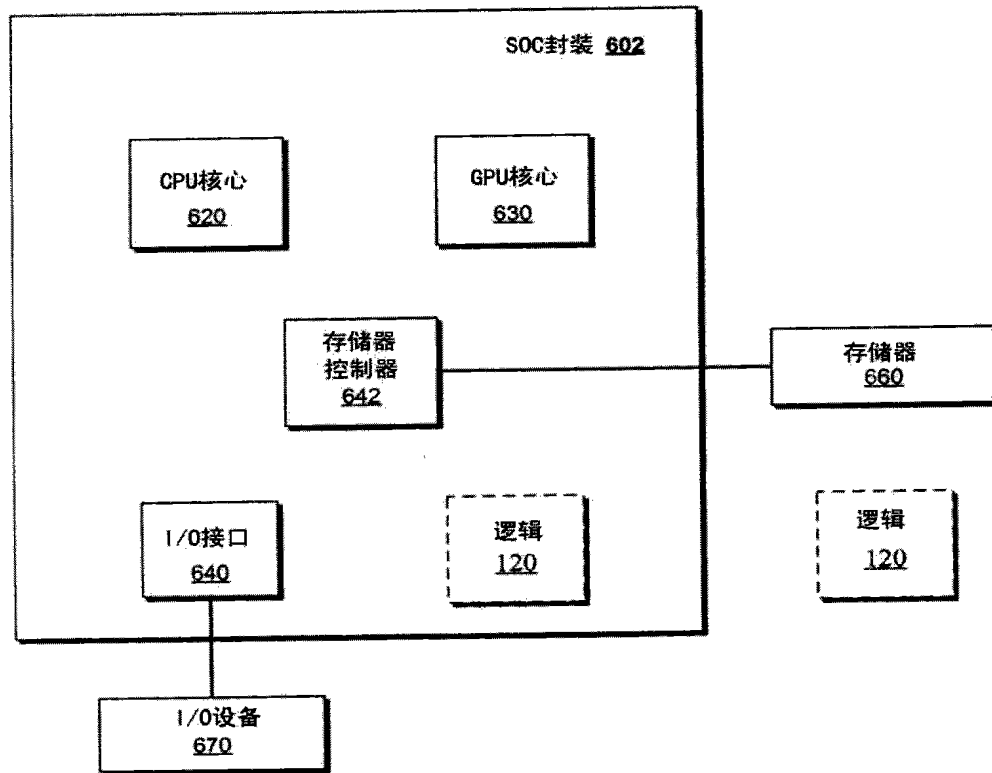


图 6