(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 111987056 A
(43)申请公布日 2020.11.24

(21)申请号 202010894422.3

(22)申请日 2020.08.31

(71)申请人 英韧科技(上海)有限公司
地址 201210 上海市浦东新区中国(上海)自由贸易试验区盛夏路500弄1号2楼

(72)发明人 不公告发明人

(74)专利代理机构 上海一平知识产权代理有限公司 31266
代理人 吴珊 成春荣

(51)Int.Cl.
H01L 23/373(2006.01)
H01L 21/48(2006.01)
H05K 1/02(2006.01)

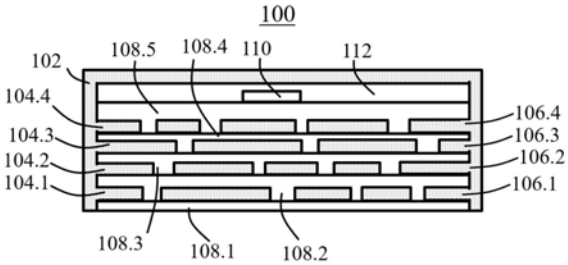
权利要求书2页 说明书6页 附图3页

(54)发明名称

具有与暴露的金属边缘连接的导热外层的电路组件设计

(57)摘要

提供了用于为半导体封装或PCB涉及热管理的装置和方法。在示例性实施例中，提供了一种电路组件，其可以包括多个金属层，每个金属层具有沿着相应金属层的外围的暴露金属边缘和覆盖电路组件的外表面的导热外层。所述导热外层可以在相应金属层的外围与所述多个金属层中的每个金属层的暴露的边缘直接连接。



CN 111987056 A

1.一种电路组件,其特征在于,包括:

多个金属层,每个所述金属层沿着相应的金属层的外围具有暴露的边缘;和

覆盖所述电路组件外表面的导热外层,其中所述导热外层在所述相应的金属层的外围与所述多个金属层中的每个的暴露的边缘直接连接。

2.根据权利要求1所述的电路组件,其特征在于,所述多个金属层中的每个的所有暴露的边缘的宽度的总和大于所述相应的金属层的周长的总长度的50%。

3.根据权利要求1所述的电路组件,其特征在于,所述多个金属层中的两个相邻的金属层被至少一个非导电介电层隔开。

4.根据权利要求1所述的电路组件,其特征在于,还包括与所述导热外层直接接触的外部部件,其中,所述外部部件被配置用于进一步改善的散热。

5.根据权利要求1所述的电路组件,其特征在于,所述多个金属层中的每个通过加成工艺、半加成工艺或减成工艺在相应的介电层的顶部上生成。

6.根据权利要求1所述的电路组件,其特征在于,所述导热外层通过溅射工艺施加。

7.根据权利要求1所述的电路组件,其特征在于,所述多个金属层中的至少一个在信号层上包括一个或多个接地线或VSS线。

8.根据权利要求1所述的电路组件,其特征在于,所述多个金属层中的至少一个是接地层。

9.根据权利要求1所述的电路组件,其特征在于,还包括半导体裸片,其中,所述多个金属层是用于所述半导体裸片的封装基板的一部分。

10.根据权利要求1所述的电路组件,其特征在于,还包括半导体芯片,其中,所述多个金属层是在其上粘贴有所述半导体芯片的印刷电路板的一部分。

11.一种制造电路组件的方法,其特征在于,包括:

形成具有多个金属层的局部电路组件,每个所述金属层沿相应的金属层的外围具有暴露的边缘;和

形成覆盖所述局部电路组件的外表面的导热外层,其中所述导热外层在所述相应的金属层的外围与所述多个金属层中的每个的暴露的边缘直接连接。

12.根据权利要求11所述的方法,其特征在于,所述多个金属层中的每个的所有暴露的边缘的宽度的总和大于相应金属层的周长的总长度的50%。

13.根据权利要求11所述的方法,其特征在于,所述多个金属层中的两个相邻的金属层被至少一个非导电介电层隔开。

14.根据权利要求13所述的方法,其特征在于,所述至少一个非导电介电层由预浸材料制成。

15.根据权利要求11所述的方法,其特征在于,所述多个金属层中的每个通过加成工艺、半加成工艺或减成工艺在相应的介电层的顶部上生成。

16.根据权利要求11所述的方法,其特征在于,通过溅射工艺来施加所述导热外层。

17.根据权利要求11所述的方法,其特征在于,所述多个金属层中的至少一个在信号层上包括一个或多个接地线或VSS线。

18.根据权利要求11所述的方法,其特征在于,所述多个金属层中的至少一个是接地层。

19.根据权利要求11所述的方法，其特征在于，所述电路组件是半导体封装，并且形成所述局部电路组件还包括：

形成具有多个局部电路组件的基板条，包括：

形成具有所述多个金属层的基板条；

将半导体裸片粘贴到所述多个金属层，所述多个局部电路组件中的每个具有至少一个半导体裸片；和

用模塑层覆盖所述半导体裸片；和

从所述基板带上切割所述局部电路组件。

20.根据权利要求11所述的方法，其特征在于，所述电路组件是印刷电路板，并且形成所述局部电路组件还包括：将半导体芯片粘贴到所述多个金属层，并且用模塑料层覆盖所述半导体芯片。

https://thermal.biz

具有与暴露的金属边缘连接的导热外层的电路组件设计

技术领域

[0001] 本公开涉及电路组件的热管理，尤其涉及半导体封装或印刷电路板(PCB)的提高散热的解决方案。

背景技术

[0002] 现代计算机设备，例如用于提供基于云服务的计算机服务器或诸如智能手机之类的便携式设备，都变得更加强大和快速。同时，提供了更多的功能并且需要更多的存储空间。但是，可用空间有限，因此功能性电子模块和存储设备必须更小且封装更密集。高速性能始终会在有限的器件尺寸下引起散热问题。因此，对于许多下一代存储设备，例如PCIExpress(PCIe)4或PCIe5高速卡，需要面对和解决散热问题。

[0003] 业界已尝试通过使用高导热率的模塑料或添加金属连接器来解决此问题。但是，这些方法是高成本的解决方案。除了引起诸如翘曲之类的其他问题外，它们还要求设备的设计遵循新的标准卡尺寸，或者具有全新设计的卡连接器。而且，由于模塑料的导热系数不能达到类似金属的程度，因此这些解决方案中的散热效率不足以满足热管理要求。因此，在本领域中需要更有效的热管理。

发明内容

[0004] 持续需要改进集成电路(IC)封装和PCB的热管理。IC封装也可以被称为半导体封装。本公开的主题涉及通过低成本方法在IC封装或PCB中提供有效散热的装置和方法。在各种实施例中，IC封装或PCB的多个金属层可以具有暴露在外围的金属边缘，并且IC封装或PCB可以具有与金属层的该边缘连接的导热外层。因此，在IC封装和PCB内部产生的热量可以通过金属层传导至导热外层并通过导热外层消散。此外，在一些实施例中，该导热外层可以与诸如卡连接器的外部金属部件和诸如热管、散热器等的其他热管理部件相接触。因此，在各种实施例中可以大大改善散热。

[0005] 根据本公开的一个示例性实施例可以提供一种电路组件，该电路组件可以包括多个金属层，每个所述金属层具有沿着相应的金属层的外围的暴露的边缘和覆盖该电路组件的外表面的导热外层。该导热外层可以在相应的金属层的外围与所述多个金属层中的每个的暴露的边缘直接连接。

[0006] 在又一示例性实施例中，提供了一种用于制造电路组件的方法。该方法可以包括形成具有多个金属层的局部电路组件，每个所述金属层具有沿着相应的金属层的外围的暴露的边缘；以及形成覆盖该局部电路组件的外表面的导热外层。该导热外层可以在相应的金属层的外围与多个金属层中的每个的暴露的边缘直接连接。

附图简要说明

[0007] 图1A示意性地示出了根据本公开的一个实施例中的电路组件的截面图。

[0008] 图1B示意性地示出了根据本公开的一个实施例中的局部电路组件的截面图。

[0009] 图1C示意性地示出了根据本公开的一个实施例中的具有多个局部电路组件的基

板条的截面图。

[0010] 图1D示意性地示出了根据本公开的一个实施例中的图1C的基板条的俯视图。

[0011] 图2A示意性地示出了根据本公开的一个实施例中的金属层的俯视图。

[0012] 图2B示意性地示出了根据本公开的另一个实施例中的金属层的俯视图。

[0013] 图3是根据本公开的一个实施例中的用于制造电路组件的过程的流程图。

具体实施方式

[0014] 现在将参考附图详细描述根据本申请的具体实施例。为了一致性，各个图中的相同元件由相同的附图标记表示。

[0015] 图1A示意性地示出了根据本公开一个实施例中的电路组件100的截面图。电路组件100可以包括导热外层102，多个金属层104.1、104.2、104.3和104.4，半导体部件110和模塑料层112。导热外层102的外表面可以是电路组件100的外表面。导热外层102可以是具有高导热率的材料层，例如金属，例如但不限于铜。导热外层102可以与多个金属层104.1、104.2、104.3和104.4在其外围的边缘106.1、106.2、106.3和106.4处直接连接。应当注意的是，暴露的边缘106.1、106.2、106.3和106.4可以在多个金属层104.1、104.2、104.3和104.4的外围侧(例如，左侧、右侧、前侧和后侧)，而不仅限于右侧。在一些实施例中，导热外层102可以覆盖电路组件的外表面，该外表面可以包括电路组件100的除底侧之外的所有侧面。

[0016] 多个金属层104.1、104.2、104.3和104.4中的每个可以通过介电层与任何相邻的金属层分开。例如，金属层104.1可以在介电层108.1的顶部上并且被另一介电层108.2覆盖，金属层104.2可以在介电层108.2的顶部上并且被另一介电层108.3覆盖，金属层104.3可以在介电层108.3的顶部上并且被另一介电层108.4覆盖，并且金属层104.4可以在介电层108.4的顶部上并且被另一介电层108.5覆盖。

[0017] 在一个实施例中，下方的介电层可以用作上方的金属层的衬底。例如，介电层108.1可以用作金属层104.1的衬底。每个介电层(例如，介电层108.1至108.5中的任何一个)可以填充一种或多种非导电介电材料，例如但不限于预浸料(prepreg)。介电层可以由相同材料或不同材料制成。

[0018] 在一些实施例中，电路组件100可以是半导体封装(也称为IC封装)，并且多个金属层104.1至104.4和介电层108.1至108.5可以是封装基板的一部分，并且可以存在一个或多个半导体裸片(Die)粘贴到顶部介电层(例如，介电层108.5)的上方。在电路组件100可以是半导体封装的实施例中，可以存在一个或多个半导体裸片(以一个半导体部件110作为示例示出)，该裸片粘贴在介电层108.5的上方并被模塑料层112覆盖。在一些其他实施例中，电路组件100可以是印刷电路板(PCB)，并且多个金属层104.1至104.4和介电层108.1至108.5可以是PCB层的一部分，并且可以存在一个或多个半导体芯片(CHip)粘贴到顶部介电层(例如，介电层108.5)的上方。在电路组件100可以是PCB的实施例中，可以存在一个或多个半导体晶圆(以一个半导体部件110作为示例示出)，该芯片粘贴到介电层108.5的上方并被模塑料层112覆盖。

[0019] 应当注意，在一些实施例中，电路组件100的实施例可以具有其他层。例如，在介电层108.5的顶部可以有一个或多个介电层和一个或多个金属层，在介电层108.1的下方可以有一个或多个介电层和一个或多个金属层，或者在任何相邻金属层和介电层之间可以有一

https://thermal.biz

个或多个介电层和一个或多个金属层。在一些实施例中，任何介电层(例如，介电层108.1至108.5)可以包括两层或更多层的不同介电材料。

[0020] 通常，在电路组件的实施例中可以存在N个金属层，其中N大于1。电路组件100示出了具有多个金属层104.1、104.2、104.3和104.4的实施例，其中N可以是4。应当注意，在一些实施例中，多层电路组件100的一个实施例可以具有比具有暴露边缘的金属层的总数更多的层总数。

[0021] 图1B示意性地示出了根据本公开的一个实施例中的局部电路组件100B的截面图。局部电路组件100B可以是在施加导热外层102之前部分完成的电路组件100的实施例。如图1B所示，外围边缘106.1、106.2、106.3和106.4都在多个金属层的左侧。在一些实施例中，可施加导热外层102以覆盖局部电路组件100B的顶部和四个侧面(例如，前侧、左侧、后侧和右侧)，但不覆盖底部。

[0022] 对于电路组件100可以是PCB的实施例，每个局部电路组件100B可以单独形成。对于电路组件100可以是半导体封装的实施例，多个局部电路组件100B可以一起形成在基板条上。图1C示意性地示出了根据本公开的一个实施例中的基板条114的截面图。基板条114可以包括多个局部电路组件100B。在一个实施例中，可沿着锯齿道(saw street)116以单片化工艺切割基板条114。虚线118示出了穿过暴露在该切割表面上的两个相邻的局部电路组件的金属层和金属边缘的切割表面。切割工艺可以是任何已知或将来开发的技术，例如但不限于使用锯齿的机械工艺或使用激光的非机械工艺。如图1C所示，尽管未标记，但是多个金属边缘106.1、106.2、106.3和106.4可以暴露在切割表面上。图1D示意性地示出了根据本公开的一个实施例中的基板条114的俯视图。如图1D所示，基板条114可以是包括多个矩阵形式的局部电路组件100B的面板。可以通过沿锯齿道116以切割工艺切割基板条114来获得单独的局部电路组件100B。

[0023] 图2A示意性地示出了根据本公开的一个实施例中的金属层200A的俯视图。金属层200A可以是电路组件100中的多个金属层104.1至104.4中的任何一个的实施例。金属层200A可以包括内部区域202A和外围区域204。应当注意的是，两个区域之间没有实际的物理区别，也没有分隔两个区域的任何物理线。外围区域204可以围绕内部区域202A。内部区域202A可以在金属层200A的金属材料中具有开口。这些开口可以包括电子部件，例如但不限于通孔、信号线、电源线等。开口和开口内的任何非接地参考的电子部件可以与金属层200A的金属材料绝缘。

[0024] 外围区域204可以在四个侧面(例如，左侧、顶部、右侧和底部)上围绕金属层200A包括多个开口和突起。为了简单起见，可以仅标记沿着金属层200A的左侧的开口208.1、208.2、208.3、208.4和208.5以及突起206.1、206.2、206.3和206.4。突起可以具有暴露的边缘(例如，图1A、1B中的边缘106.1至106.4)，并用于与导热外层接触。沿着金属层200A的外围的突起可以暴露宽度“W”的边缘，并且沿着金属层200A的外围的开口可以留下宽度“D”的间隙。在一些实施例中，突起的所有边缘的宽度的总和可以大于所有间隙的所有宽度的总和。即，所有暴露的边缘的宽度的总和可以大于金属层200A的周长的总长度的50%。在一个实施例中，金属层200A可以是多层半导体基板或多层PCB中的接地平面或VSS平面。

[0025] 图2B示意性地示出了根据本公开的另一个实施例中的金属层200B的俯视图。金属层200B也可以是电路组件100中的多个金属层104.1至104.4中的任何一个的实施例。金属

层200B可以包括内部区域202B和外围区域204。应当注意的是，两个区域之间没有实际的物理区别，也没有分隔两个区域的任何物理线。外围区域204可以围绕内部区域202B。内部区域202B可以包括一个或多个区域210，其可以在金属层200B的金属材料中具有开口。这些开口可以与金属层200B的金属材料绝缘并且可以包括电子部件，例如但不限于通孔、信号线、电源线等。一个或多个区域210可以是信号平面或电源平面(例如VDD平面)的一部分。

[0026] 外围区域204可以在四个侧面(例如，左侧、顶部、右侧和底部)上围绕金属层200A包括多个开口和突起。为了简单起见，可以仅标记沿金属层200B的左侧的开口208.1、208.2、208.3、208.4和208.5以及突起206.1、206.2、206.3和206.4。突起可以具有暴露的边缘，并用于与导热外层连接。沿着金属层200B的外围的突起可以暴露宽度“W”的边缘，并且沿着金属层200B的外围的开口可以留下宽度“D”的间隙。在一些实施例中，突起的所有边缘的宽度的总和可以大于所有间隙的所有宽度的总和。即，所有暴露的边缘的宽度的总和可以大于金属层200B的周长边的总长度的50％。在一个实施例中，金属层200B可以在信号层平面或电源平面中包括接地线或VSS线。

[0027] 图3是根据本公开的实施例的用于制造电路组件的过程300的流程图。可以遵循过程300以制造一个实施例中的电路组件100。在框302处，可形成具有多个金属层的局部电路组件。多个金属层可以具有暴露的外围边缘。例如，可以形成一个实施例中的局部电路组件100B，并且局部电路组件100B的一个实施例可以包括多个金属层104.1至104.4。在一个实施例中，金属层104.1至104.4中的每一个可以通过在基板上形成导电图案的工艺来形成，例如，加成工艺、半加成工艺或减成工艺。在一些实施例中，在可以形成多个金属层之后，可以将一个或多个半导体部件粘贴到局部电路组件的顶部介电层，并且可以应用模制工艺以用模塑料层覆盖半导体部件。

[0028] 在电路组件100可以是PCB的实施例中，局部电路组件100B的一个实施例可以单独形成。例如，在可以形成金属层104.1至104.4之后，可以粘贴并键合半导体芯片(例如，半导体部件110)。模塑料层可以形成在局部电路组件100B的顶部以覆盖半导体芯片。

[0029] 对于电路组件100可以是半导体封装的实施例，可以在基板条上一起形成多个局部电路组件100B，并且可以从基板条上切下一个局部电路组件100B，即使在切割工艺之后，外围边缘也被暴露。在一些实施例中，具有多个局部电路组件的基板条可以形成有形成为对应于一个局部电路组件的重复图案的多个金属层104.1至104.4。然后，可以为每个局部电路组件粘贴一个或多个半导体裸片。模塑料层可以覆盖基板条的顶部以覆盖半导体管裸片。可以切割基板条以获得单独的局部电路组件。

[0030] 在框304，可以形成导热外层。例如，电路组件100中的导热外层102可以通过溅射或另一种合适的工艺形成，以覆盖除底部之外的局部电路组件100B的外表面。在一些实施例中，导热外层102可以具有几微米甚至几十微米的厚度，并且可以是金属材料，例如但不限于铜或银。沿着多个金属层(例如，金属层104.1至104.4)中的每个金属层的外围的暴露边缘可以与导热外层直接接触，使得多个金属层可以与导热外层直接接触以通过导热外层散热。

[0031] 根据本公开的实施例可以为诸如IC封装或PCB的高速设备提供热管理，从而高速设备可以在操作期间继续提供超高性能。例如，在一个实施例中，电路组件100可以是PCIExpress(PCIe)4或PCIe5卡。此外，在一些实施例中，电路组件100可以包括外部部件，例

https://thermal.biz

如卡连接器，和/或其他热管理部件，例如热管、散热器、风扇等。这些实施例中的导热外层可以在与外部部件直接接触，以进一步改善散热。因此，在各种实施例中，可以极大地改善散热。导热外层和特殊的封装设计可以高效地提高散热性能。

[0032] 根据本公开的一个示例性实施例可以提供一种电路组件，该电路组件可以包括多个金属层，每个金属层具有沿着相应的金属层的外围的暴露的边缘和覆盖该电路组件的外表面的导热外层。该导热外层可以在相应的金属层的外围与该多个金属层中的每个的暴露的边缘直接接触。

[0033] 在一个实施例中，所述多个金属层中的每个的所有暴露的边缘的宽度的总和可以大于相应金属层的周长的总长度的50％。

[0034] 在一实施例中，所述多个金属层中的两个相邻的金属层可以被至少一个非导电介电层隔开。

[0035] 在一实施例中，所述电路组件可以进一步包括与导热外层直接接触的外部组件。所述外部部件可以被配置用于进一步改善的散热。

[0036] 在一个实施例中，所述多个金属层中的每个可以通过加成工艺、半加成工艺或减成工艺在相应的介电层的顶部上生成。

[0037] 在一实施例中，所述导热外层可以通过溅射工艺施加。

[0038] 在一实施例中，所述多个金属层中的至少一个可以在信号层上包括一个或多个接地线或VSS线。

[0039] 在一实施例中，所述多个金属层中的至少一个可以为接地层。

[0040] 在一个实施例中，所述电路组件可以进一步包括半导体裸片，并且所述多个金属层可以是用于半导体裸片的封装基板的一部分。

[0041] 在一个实施例中，所述电路组件可以进一步包括半导体芯片，并且所述多个金属层可以是其上粘贴有所述半导体芯片的印刷电路板的一部分。

[0042] 在又一示例性实施例中，提供了一种用于制造电路组件的方法。该方法可以包括形成具有多个金属层的局部电路组件，每个所述金属层具有沿着相应的金属层的外围的暴露边缘；以及形成覆盖该局部电路组件的外表面的导热外层。该导热外层可以在相应的金属层的外围与该多个金属层中的每个的暴露的边缘直接接触。

[0043] 在一个实施例中，所述多个金属层中的每个的所有暴露的边缘的宽度的总和可以大于相应金属层的周长的总长度的50％。

[0044] 在一实施例中，所述多个金属层中的两个相邻的金属层可以被至少一个非导电介电层隔开。

[0045] 在一实施例中，所述至少一个非导电介电层可以由预浸料制成。

[0046] 在一个实施例中，所述多个金属层中的每个可以通过加成工艺、半加成工艺或减成工艺在相应的介电层的顶部上生成。

[0047] 在一实施例中，可以通过溅射工艺来施加导热外层。

[0048] 在一实施例中，所述多个金属层中的至少一个可以在信号层上包括一个或多个接地线或VSS线。

[0049] 在一实施例中，所述多个金属层中的至少一个可以为接地层。

[0050] 在一个实施例中，所述电路组件可以是半导体封装，并且形成局部电路组件可以

进一步包括:形成具有多个所述局部电路组件的基板条,以及从所述基板条切割所述局部电路组件。形成具有所述多个局部电路组件的所述基板条可以进一步包括:在具有形成所述多个金属层的基板条;以及将半导体裸片粘贴到所述多个金属层,所述多个局部电路组件中的每个具有至少一个半导体裸片;并用模塑料层覆盖所述半导体裸片。

[0051] 在一个实施例中,电路组件可以是印刷电路板,并且形成局部电路组件可以进一步包括将半导体芯片粘贴到所述多个金属层,并且用模塑料层覆盖所述半导体芯片。

[0052] 可以以有助于理解本发明的实施方式的方式将各种操作依次描述为多个离散操作。但是,描述的顺序不应解释为暗示这些操作与顺序有关。此外,一些实施例可以包括比所描述的更多或更少的操作。

[0053] 该描述可以使用短语“在一个实施例中”,“在实施例中”,“在一些实施例中”或“在各种实施例中”,其可以分别指代相同或不同实施例中的一个或多个。此外,关于本发明的实施例使用的术语“包括”、“包含”、“具有”等是同义的。

[0054] 术语晶圆、裸片、芯片、集成电路、单片器件、半导体器件和微电子器件在微电子领域中经常互换使用。如本领域中通常所理解的,本发明适用于所有上述内容。

[0055] 尽管本文已经公开了各个方面和实施例,但是其他方面和实施例对于本领域技术人员将是显而易见的。本文所公开的各个方面和实施例是出于说明的目的,而不是旨在进行限制,真实的范围和精神由所附权利要求书指示。

https://thermal.biz

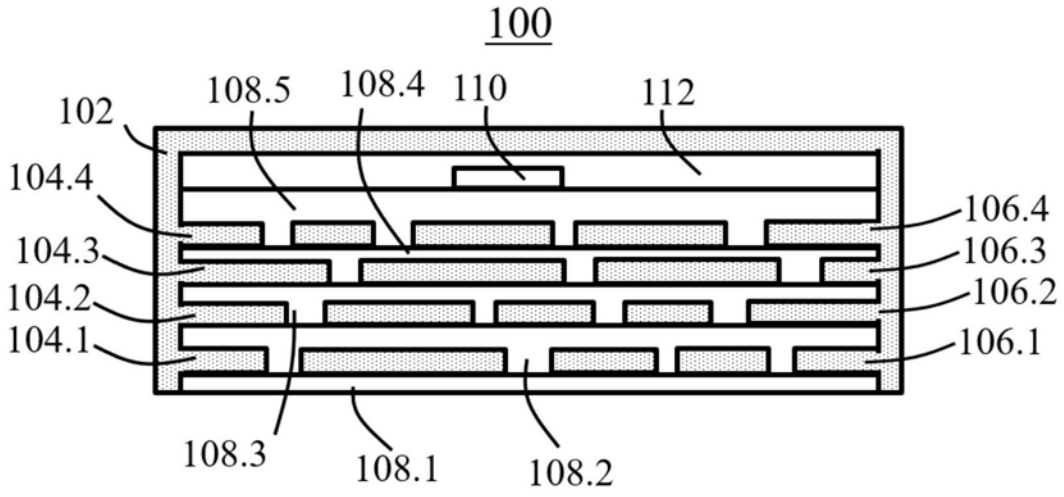

100
102
108.5
108.4
110
112
104.4
104.3
104.2
104.1
106.4
106.3
106.2
106.1
108.3
108.1
108.2

图1A

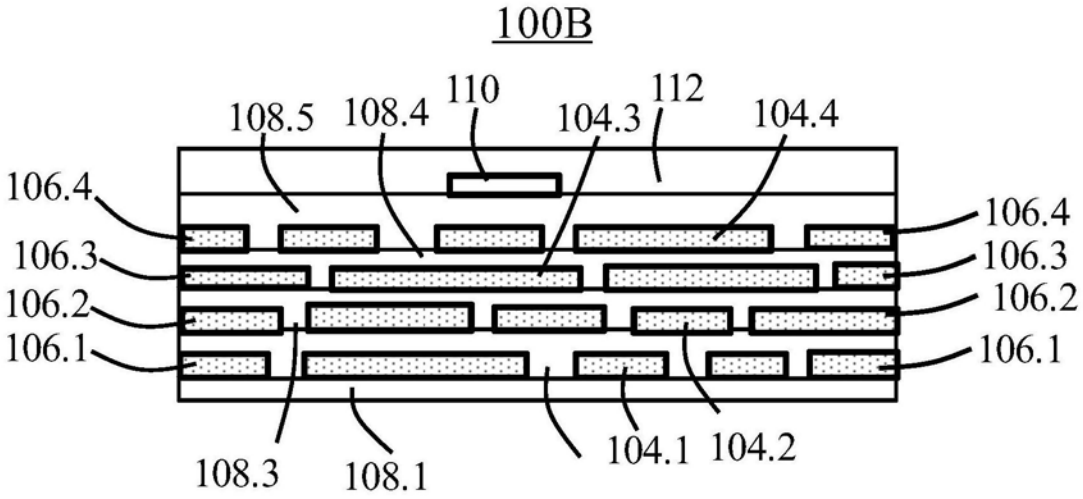

100B
108.5
108.4
110
104.3
112
104.4
106.4
106.3
106.2
106.1
106.4
106.3
106.2
106.1
108.3
108.1
104.1
104.2

图1B

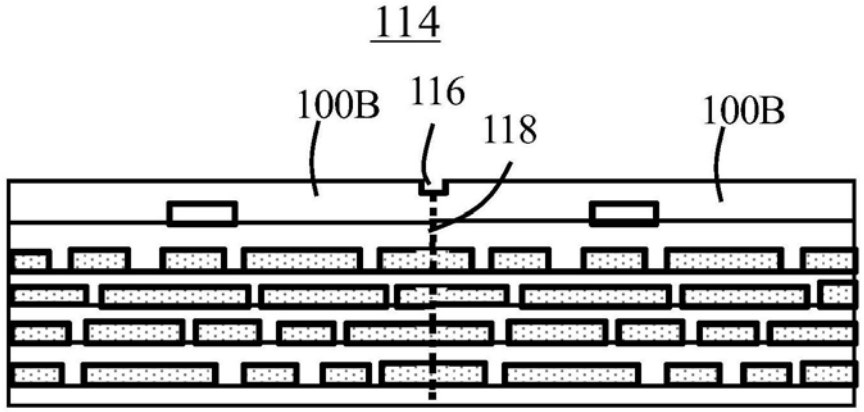

114
100B
116
118
100B

图1C

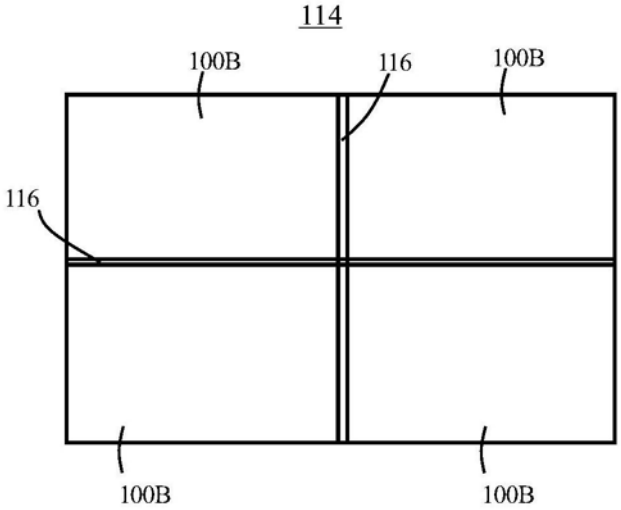


图1D

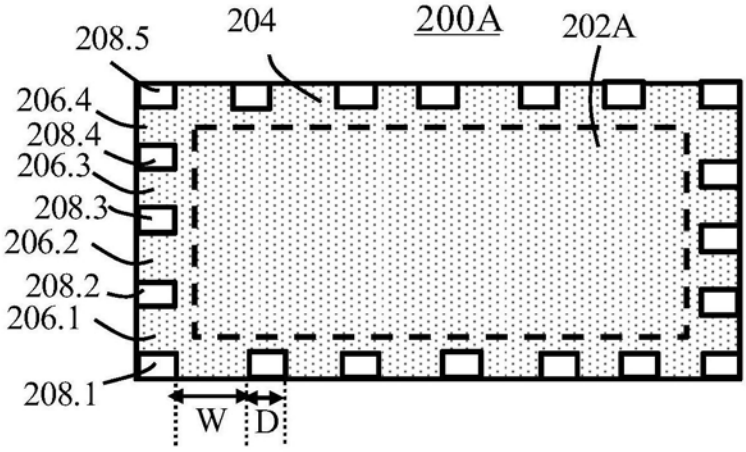


图2A

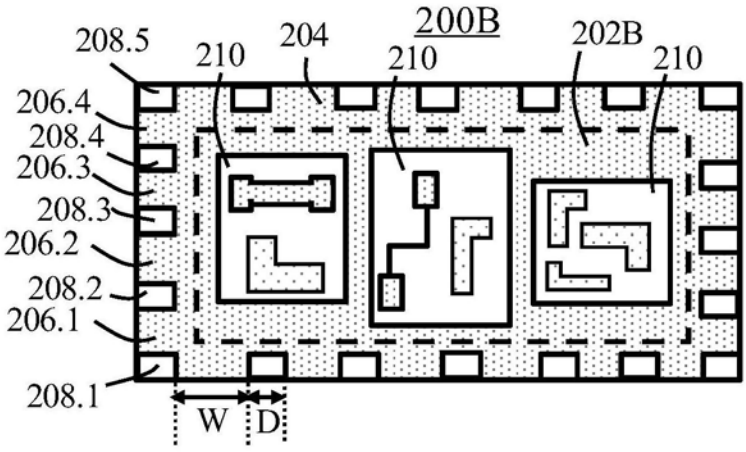


图2B

https://thermal.biz

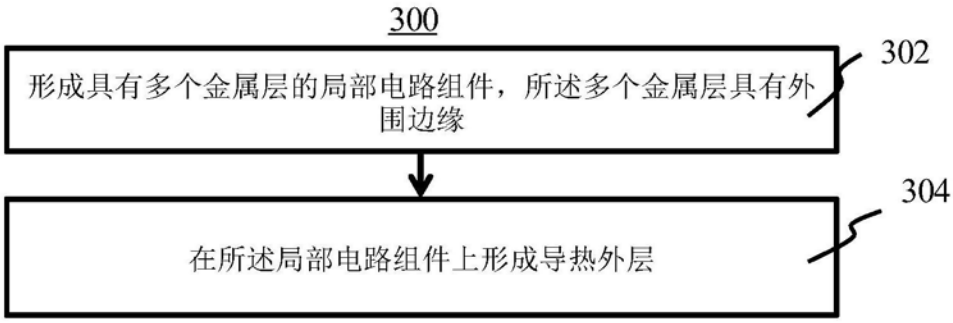

300
形成具有多个金属层的局部电路组件，所述多个金属层具有外围边缘
302
在所述局部电路组件上形成导热外层
304

图3